

- LVDS出力クロック水晶発振器 -

型番 : PL22/PL52/PL62 シリーズ

- 高周波差動出力 (LVDS) のクロック水晶発振器です。周波数範囲 : 50MHz~1.5GHz。
- プログラマブルのため短納期・特殊周波数に対応可能です。
- 低ジッタのプログラマブルタイプ、高周波に対応します。
- 高速スイッチング Tr/tTF特性。
- 温度特性に優れたATカット水晶振動子を内蔵しています。

*** RoHS Compliant ***
Directive 2011/65/EU

出力レベル	LVDS (差動出力)
電源電圧	+1.8V / +2.5Vdd / +3.3Vdd
パッケージサイズ	3.2×2.5×1.1mm (PL62 シリーズ)
	5.0×3.2×1.4mm (PL52 シリーズ)
	7.0×5.0×1.8mm (PL22 シリーズ)



● 電気的特性

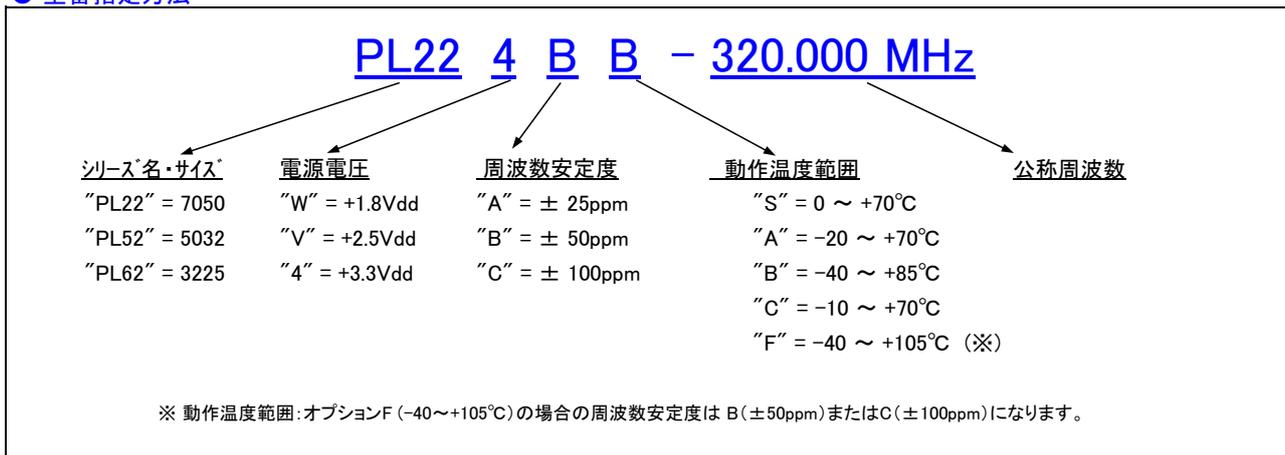
項目	条件	Min.	Typ.	Max.	単位
適用周波数範囲		50	-	1,500	MHz
電源電圧	Vdd=+3.3V ±10%	2.97	3.3	3.63	V
	Vdd=+2.5V ±10%	2.25	2.5	2.75	
	Vdd=+1.8V ±5% (*1)	1.71	1.8	1.98	
周波数安定度 (温度・電源電圧変動・ 初年度の経年変化含む)	オプション : A	-	-	±25	ppm
	オプション : B	-	-	±50	
	オプション : C	-	-	±100	
動作温度範囲	オプション : S	0	-	+70	°C
	オプション : A	-20	-	+70	
	オプション : B	-40	-	+85	
	オプション : C	-10	-	+70	
	オプション : F (*3)	-40	-	+105	
保存温度範囲	部品単体にて	-50	-	+125	°C
出力レベル	Voh	-	1.4	1.6	V
	Vol	0.9	1.1	-	
波形立ち上がり時間	20% → 80%	-	0.2	0.4	ns
波形立ち下がり時間	80% → 20%	-	0.2	0.4	
Duty	at output cross point	45	-	55	%
差動出力時振幅レベル		247	330	454	mV
オフセット電圧	RL=100 Ωにて	1.125	1.250	1.375	V
オフセット電圧誤差		-	-	50	mV
消費電流	Vdd = +3.3V	-	65	90	mA
	Vdd = +2.5V	-	65	90	
	Vdd = +1.8V	-	65	90	
出力負荷	LVDS		100		Ω
位相ジッタ (*2)	+3.3Vdd / 250MHz 時	-	0.13	-	ps
発振起動時間		-	5	10	ms
E/D 機能 (#1ピン)	#1pin = Hi または Open にて波形出力 / Low にて出力停止				
E/D 電圧閾値	Hi = 0.7×Vdd Min / Low : 0.3×Vdd Max.				

(*1) +1.8Vddの場合は出力をACカップリングする必要があります。3ページ目の測定回路をご参照ください。

(*2) 位相ジッタ : 12kHz ~ 20MHz オフセットにて。

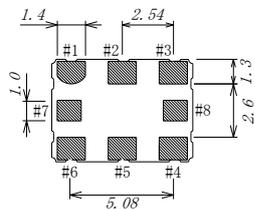
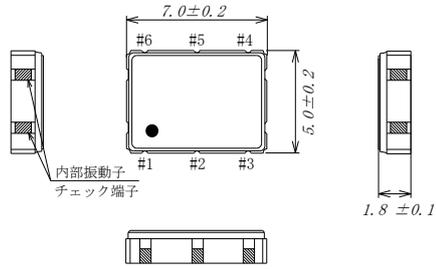
(*3) 動作温度範囲: オプションF (-40~+105°C) の場合の周波数安定度は B(±50ppm) または C(±100ppm) になります。

● 型番指定方法



(外形寸法・ランドパターン・測定回路・位相ノイズ特性は次頁以降ご参照ください)

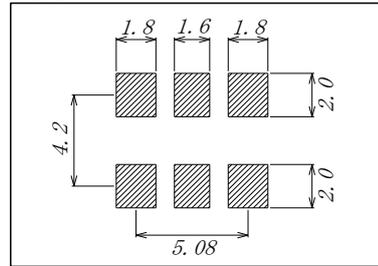
● <PL22> 外形寸法及び推奨ランドパターン (単位:mm)



- #1 E/D
- #2 NC
- #3 GND
- #4 OUT
- #5 OUTN
- #6 VDD
- #7 Not connect
- #8 Not connect

※ #7, #8 はメーカー調整端子です。これらの端子は必ずオープンとして下さい。
 ※手はんだ実装時には「内部振動子チェック端子」にはんだが付着しない様にご注意下さい。

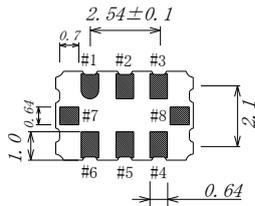
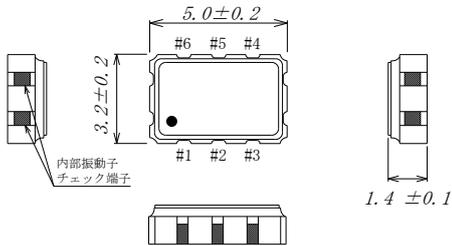
<推奨ランドパターン>



* #6ピンと#3ピンの一番近いところに
0.01 μFのパスコンを入れて下さい。

ベース	セラミック
リッド	Fe/Niメッキ
封止方法	シーム溶接
端子ハット	Auメッキ

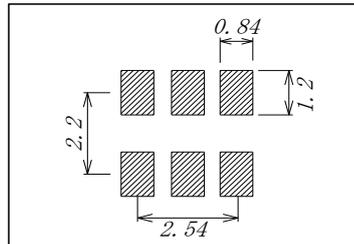
● <PL52> 外形寸法及び推奨ランドパターン (単位:mm)



- #1 : E/D
- #2 : N/C
- #3 : GND
- #4 : OUT
- #5 : OUTN
- #6 : VDD
- #7 : Not connect
- #8 : Not connect

※ #7, #8 はメーカー調整端子です。これらの端子は必ずオープンとして下さい。
 ※手はんだ実装時には「内部振動子チェック端子」にはんだが付着しない様にご注意下さい。

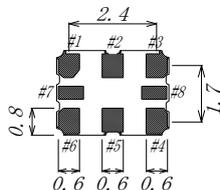
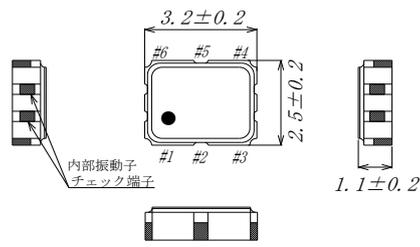
<推奨ランドパターン>



* #6ピンと#3ピンの一番近いところに
0.01 μFのパスコンを入れて下さい。

ベース	セラミック
リッド	Fe/Niメッキ
封止方法	シーム溶接
端子ハット	Auメッキ

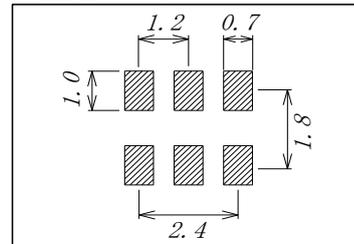
● <PL62> 外形寸法及び推奨ランドパターン (単位:mm)



- #1 : E/D
- #2 : NC
- #3 : GND
- #4 : OUT
- #5 : OUTN
- #6 : VDD
- #7 : Not Connect
- #8 : Not Connect

※ #7, #8 はメーカー調整端子です。これらの端子は必ずオープンとして下さい。
 ※手はんだ実装時には「内部振動子チェック端子」にはんだが付着しない様にご注意下さい。

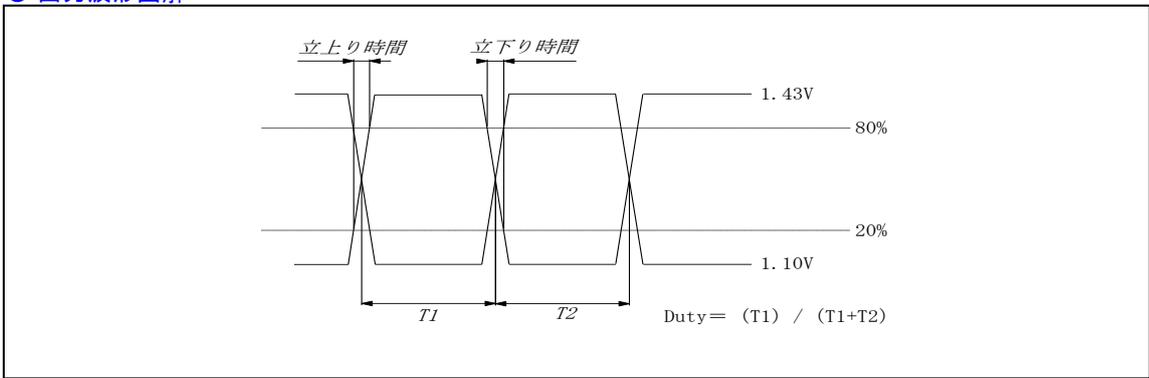
<推奨ランドパターン>



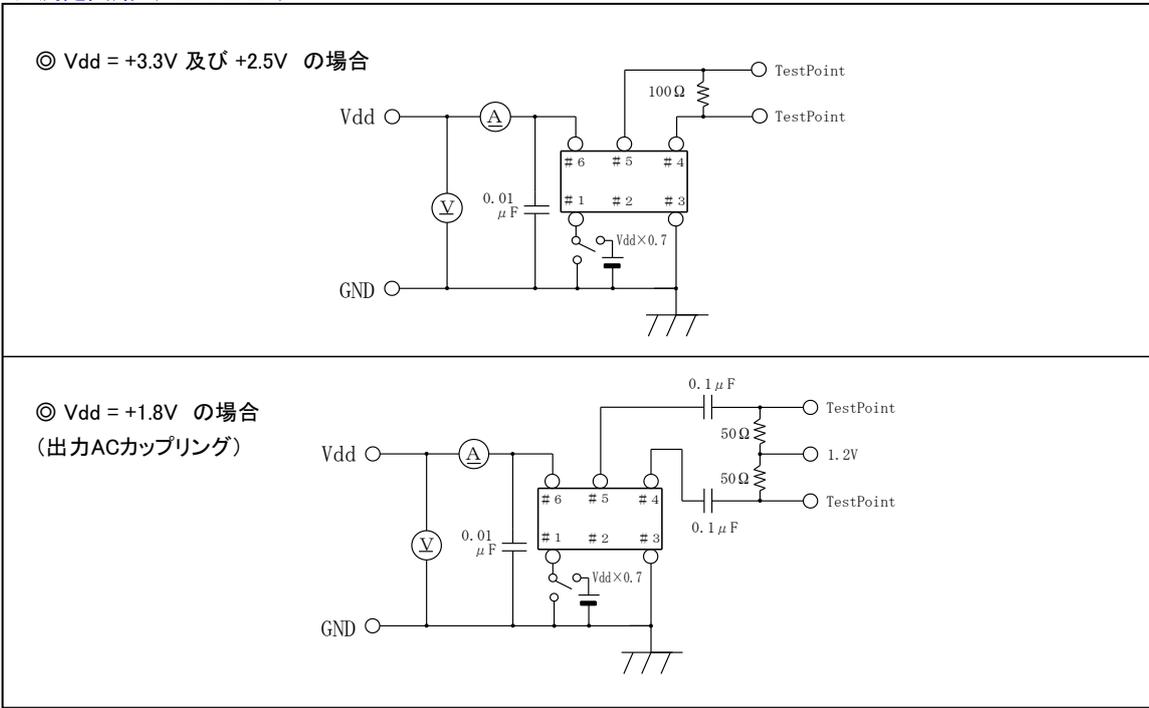
* #6ピンと#3ピンの一番近いところに
0.01 μFのパスコンを入れて下さい。

ベース	セラミック
リッド	Fe/Niメッキ
封止方法	シーム溶接
端子ハット	Auメッキ

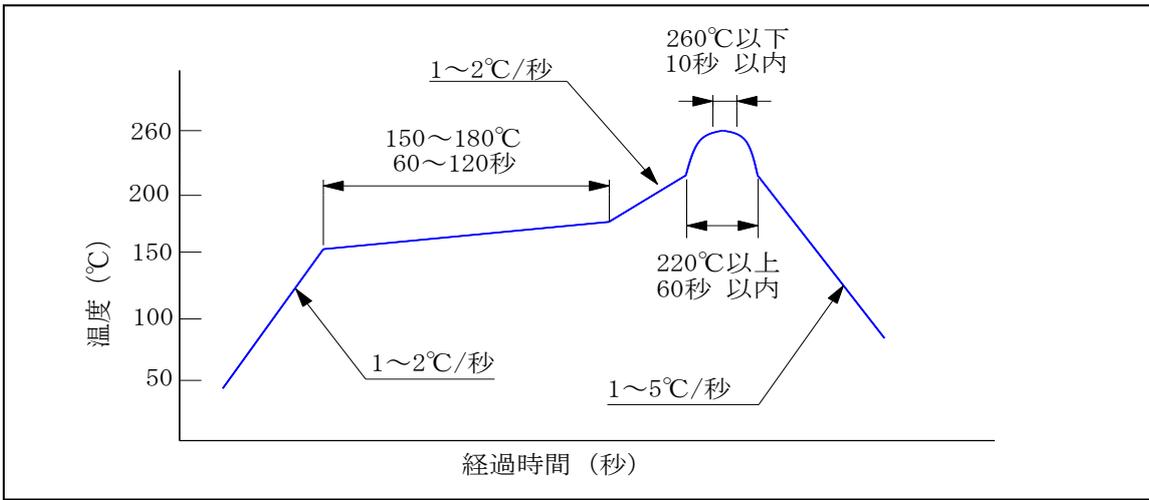
● 出力波形図解



● 測定回路 (RL=100Ω)

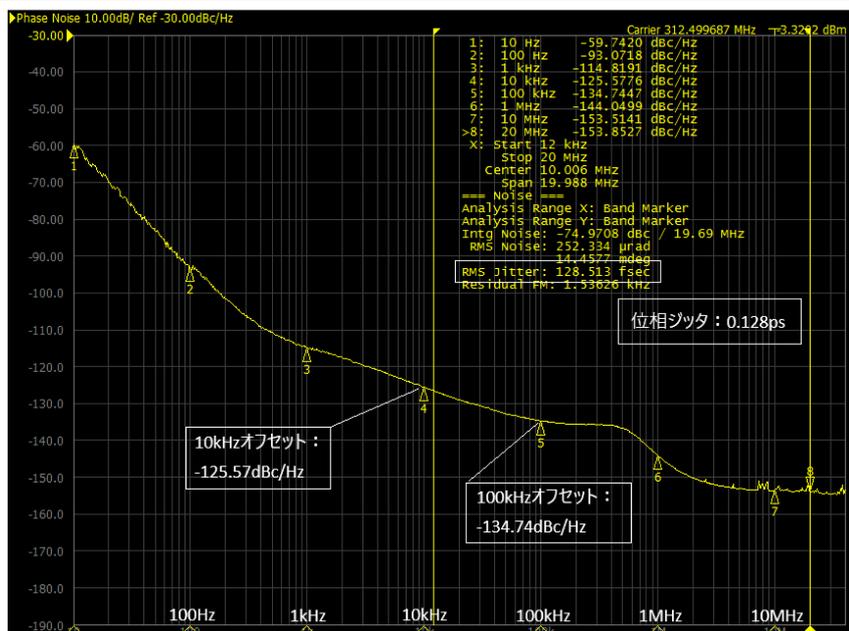


● リフローはんだ付け条件／お取り扱い上の注意

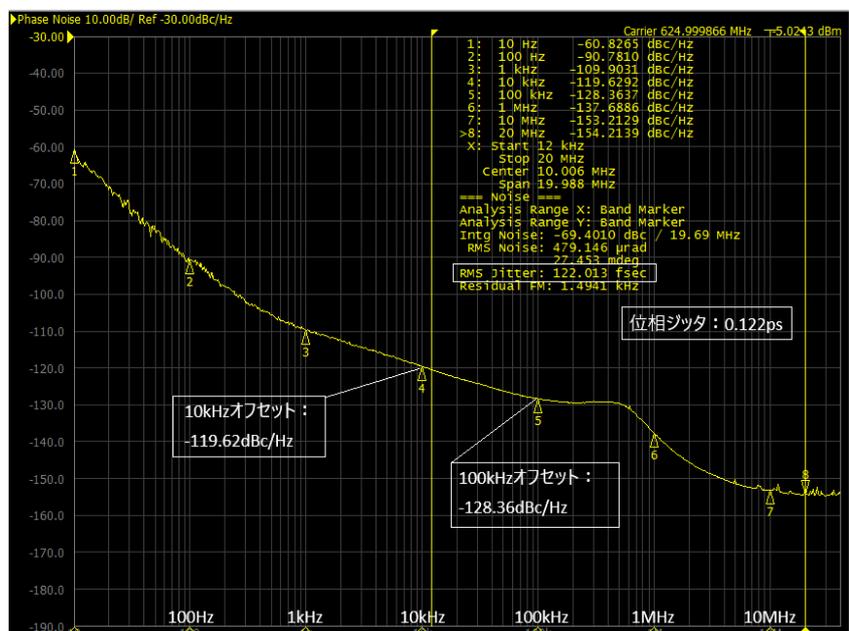


- ※ 上記を超えない条件でご使用下さい。リフロー回数は2回までとしてそれ以上は行わないで下さい。
- ※ 手はんだ実装の場合の温度・時間条件は『コテ先温度: 350°C±10°C/3秒以内(1パッドにつき)』にて行って下さい。
- ※ この製品は内部にCMOSデバイスを内蔵しています。お取り扱い時に静電気によるダメージを受けない様ご注意ください。また過電圧や過電流及び電源の逆接続は故障の原因になるためご注意ください。

< PL524BB-312.500MHz > 位相ノイズ実測例



< PL524BB-625.00MHz > 位相ノイズ実測例



* カタログの記載内容は製品の改善等により予告無しに変更する場合があります。
* カタログ仕様の範囲内であっても未開発の周波数などでは対応できない場合があります。
詳しくは弊社営業部までお問合せ下さい。

TamaDevice
Solution & Development

株式会社多摩デバイス
〒214-0001 神奈川県川崎市多摩区菅1-4-11
(URL) <http://www.tamadevice.co.jp>
(E-MAIL) info@tamadevice.co.jp
(TEL) 044-945-8028 (FAX) 044-945-8486

