

## 低消費電流リアルタイムクロックモジュール

# RV-8564-C2 } アプリケーションマニュアル RV-8564-C3 }

【発行日】 2012年 05月 02日 (初版)

【リファレンス】 Application Manual of RV-8564-C2  
( Revision No.1.2 February 2005 / Microcrystal AG )

【作成者】 株式会社多摩デバイス 営業技術部

販売元: 株式会社多摩デバイス (日本語版発行元)

〒214-0001 神奈川県川崎市多摩区菅1-4-11

Tel. 044-945-8028 Fax. 044-945-8486

URL . <http://www.tamadevice.co.jp>

製造元: マイクロクリスタル社 ( Microcrystal AG )

(本社) Muhlestrasse 14, CH2540 Grenhen, Switzerland

Tel. +41 32 655 8282 Fax. +41 32 655 80 90

URL . <Http://www.microcrystal.ch>

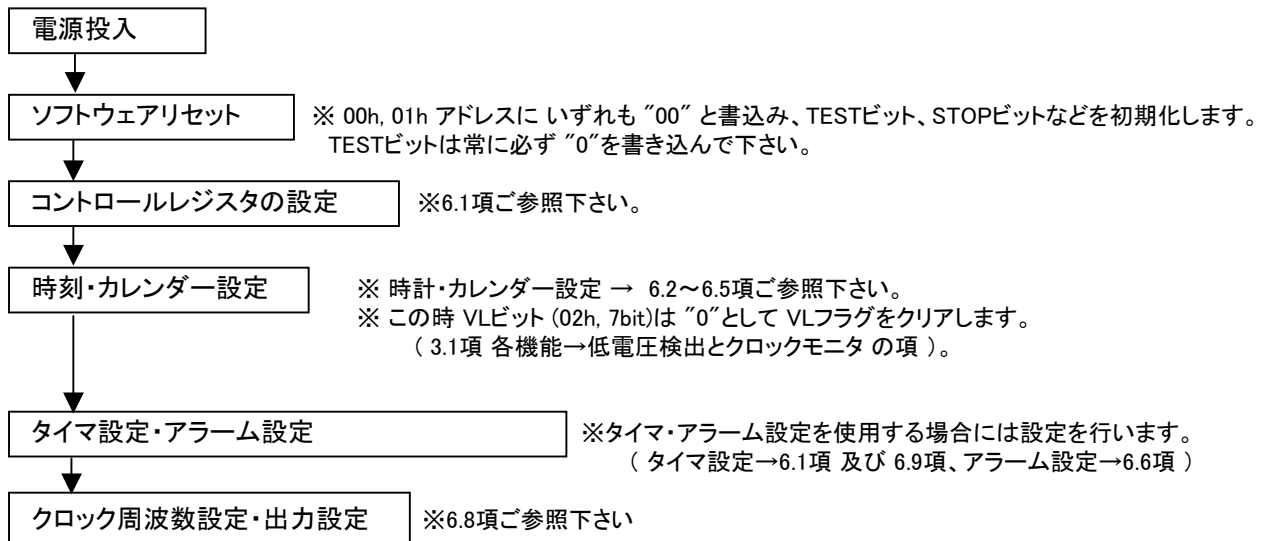
(日本駐在事務所)

〒104-8188 東京都中央区銀座7-9-18

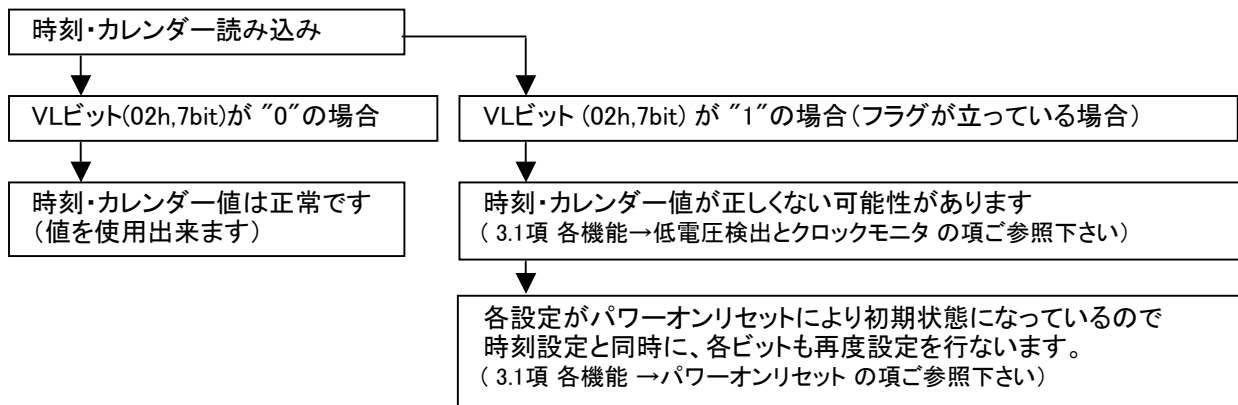
Tel. 03-6254-7283 Fax. 03-6254-7124

## <RV-8564- C2/C3 クイックスタートガイド >

### ・初期設定



### ・通常動作時



### アラーム(割り込み信号)発生時

・アラームの割り込み信号は、ソフトウェアでの書込みによってのみクリアされます。  
( 6.6項 をご参照下さい )

### クロック出力設定

・クロック周波数出力が不要な場合は、これをオフにして消費電流を節約します。  
( 6.8 項ご参照下さい )

## 目次

クイックスタートガイド.....	1
1.0 概要.....	3
1.1 製品の特長.....	3
2.0 ブロックダイアグラム.....	3
2.1 端子配列.....	4
3.0 機能概要.....	5~6
4.0 絶対最大定格.....	7
4.1 周波数特性.....	7
4.2 DC電気的特性.....	7
5.0 I2Cバス通信タイミング仕様.....	8
5.1 I2Cバス通信タイミングチャート.....	8
6.0 レジスタ構成.....	9
6.1 レジスタの制御と詳細.....	9~10
6.2 秒、分、時、日レジスタ.....	11
6.3 曜日レジスタ.....	11
6.4 月／西暦レジスタ.....	11
6.5 年、うるう年補正レジスタ.....	11
6.6 アラームレジスタ.....	12
6.7 クロック出力設定及びタイマーレジスタ.....	12
6.8 外部クロック出力.....	12
6.9 タイマー制御.....	13
7.0 I2C通信バス仕様.....	14
7.1 システム構成.....	14
7.2 スタートとストップ機能.....	14
7.3 ビット転送.....	15
7.4 アクノーレッジ(肯定応答).....	15
7.5 アドレス指定.....	16
8.0 I2Cバス通信接続手順.....	16
8.1 書き込みモード.....	16
8.2 特定アドレスでの読み込みモード.....	17
8.3 読み込みモード.....	17
9.0 外形寸法及びランドパターン.....	18
9.1 製品マーキング及び #1ピン方向付け.....	19
9.2 リフローはんだ付け条件.....	20
9.3 お取り扱い上のご注意.....	21
10.0 電気的特性.....	22
11.0 キャリアテープ仕様.....	23
11.1 7インテリール仕様.....	24
12.0 改訂履歴.....	25

## RV-8564-C2 ・ RV-8564-C3

I<sup>2</sup>Cインターフェース／低消費電流リアルタイムクロックモジュール  
(2ワイヤ・シリアルインターフェース)

## 1.0 概要

- 32.768KHz水晶振動子を内蔵したRTCモジュール
- 100%鉛フリーかつ RoHS対応
- 小型コンパクトなパッケージサイズ  
( RV-8564-C2 ) 5.0 x 3.2 x 1.2mm ( RV-8564-C3 ) 3.7 x 2.5 x 0.9mm
- データレート400KHz / 2ワイヤ / I<sup>2</sup>Cインターフェース
- 幅広いインターフェイス動作電圧範囲: 1.8 - 5.5V
- 幅広いクロック動作電圧範囲: 1.2 - 5.5V
- 低消費電流: 250nA typ @ VDD = 3.0V (@+25°C)
- 年、月、日、曜日、時、分、秒のカレンダー・時刻情報を提供します(うるう年自動補正)。
- アラーム及び、タイマー機能
- 西暦フラグ機能付き
- 低電圧検出機能、内部パワーオンリセット機能
- 周辺デバイスへのプログラマブル・クロック出力(32.768KHz, 1024Hz, 32Hz, 1Hz)。
- I<sup>2</sup>Cスレーブアドレス: <A3h> Readモード <A2h> Writeモード

## 1.1&lt; RV-8564-C2&gt; 及び&lt; RV-8564-C3&gt;について

RV-8564-C2/C3 は低消費電力により最適化されたCMOSリアルタイムクロックです。

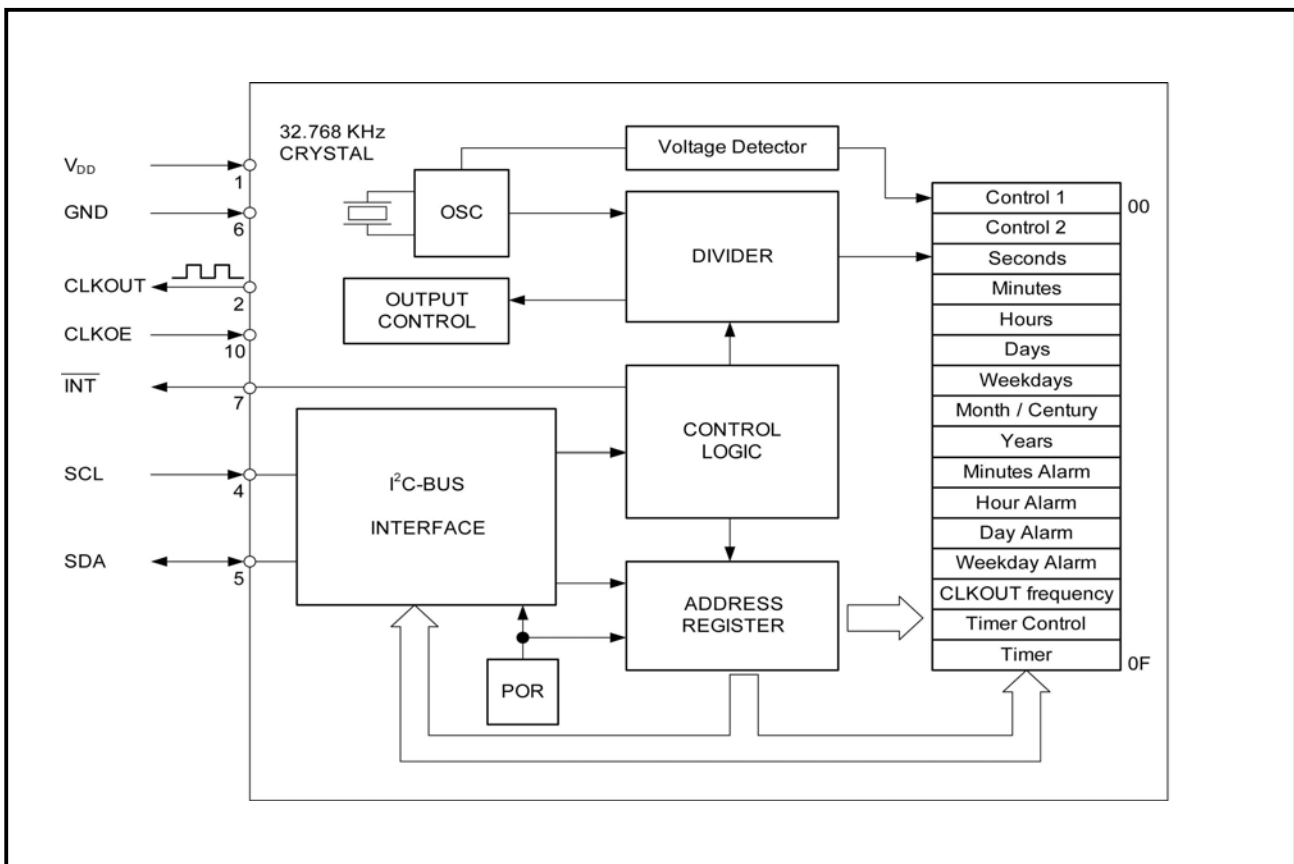
プログラマブルクロック出力、割り込み信号出力、低電圧検知機能を備えています。

すべてのアドレス及びデータは2線式双方向I<sup>2</sup>Cバス通信でシリアル転送されます。

最大速度は400kbit/secです。

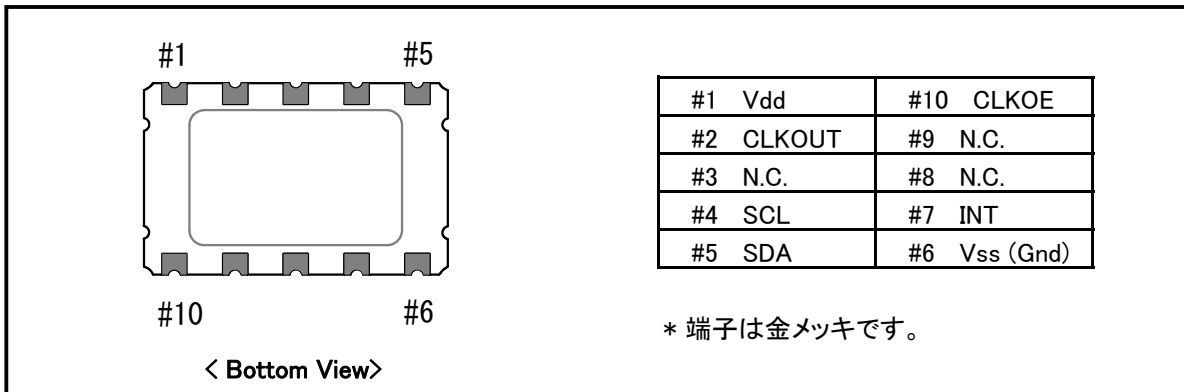
内蔵のアドレスレジスタは各々データバイトの Write または Read 後に自動的に インクリメントします。

## 2.0 ブロックダイアグラム

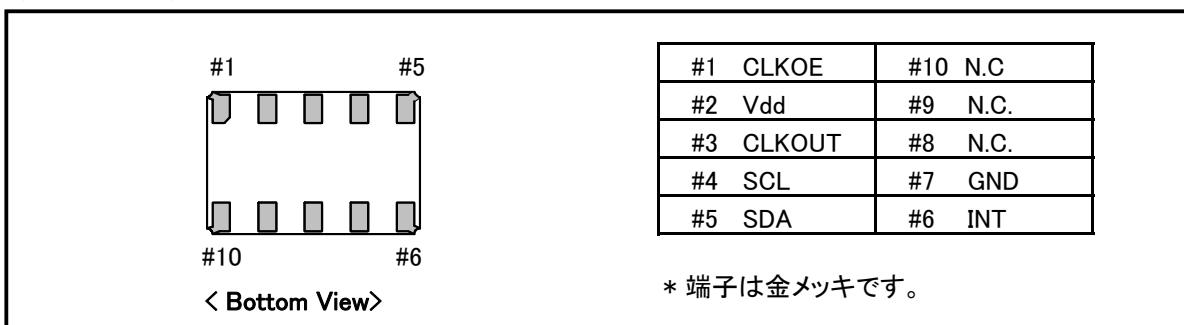


## 2.1 端子レイアウト

&lt;RV-8564-C2&gt;



&lt;RV-8564-C3&gt;



## 3.1 各端子詳細

記号	端子詳細
Vdd	電源供給端子です。GNDピン(#6)との間なるべく近いところに0.01 $\mu$ Fのパスコンを入れて下さい。
CLKOUT	プログラマブルクロック出力端子です。CMOS出力です。
N.C	内部接続の無い端子です。
SCL	シリアルクロック入力端子です。
SDA	シリアルデータ入出力端子です。
Vss	グランド端子です。
INT	割り込み信号出力端子です。オープンドレイン出力です。
N.C	内部接続の無い端子です。
N.C	内部接続の無い端子です。
CLKOE	クロック出力の出力/出力停止を制御する端子です。Hi-レベルでクロック出力、Low-レベルで出力停止します。

### 3.1 各機能について

RV-8564-C2/C3 は小型セラミックパッケージにRTC-ICと32.768KHz水晶振動子搭載のチップ水晶発振器を組み合わせたワンパッケージのリアルタイムクロック・モジュールです。16行の8ビットレジスタを持ち、レジスタには自動でインクリメントするアドレスレジスタ、内部の時計機能へクロック源を供給する周波数分周器、プログラマブル・クロック出力、タイマ機能、アラーム機能、低電圧検出機能、400KHzI<sup>2</sup>C通信インターフェースを備えています。

16行のレジスタは全てアドレス設定可能な8ビットの平行レジスタとして設計されています。最初の2行のレジスタ（アドレス 00h,01H）はコントロール 及び ステータスの確認を行うレジスタです。続く<02h~08h>のアドレスは時計・カレンダー機能（秒~年まで）のレジスタです。<09h~0Ch>のアドレスはアラーム条件を設定するアラームレジスタです。<0Dh>のアドレスはCLKOUTのクロック出力を設定するレジスタです。<0Eh, 0Fh>はそれぞれ、タイマ設定及びタイマのレジスタです。

秒・分・時・日・曜日・月・年の時刻・カレンダーレジスタ、および秒・分・時・日・曜日の各アラームレジスタはBCDフォーマットにてコード化されます。

RTCカウンターのいずれかひとつ（アドレス：02h~08Hのいずれか）が読み込まれると、読み込み開始と同時に全ての内部の時計カウンターのインターフェースが一時停止して固定されます。この動作によりキャリーコンディション中に時計・カレンダー情報の誤った読み取りを防ぎます。

#### アラーム機能モード

ADビット（アラームディセーブル・ビット）が“0”（イネーブル）の状態の時、いずれかの一つ以上のアラームレジスタのMSBをクリアすることで、対応するアラーム状態を動作させることができます。これにより、アラームを1回/毎分 ~ 1回/毎週 の範囲で発生させることができます。設定したアラームの条件が整うと（アラームセットした時間になると）アラームフラグ(AF)がセットされます。アラームフラグ(AF)がセットされると、アラーム割り込み信号(INT)が発生します。（AIEビットがイネーブルの設定になっている場合）

アラームフラグ(AF)はソフトウェアによってのみクリアが可能です。

#### タイマー

アドレス<0Fh>で設定する8ビットのカウントダウンタイマは、アドレス<0Eh>のタイマコントロールレジスタによりイネーブル/ディセーブルの設定、及びタイマの基準となるクロック周波数源（4096Hz/64Hz/1秒/1分のいずれか）を設定されます。

タイマはソフトウェアで読み込まれた8ビットのバイナリデータからカウントダウンを行いません。タイマのカウントダウンが終了すると、タイマーフラグ<TF>がセットされます。TFはソフトウェアによってのみクリアが可能です。TFがセットされると、タイマ割り込み信号がINT端子より出力されます。（TIEビットがイネーブルの設定になっている場合）

このタイマ期割り込み信号はカウントダウンが終了する度毎にパルス信号として発生させるか、タイマーフラグの状態に追従して継続的に動作信号を発生させるかになります。TI/TPがこのモードコントロールとして使われます。タイマの読み込みが行なわれると、現在のカウントダウン数値が再び表示されます。

## クロック出力

プログラマブルの矩形波クロックは CLKOUT端子 から出力させることができます。  
32.768KHz/1.024KHz/32Hz/1Hzのいずれかの周波数を発生させることが可能です。  
CLKOUTはCMOSプッシュプル出力でディセーブル時にはロジックゼロ (Lowレベル) になります。

## パワーオンリセット

RV-8564-C2/C3 は内部の発振器がストップした場合には必ず内部リセットを行います。  
リセットの場合、I2Cバス通信ロジックはアドレスポインタを含めて初期化されます。  
ただし FE、VL、TD1、TD0、TE 及び AD ビットで “1” に設定されているものについては、  
リセット後の値も “1” になるため変わりありません。  
リセット後には TESTビット も “1” になります。

そのため電源投入時、または内部クロック停止が発生した場合には、全てのパラメータの設定を再度行なう必要があります。

## 低電圧検出とクロックモニタ

RV-8564-C2/C3 はオンチップで低電圧検出機能を搭載しています。  
VddがVlow ( 0.9Vtyp, 1.0Vmax、4.2項 DC電器特性ご参照下さい)より下がるとクロック情報の整合性が保証されていたことを意味する VLビット (Voltage Low ビット、02hアドレスの第7ビット) が “1” になり、フラグが立ちます。  
VLフラグはソフトウェアによってのみクリアされます。

VLビットは、例えばバッテリーバックアップの下で徐々に Vddの電圧が減少している時に電圧低下を検出します。  
電圧低下が発生してVdd電圧が Vlow電圧を下回った場合、再度 Vdd電圧が動作電圧(1.8V~5.5V)に戻った時にVLビットは電圧低下検出のフラグを発生させます。  
初期の電源投入時以外の場合でこのVLビットのフラグが出ている場合は、経過時間中に Vlow電圧を下回りその間に内部時計が停止し、表示されている時刻が不正確であることを示します。

## 4.0 絶対最大定格

項目	記号	条件	Min	Max	単位
電源電圧	Vdd	> GND / < Vdd	GND-0.5	+6.5	V
電源電流	Idd; Iss	Vdd 端子	-50	+50	mA
入力電圧	V <sub>I</sub>	各入力端子	GND-0.5	Vdd+0.5	V
出力電圧	V <sub>O</sub>	INT端子	GND-0.5	Vdd+0.5	V
入力電流	I <sub>I</sub>		-10	+10	mA
出力電流	I <sub>O</sub>		-10	+10	mA
動作温度範囲	T <sub>OPR</sub>		-40	+85	°C
保存温度範囲	T <sub>STO</sub>	部品単体にて	-55	+125	°C

## 4.1 周波数特性

項目	記号	条件	Typ.	Max	単位
周波数精度	$\Delta F/F$	Tamb = +25°C Vdd = 3.0V		±10 * ±20	ppm
周波数: 対電源電圧特性	$\Delta F/V$	Tamb = +25°C Vdd = 1.8V~5.5V	±0.8	±1.0	ppm/V
周波数: 対温度特性	$\Delta F/F_{opr}$	Tref = +25°C Vdd = 3.0V	$-0.035^{ppm}/^{\circ}C^2 (T_{opr}-T_o)^2$ ±10%		ppm
頂点温度	T <sub>o</sub>		+25	±5	°C
経年変化	$\Delta F/F$	at +25°C		±3	ppm
発振起動時間	T <sub>start</sub>	Vdd=+3.0V	350	500	ms
デューティサイクル	T <sub>clkout</sub>	at +25°C	50	40~60	%

\* 常温周波数偏差: ±10ppm以内は <RV-8564-C2>パッケージのみ。

## 4.2 DC電気的特性

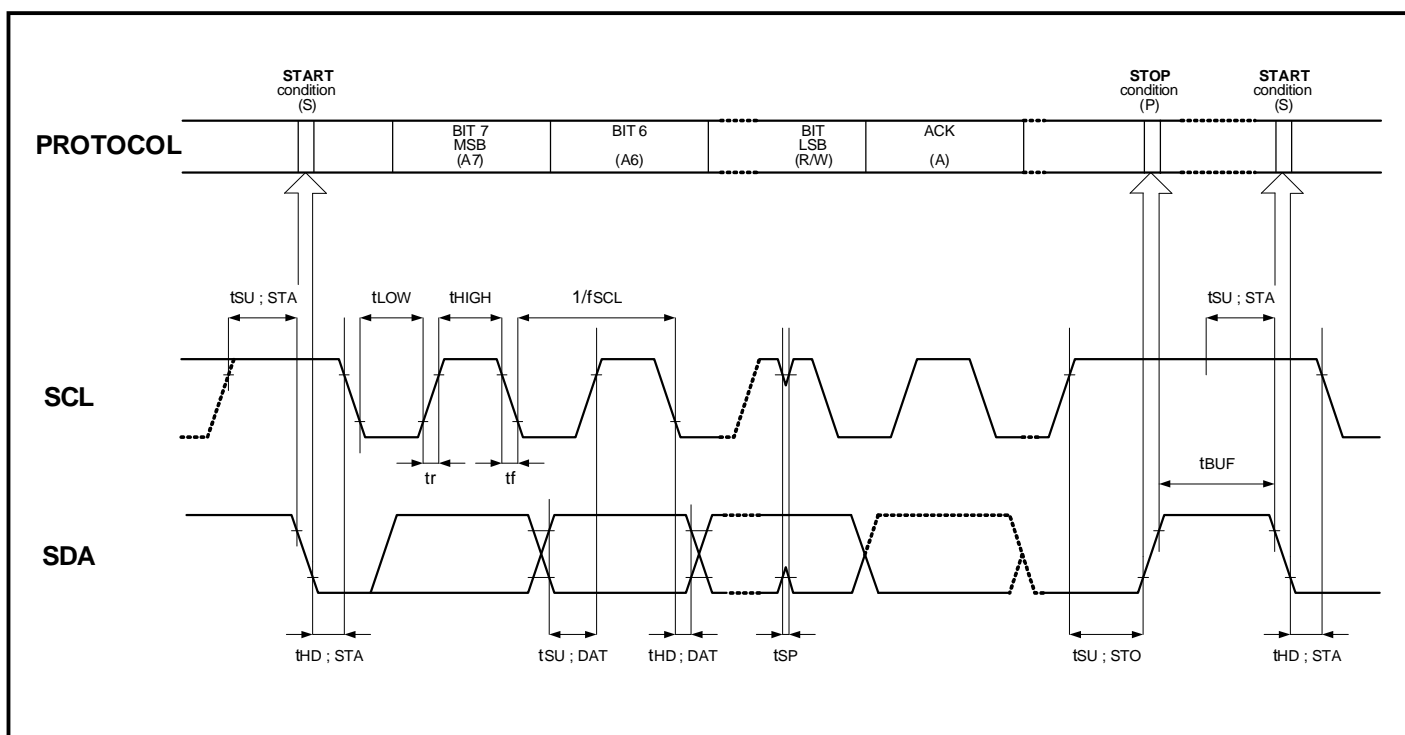
項目	記号	条件	Min	Typ.	Max	単位
<b>電源電圧項目</b>						
電源電圧	Vdd	I2Cバス非動作 25°C	1.0		5.5	V
		400kHz I2Cバス動作時	1.8		5.5	V
クロックデータ整合性		+25°C	Vlow		5.5	V
<b>電源電流項目</b>						
消費電流 (I2Cバス動作時)	I <sub>ddo</sub>	f <sub>scl</sub> = 400kHz			800	μA
		f <sub>scl</sub> = 100kHz			200	μA
消費電流 (I2Cバス非動作時)	I <sub>dd</sub>	f <sub>scl</sub> = 0Hz, Vdd = 5.0V		275	550	μA
		f <sub>scl</sub> = 0Hz, Vdd = 3.0V		250	500	μA
		f <sub>scl</sub> = 0Hz, Vdd = 2.0V		225	450	μA
消費電流 CLKOUT出力 = 32.768KHz 負荷容量 = 7.5pF	I <sub>DD32K</sub>	f <sub>scl</sub> = 0Hz, Vdd = 5.0V		2.5	3.4	μA
		f <sub>scl</sub> = 0Hz, Vdd = 3.0V		1.5	2.2	μA
		f <sub>scl</sub> = 0Hz, Vdd = 2.0V		1.1	1.6	μA
<b>入力項目</b>						
"Low"レベル入力電圧	V <sub>IL</sub>		V <sub>ss</sub> -0.5V		30% Vdd	V
"High"レベル入力電圧	V <sub>IH</sub>		70% Vdd		Vdd +0.5V	V
入力リーク電流, INTN	I <sub>L1</sub>	Vdd or Vss			1	μA
入力容量	C <sub>1</sub>				7	pF
<b>出力項目</b>						
SDA LOW 出力電流	I <sub>OL</sub> (SDA)	V <sub>OL</sub> = 0.4V; Vdd = 5V			-3	mA
INT LOW 出力電流	I <sub>OL</sub> (INT)	V <sub>OL</sub> = 0.4V; Vdd = 5V			-1	mA
CLKOUT LOW 出力電流	I <sub>OL</sub> (CLKOUT)	V <sub>OL</sub> = 0.4V; Vdd = 5V			-1	mA
CLKOUT HIGH 出力電流	I <sub>OH</sub> (CLKOUT)	V <sub>OL</sub> = 0.4V; Vdd = 5V			1	mA
出力リーク電流	I <sub>LO</sub>	Vdd or Vss	-1		1	μA
<b>電圧検出項目</b>						
LOW 電圧検出	V <sub>LOW</sub>			0.9	1.1	V
<b>動作温度範囲項目</b>						
動作温度範囲	T <sub>OPR</sub>		-40		+85	°C



5.0 I<sup>2</sup>Cバス通信タイミング仕様

項目	記号	MIN.	TYP.	MAX.	単位
SCL クロック周波数	fSCL			400	kHz
スタートコンディション セットアップ時間	tsu ; STA	0.6			μs
スタートコンディション ホールド時間	tHD ; STA	0.6			μs
データ セットアップ時間	tsu ; DAT	100			μs
データ ホールド時間	tHD ; DAT	0			μs
ストップコンディション セットアップ時間	tsu ; STO	0.6			μs
スタートコンディションとストップコンディションの間のバスフリー時間	tBUF	1.3			μs
SCL LOW 時間	tLOW	1.3			μs
SCL HIGH 時間	tHIGH	0.6			μs
SCL,SDA 立ち上がり時間	tr			0.3	μs
SCL,SDA 立ち下がり時間	tf			0.3	μs
バス上の許容スパイク時間	tSP			50	μs

## 5.1 タイミングチャート



注記: このデバイスへのI2Cバス通信のスタートからスタート、もしくはスタートからストップへのアクセスタイムは1秒未満で行なってください。

## 6.0 レジスタ構成

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	コントロール/ステータス1	Test1	0	Stop	0	Test	0	0	0
01h	コントロール/ステータス2	0	x	0	TI/TP	AF	TF	AIE	TIE
02h	秒・停止ビット	VL	40	20	10	8	4	2	1
03h	分	x	40	20	10	8	4	2	1
04h	時間	x	x	20	10	8	4	2	1
05h	日	x	x	20	10	x	4	2	1
06h	曜日	x	x	x	x	x	4	2	1
07h	月・世紀	C	x	x	10	8	4	2	1
08h	年	80	40	20	10	8	4	2	1
09h	アラーム・分	AD	40	20	10	8	4	2	1
0Ah	アラーム・時間	AD	x	20	10	8	4	2	1
0Bh	アラーム・日	AD	x	20	10	8	4	2	1
0Ch	アラーム・曜日	AD	x	x	x	x	4	2	1
0Dh	クロック出力	FE	x	x	x	x	x	FD1	FD0
0Eh	タイマー・コントロール	TE	x	x	x	x	x	TD1	TD0
0Fh	タイマー	128	64	32	16	8	4	2	1

・“x”印のアドレスには書き込みは出来ません。

## 6.1 レジスタの制御と詳細

## 〈 00hアドレス／コントロール・ステータス1 〉

**Stop:** このビットが0にセットされている場合はRTCは内部でクロック源を出力します。1にセットするとRTC内部でのクロック配信が停止し、時計・カレンダー機能やアラーム・タイムなどの機能が停止します（CLKOUT出力は32.768KHzは出力します）。

**Test:** 〈TEST〉と〈TEST1〉はデバイスのテスト用のビットです。  
TESTビットは電源投入時に必ず“0”に書き込んで下さい。  
誤って“1”にセットした場合はクロックデータが変更されたり異常時間が発生する可能性があります。

## 6.1 レジスタの制御と詳細 (つづき)

## &lt; 01hアドレス/コントロール・ステータス2 &gt;

**AF, TF:** アラームフラグ、タイマーフラグのビットです。  
 アラームが発生条件になると、AFは“1”にセットされます。  
 同様にタイマのカウントダウンの終了時に、TFは“1”にセットされます。  
 これらのビットはソフトウェアでの上書きでのみクリアされます。  
 もしタイマとアラーム両方の割り込み信号を設定している場合には、このビットを読み込むことでタイマかアラームかの判別が出来ます。  
 一方のフラグをクリアする間にもう一方のフラグが上書きされてしまうのを防ぐために、ANDロジックが書き込みアクセスの間実行されます。

- ・AF または TFに“1”を書き込んだ場合 …… フラグの値は変更されません
- ・AF または TFに“0”を書き込んだ場合 …… 書き込んだ方のフラグがクリアされます

※ 従ってクリアする方のビットを“0”とし、変更しない方のビットを“1”とします。

**AIE, TIE:** アラーム割り込み信号イネーブル、タイマー割り込み信号イネーブルビットです。  
 アラームまたはタイマのフラグがアクティブ になった場合に、INT端子から割り込み信号を出力する、または出力しないように設定するビットです。  
 AIE 及び TIE の両方がセットされている場合には、タイマまたはアラームのいずれかの発生条件が整うと、INT端子から割り込み信号を発生させます。

**TI/TP:** タイマー一定周期割り込み信号/定周期タイマーモード

- ・TI/TP=0 の場合 …… TFが“1”になっている場合にINT端子から割り込み信号が発生します (TIEの状態に準じます)。
- ・TI/TP=1 の場合 …… INT端子からの割り込み信号の出力時間は、以下の表の通りです。

タイマークロック源	INT 周期	
	n>1	n=1
4096 Hz	1/4096 秒	1/8192 秒
64 Hz	1/64 秒	1/128 秒
1 Hz	1/64 秒	1/64 秒
1/60 Hz	1/64 秒	1/64 秒

※タイマークロック源の設定については『6.9 タイマ制御』の項ご参照下さい。

## 6.2 秒、分、時、日

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	秒	VL	40	20	10	8	4	2	1
03h	分	x	40	20	10	8	4	2	1
04h	時	x	x	20	10	8	4	2	1
05h	日	x	x	20	10	8	4	2	1

\* BCDフォーマットです。

例: 秒のレジスタは“x1011001”=59秒を含みます。

RV-8564-C2/C3 は24時間形式で時刻を保持します。

注記: 秒レジスタの第7ビットは 低電圧検出ビット (VL) になっています。

## 6.3 曜日

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
06h	日	x	x	x	x	x	0	0	0
06h	月	x	x	x	x	x	0	0	1
06h	火	x	x	x	x	x	0	1	0
06h	水	x	x	x	x	x	0	1	1
06h	木	x	x	x	x	x	1	0	0
06h	金	x	x	x	x	x	1	0	1
06h	土	x	x	x	x	x	1	1	0

\* 曜日レジスタは上記のビットの割り当てで、LSBの3ビットのみを使用します。

## 6.4 月 / 世紀

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
07h	1月	C	x	x	0	0	0	0	1
07h	2月	C	x	x	0	0	0	1	0
07h	3月	C	x	x	0	0	0	1	1
07h	4月	C	x	x	0	0	1	0	0
07h	5月	C	x	x	0	0	1	0	1
07h	6月	C	x	x	0	0	1	1	0
07h	7月	C	x	x	0	0	1	1	1
07h	8月	C	x	x	0	1	0	0	0
07h	9月	C	x	x	0	1	0	0	1
07h	10月	C	x	x	1	0	0	0	0
07h	11月	C	x	x	1	0	0	0	1
07h	12月	C	x	x	1	0	0	1	0

\* 月/世紀のレジスタは上の表のように5つのLSBを一つの月に符号化しています。

第7ビットは、『世紀』ビットで、以下の通り世紀を現します。

※ C=0の時、西暦が20xx、C=1の時、世紀が19xxです。

このビットは年レジスタが99から00へオーバーフロー更新すると切り替わります。

## 6.5 年、うるう年補正

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
08h	年	80	40	20	10	8	4	2	1

年レジスタは上の表のようにBCDフォーマットで西暦の下二桁を表します。

年レジスタが99から00へオーバーフロー更新すると、月/西暦レジスタの世紀ビットCは切り替わります。

## うるう年の補正

もしその年カウンタが4の倍数値である場合は、2月に29日を加えてうるう年補正を行いません。

(年レジスタの値が“00”の場合も含む)

## 6.6 アラームレジスタ

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	分アラーム	AD	40	20	10	8	4	2	1
0Ah	時アラーム	AD	x	20	10	8	4	2	1
0Bh	日アラーム	AD	x	20	10	8	4	2	1
0Ch	曜日アラーム	AD	x	x	x	x	4	2	1

AD=0: アラーム・イネーブル: アラームレジスタと現在時刻を比較します

AD=1: アラーム・ディセーブルとなりアラームは発生しません

レジスタは <09h~0Ch> のアドレスでアラーム情報を保持します。

有効な現在時刻情報が得られると、ADビットが“0”(イネーブル)に設定されているアラームレジスタは、設定されたアラームの時刻・曜日情報を現在の分・時間・日・曜日と比較します。

全てのイネーブルの比較で現在時刻とアラーム設定時刻が一致すると、アラームフラグ(AF, 02Hアドレス: 第3ビット)がセットされます。AFはソフトウェアでクリアされるまでセットされ続けます。

一度AFがクリアされた場合、再度時刻が進んでアラーム状態とマッチすると再びアラームフラグがセットされます。

ADビット(アラームディセーブルビット)が“1”に設定されているアラームレジスタは無視されます。このADビットの設定との組み合わせで多様なアラームが設定できます。全てのADビットが“1”にセットされるとノーアラーム状態になります。

## 6.7 クロック出力設定とタイマーレジスタ

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Dh	周波数出力	FE	x	x	x	x	x	FD1	FD0
0Eh	タイマー制御	TE	x	x	x	x	x	TD1	TD0
0Fh	タイマー設定	128	64	32	16	8	4	2	1

## 6.8 クロック出力/周波数出力

周波数出力	FD1	FD2
32768 Hz	0	0
1024 Hz	0	1
32 Hz	1	0
1 Hz	1	1

\* CLKOUT端子出力/周波数イネーブル(FEビット) と CLK出力イネーブル端子(CLKOE端子: #10) での設定

FE	CLKOE	CLKOUT
0	0	0 (出力なし)
0	1	0 (出力なし)
1	0	0 (出力なし)
1	1	周波数選択(上表)

\* 『CLKOE = 0』 ……CLKOE端子(#10) が Lowレベルの状態

\* 『CLKOE = 1』 ……CLKOE端子(#10) が Highレベルの状態

\* 『CLKOUT = 0』 ……クロック出力が無く、出力がLowレベルで一定の状態。

※ CLKOE=1 でかつ CLKOE端子=Hiレベル の場合のみ出力します。

※ このクロック出力が必要ない場合には、消費電流を抑えるために“FE=0”としてクロック出力を停止させて下さい。

(CLKOE端子をプルダウンしても同じく出力は停止します)

## 6.9 タイマー制御

タイマーレジスタは8ビットのバイナリ・カウントダウンタイマーです。

タイマーコントロールレジスタ (0Eh) の タイマーイネーブル (TE, 第7ビット) でイネーブル/ディセーブルを設定します。

TE=0: タイマーはディセーブルです。

TE=1: タイマーはイネーブルです。(タイマーがカウントダウン中)

タイマ周波数源	TD1	TD0
4096 Hz	0	0
64 Hz	0	1
1 秒	1	0
1 分	1	1

<TD1> <TD0> ビットにて、タイマ周波数源を設定します。

『カウントダウンタイマー (アドレス0Fh) で設定したカウントダウン数』 × 『タイマ周波数源』 がタイマの設定時間になります。設定可能な最長のタイマ時間は 1分 × 255 = 255分 = 4時間15分 です。

INT端子からのタイマ割り込み信号の出力の設定については、コントロール/ステータス2レジスタ(01h) で設定して下さい。

※ タイマを使用しない場合は、消費電流を節約するために、<TD1>と<TD0> をそれぞれ "1" (1分) と設定して下さい。

※ カウントダウン数値の正確な読み込みのためには、I<sup>2</sup>Cクロック (SDA) の周波数は選択されたタイマクロックの少なくとも2倍以上の周波数である必要があります。

## 7.0 I<sup>2</sup>Cバス通信仕様

I<sup>2</sup>Cバス通信は異なるIC間あるいはモジュール間の双方向2ライン(2ワイヤ)通信です。

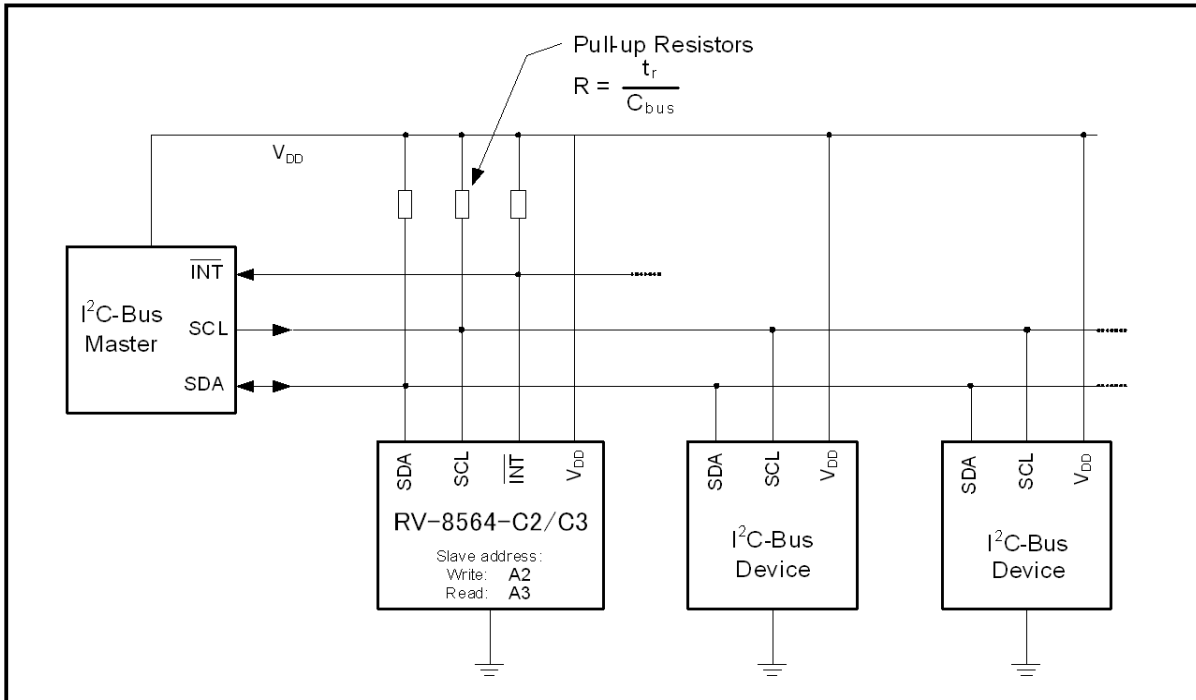
2ラインはシリアルデータライン(SDA)とシリアルクロックライン(SCL)です。

SCL端子とSDA端子は複数のデバイスの接続を可能にするオープンドレイン或いはオープンコレクタ設計です。

両方のラインはプルアップレジスタによってプラス電源に接続されなければなりません。

データ通信はバスが空いている場合のみ開始されます。

### 7.1 システム構成



複数のデバイスがI<sup>2</sup>Cバス通信と接続が可能なので、全てのI<sup>2</sup>Cバス通信のデバイスは各々個別の固定されたアドレス番号を持ちます。I<sup>2</sup>Cバス通信で制御するデバイスを「マスタ」と呼び、  
「マスタ」によって制御される部品を「スレーブ」と呼びます。

メッセージを出すデバイスは「トランスミッタ」で、メッセージを受けるデバイスは「レシーバ」です。

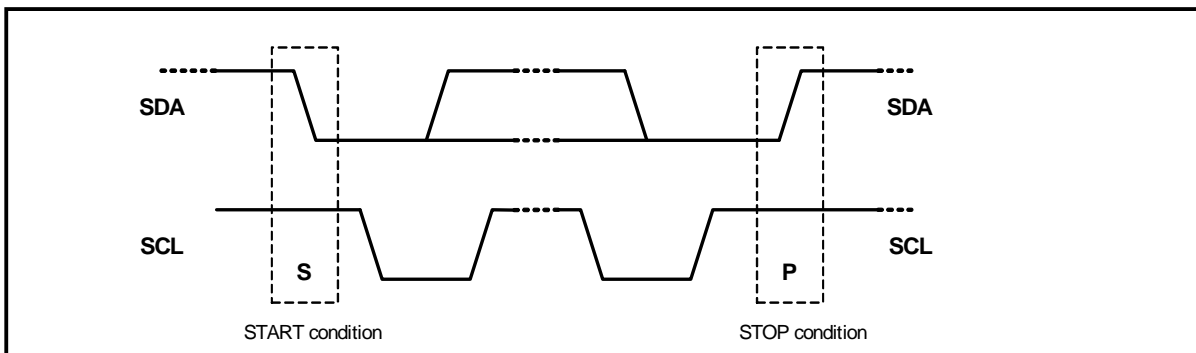
RV-8564-C2/C3は「スレーブレシーバ」としても「スレーブトランスミッタ」としても動作します。

データ送信の際には、まずI<sup>2</sup>Cバス通信上で応答するデバイスが最初にアドレスされます。

アドレスは常にスタートコンディションが送信された後の次のバイトで実行されます。

したがってクロック信号SCLは入力信号ですが、データ信号SDAは双方向のラインになります。

### 7.2 スタートコンディション と ストップコンディション

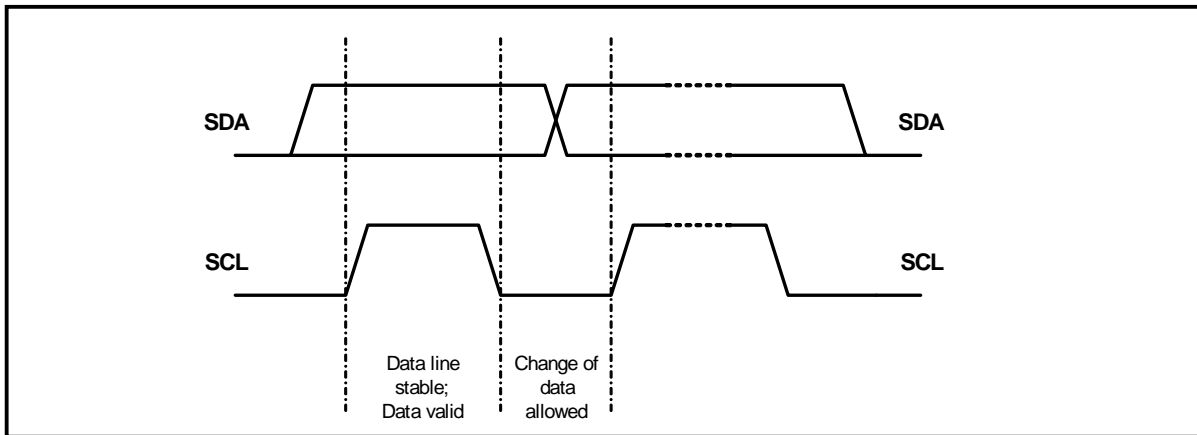


SDAデータラインとSCLクロックラインの両方はバス通信が空いている時はHIGHの状態です。

\*SCLラインがHiの状態の時に、SDAラインがHi→Lowになると「スタートコンディション」になります。

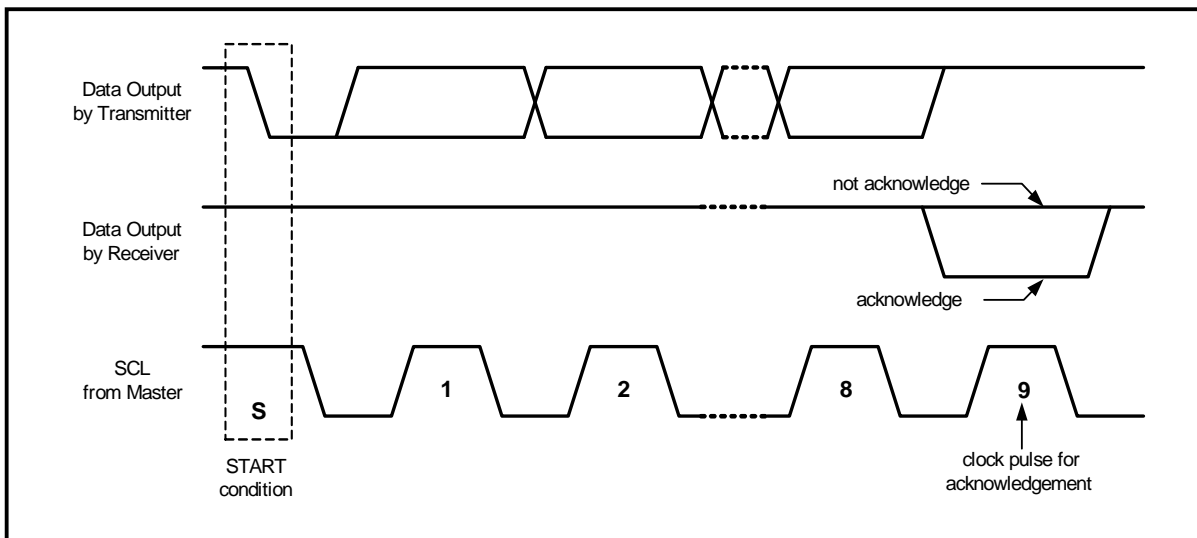
\*SCLラインがHiの状態の時に、SDAラインがLow→Highになると「ストップコンディション」になります。

## 7.3 ビット転送



1つのデータビットは各クロックパルス間に送信されます。  
SDAライン上のデータはクロックパルス信号がHIGHの間は一定でなければなりません。  
データ変更はクロックパルス信号がLOWの間実行されます。

## 7.4 アクノリッジ (肯定応答)



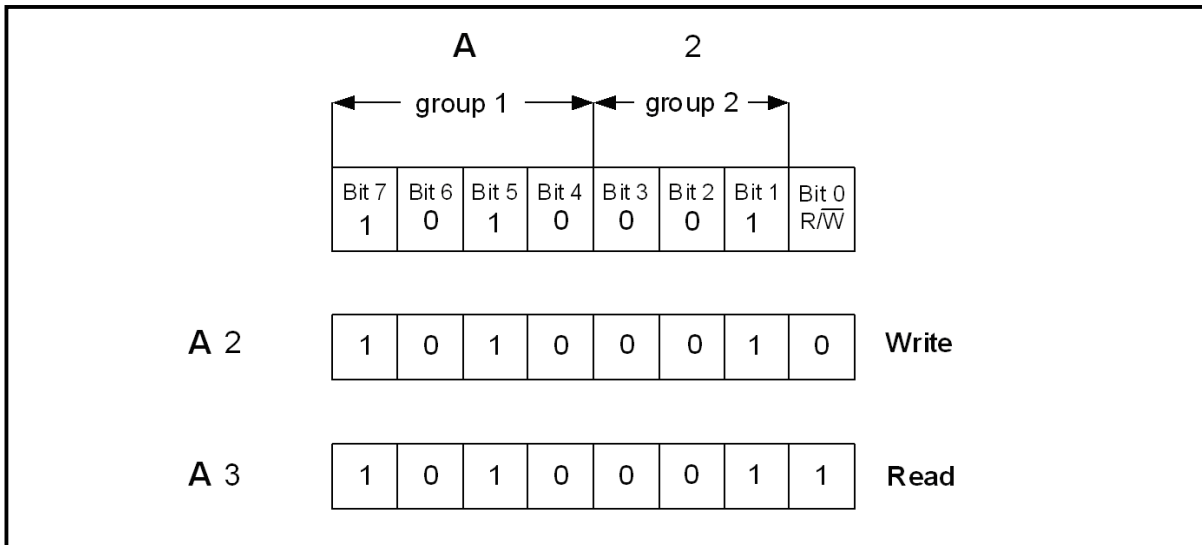
スタートコンディションとストップコンディションの間に送信されるデータバイトの数には限りはありません。  
各々の8つ目のビットの後の9ビット目には必ずアクノリッジ・ビットが続きます。  
マスターデバイスは SCLラインに余分にアクノリッジ・クロックパルスを生成しています (上図 SCLライン参照)。  
データ終了時には送信側のデバイスが SDAラインを Highレベルにし、受信するデバイスはアクノリッジ・クロックパルスが生成している間に SDAラインをプルダウンして、最後のデータを受信したことを知らせます。  
アドレスされた〈マスターレシーバ〉または〈スレーブレシーバ〉は各データバイトの正しい受信後にはアクノリッジを生成します。

アクノリッジを生成するデバイスはアクノリッジ・クロックパルスが発生している間に SDAラインをプルダウンします。  
SDAラインはアクノリッジ・クロックパルスが発生している間は、Low で一定でなければなりません。  
(セットアップ時間、ホールド時間も考慮して下さい)

〈マスタ〉が〈レシーバ〉としてアドレスされている場合には、データの終わりにアクノリッジを生成しないことで、  
〈スレーブ・トランスミッタ〉にデータの終わりを知らせます。この時〈スレーブトランスミッタ〉はSDAラインをHiに  
することで、〈マスタ〉がストップコンディションを生成できるようになります。



## 7.5 アドレス指定方法



\* Writeモードの時のスレーブアドレスは『A2』、Readモードの時のスレーブアドレスは『A3』です。

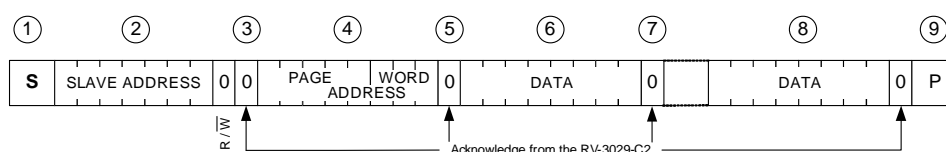
8.0 I<sup>2</sup>Cバス通信接続手順

任意のデータがI<sup>2</sup>Cバス通信で送信される前に、応答するデバイスは最初にアドレスされます。アドレスはスタートコンディションの後に送信される最初のバイトで常に実行されます。RV-8564-C2は〈スレーブレシーバ〉か〈スレーブ・トランスミッタ〉として動作します。それゆえクロックラインの〈SCL〉は入力信号のみですが、データラインの〈SDAは〉双方向ラインです。

## 8.1 Write モード

マスタ・トランスミッタは指定されたアドレスにてスレーブ・レシーバへデータを転送します。4ビットのワードアドレスにより、次にアクセスされるレジスタを指定します。ワードアドレスの上位4ビットは使用されません。ひとつのバイトを読み込むか書き込んだ後は、ワードアドレスは自動的に1つつインクリメントされます。

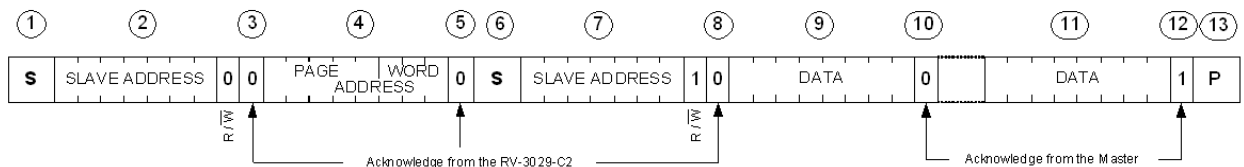
- ① マスタがスタート・コンディションを送信します。
- ② マスタはスレーブアドレス (A2h) を送信します ( R/Wのビットは Write="0"になります)。
- ③ RV-8564-C2/C3 スレーブ・レシーバからアクノリッジが送信されます。
- ④ マスタが RV-8564-C2/C3 のページアドレス (レジスタ値) を送信します。
- ⑤ RV-8564-C2/C3 スレーブ・レシーバからアクノリッジが送信されます。
- ⑥ マスタが④で指定されたアドレス(レジスタ)へデータを送信し、書込みを行いません。
- ⑦ RV-8564-C2/C3 スレーブ・レシーバからアクノリッジが送信されます。
- ⑧ 上記の⑥⑦の手順は必要に応じて繰り返すことができます。④のページアドレスは自動的に1つつインクリメントされます。
- ⑨ マスタがストップ・コンディションを送信して手順を終了します。



## 8.2 アドレスを指定する Read モード

マスタはワードアドレスを送信してからデータを読み込みます。

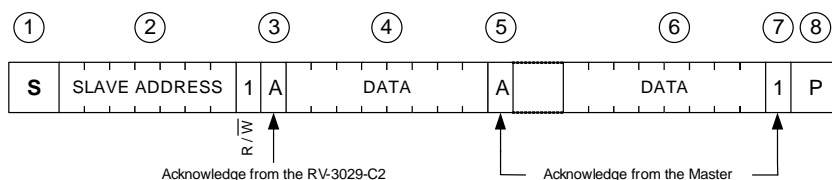
- ① マスタがスタート・コンディションを送信します。
- ② マスタはスレーブアドレス (A2h) を送信します ( R/Wのビットは Write="0"になります)。
- ③ RV-8564-C2/C3 スレーブ・レシーバからアクノリッジが送信されます。
- ④ マスタが RV-8564-C2/C3 のページアドレス (レジスタ値) を送信します。
- ⑤ RV-8564-C2/C3 スレーブ・レシーバからアクノリッジが送信されます。
- ⑥ マスタがスタート・コンディションを送信します。ストップ・コンディションは送信しません。
- ⑦ マスタはスレーブアドレス (A3h) を送信します ( R/Wのビットは Read="1"になります)。
- ⑧ RV-8564-C2/C3 スレーブ・レシーバからアクノリッジが送信されます。  
この時点でマスタは マスタ・レシーバになり、スレーブはスレーブ・トランスミッタになります。
- ⑨ RV-8564-C2/C3 スレーブ・レシーバからマスタへ④で指定されたアドレスのデータを送信します。
- ⑩ マスタ・レシーバからアクノリッジが送信されます。
- ⑪ 上記の⑨⑩の手順は必要に応じて繰り返すことができます。④のページアドレスは自動的に1つずつインクリメントされます。
- ⑫ マスタ・レシーバは、データ読み取り終了時にはアクノリッジを送信しないことで、スレーブ・トランスミッタへデータの読み込みの終了を知らせます。この時、スレーブ・トランスミッタはマスタがストップ・コンディションを生成出来るようデータライン (SDAライン)を "High" にしておきます。
- ⑬ マスタがストップ・コンディションを送信して手順を終了します。



## 8.3 アドレス指定しない Read モード

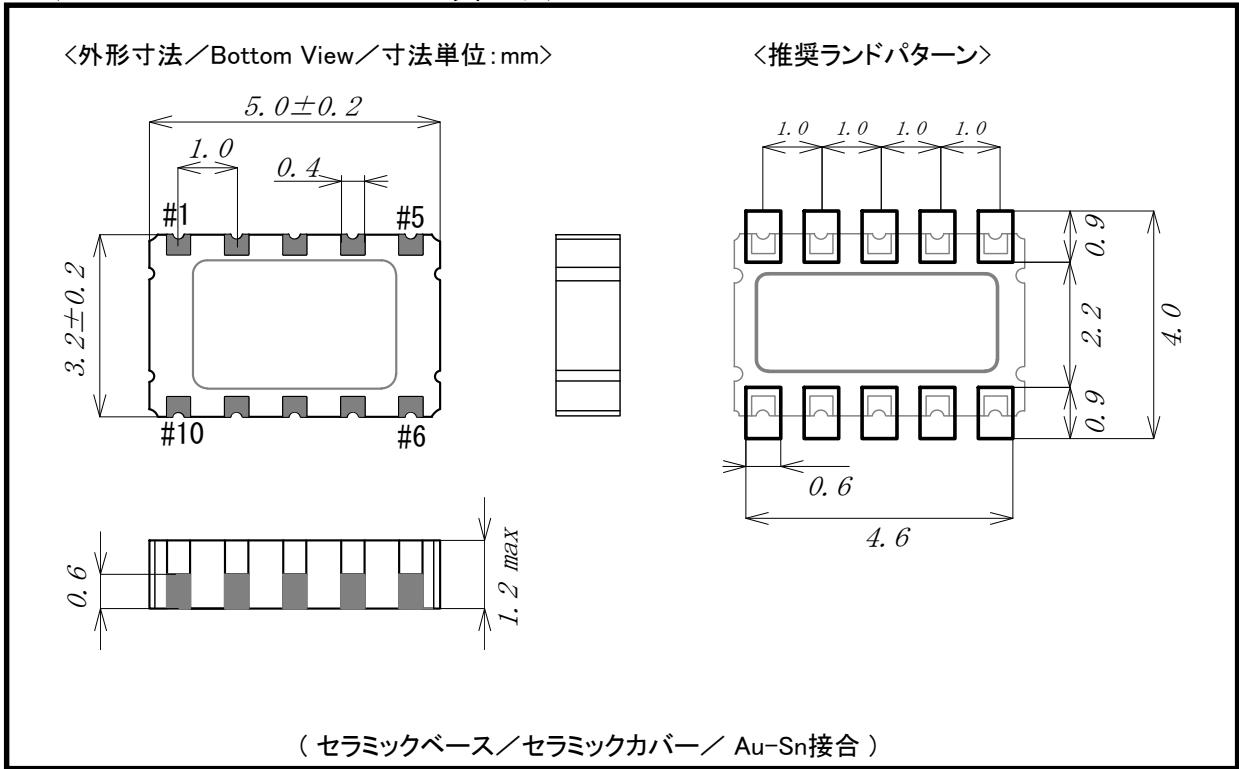
マスタはワードアドレスを送信せずにデータを読み込みます。

- ① マスタがスタート・コンディションを送信します。
- ② マスタはスレーブアドレス (A3h) を送信します ( R/Wのビットは Read ="1"になります)。
- ③ RV-8564-C2/C3 スレーブ・レシーバからアクノリッジが送信されます。  
この時点でマスタは マスタ・レシーバになり、スレーブはスレーブ・トランスミッタになります。
- ④ RV-8564-C2/C3 スレーブ・レシーバからマスタへ、最後にアクセスされたアドレスから1つインクリメントされたアドレスのデータを送信します。
- ⑤ マスタ・レシーバからアクノリッジが送信されます。
- ⑥ 上記の④⑤の手順は必要に応じて繰り返すことができます。ページアドレスは自動的に1つずつインクリメントされます。
- ⑦ マスタ・レシーバは、データ読み取り終了時にはアクノリッジを送信しないことで、スレーブ・トランスミッタへデータの読み込みの終了を知らせます。この時、スレーブ・トランスミッタはマスタがストップ・コンディションを生成出来るようデータライン (SDAライン)を "High" にしておきます。
- ⑧ マスタがストップ・コンディションを送信して手順を終了します。

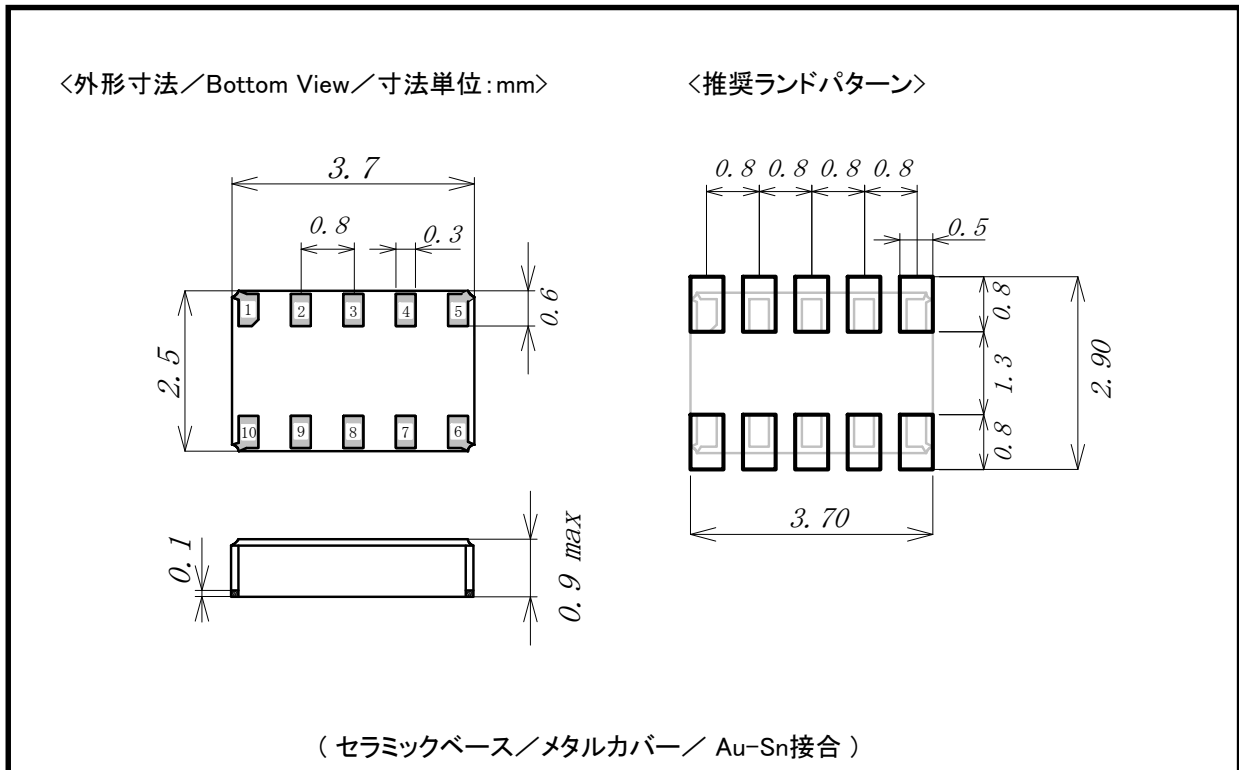


7.0 外形寸法及び推奨ランドパターン

＜RV-8564-C2 5.0×3.2×1.2mmパッケージ＞

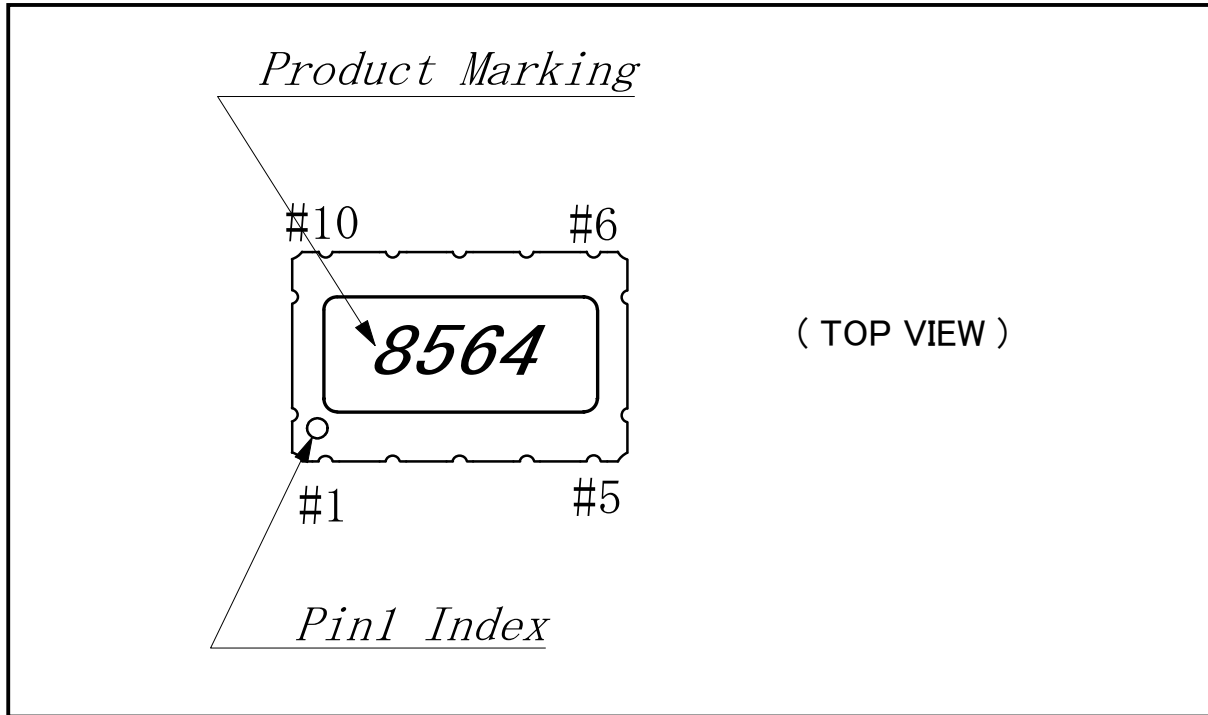


＜RV-8564-C3 3.7×2.5×0.9mmパッケージ＞

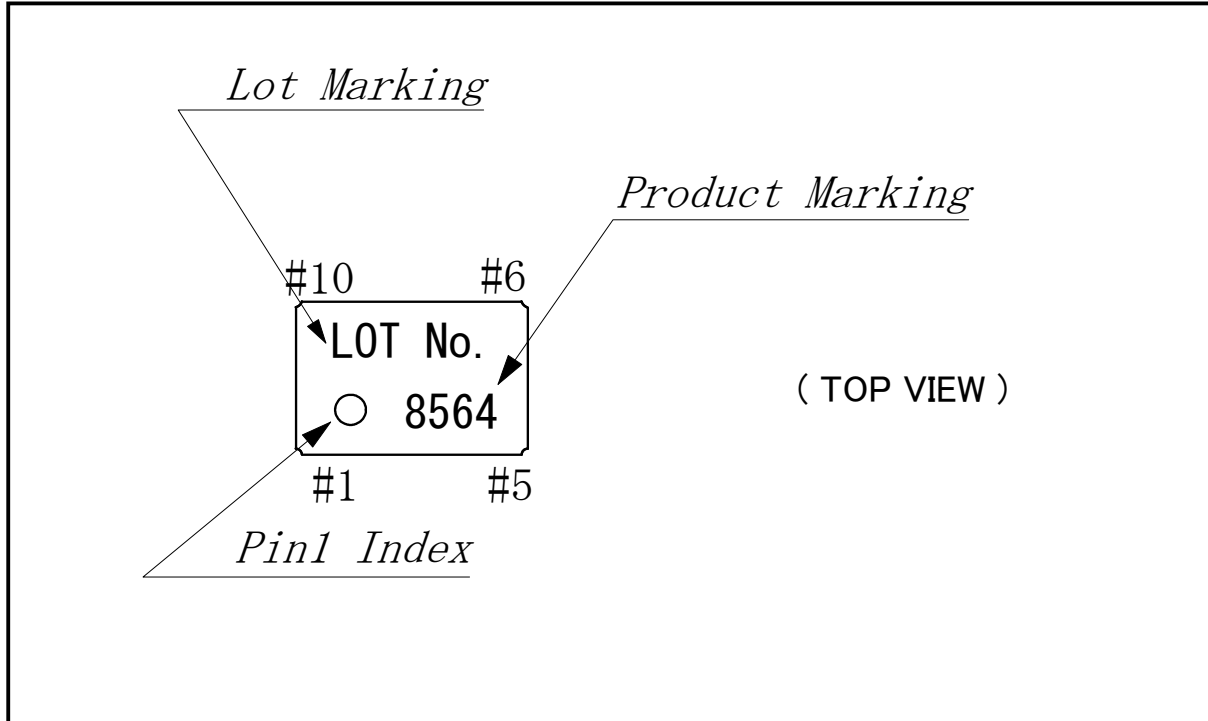


7.1 製品マーキングと #1ピンのインデックス

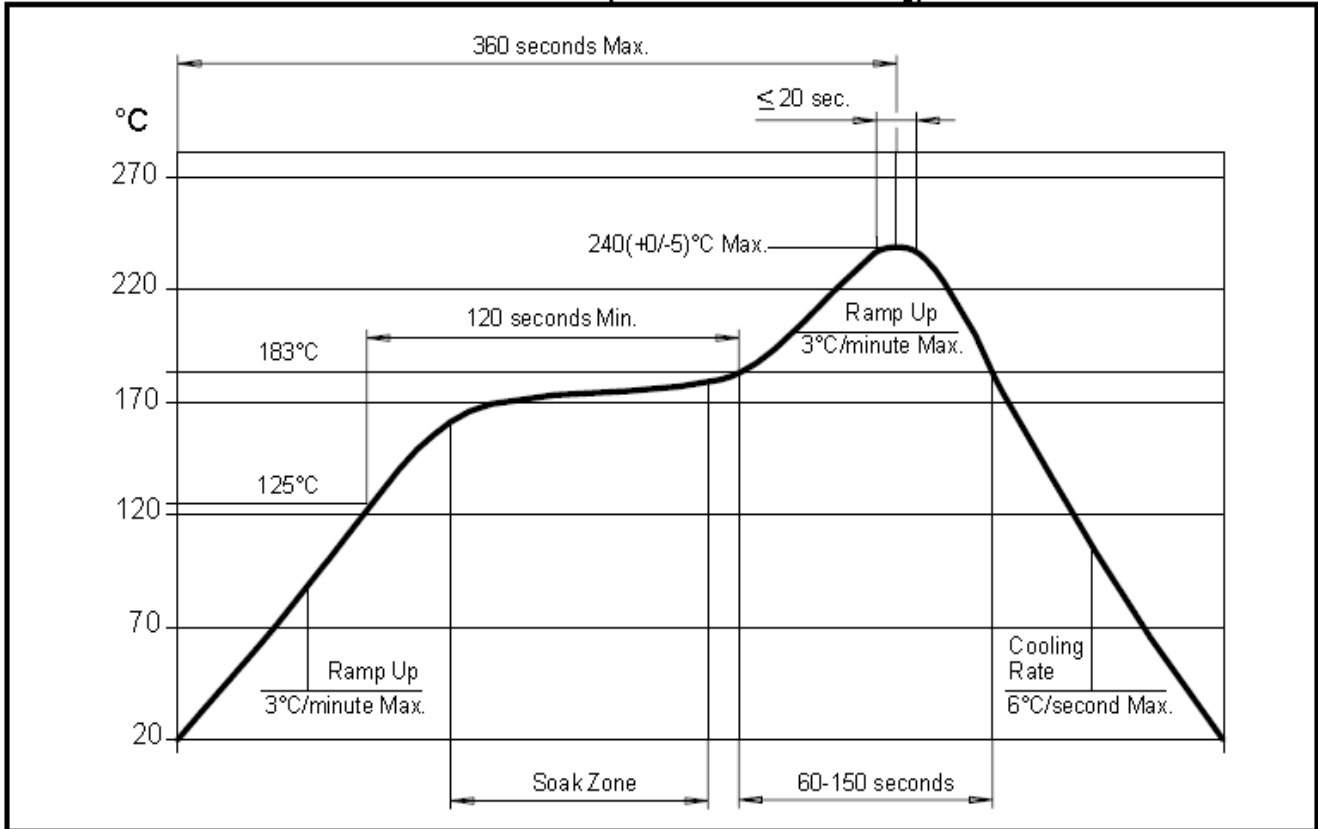
< RV-8564-C2 5.0×3.2×1.2mmパッケージの場合 >



< RV-8564-C3 3.7×2.5×0.9mmパッケージ の場合 >



8.0 リフローはんだ付け条件



### 9.3 水晶振動子を搭載したモジュールのお取り扱い上の注意

内蔵されている水晶振動子は水晶結晶の二酸化珪素を母材とした薄い素板です。パッケージ内のキャビティは、水晶振動子が空気抵抗、及び湿度、異物などの影響を受けないように真空状態に密閉されています。

#### <衝撃及び振動について>

水晶デバイスに過度の衝撃や振動を与えないようご注意ください。  
マイクロクリスタルでは『5000g/0.3ms 以内』でのご使用を推奨します。  
特に実装時における以下の特別な場合にモジュールの故障を引き起こす衝撃や振動が発生する可能性がありますのでお取扱時にはご注意ください。

**多面付け基板の場合**、部品実装後に行う基板分割の工程で、ルーターによる振動が基本波または高調波で32.768KHzに近くなることもあり、その振動によりモジュール内部の水晶素板を破損する可能性があります。基板分割加工の際には、振動が基本波または高調波で32.768KHz近くにならない様にルーターの速度を調整するようご注意ください。

**超音波洗浄** につきましては、このモジュールに対しては行わないようにして下さい。  
超音波振動により、内部の水晶素板が破損する可能性があります。

#### <過度の加熱、リワーク、高温放置>

過度にパッケージを加熱しないようご注意ください。  
モジュールのパッケージは 金すず合金 (80%:20%) でシーリングされています。  
この金すず合金の融点は『280℃』のため、パッケージの温度が『280℃』以上になるとメタルシール部分が溶解して内部の真空気密がリークしてしまうため製品の故障につながります。

特にホットエアガンを使用される場合にご注意ください。

リワークを行う際には、ホットエアガンの温度設定を『270℃』として行うか、2本のこて先温度が正しく制御されているはんだ小手を用い、こて先温度を『270℃』に設定して、短く切断したメッキ線などを用いてブリッジをつくり全ての端子に同時に熱が加わるようにし、すべての端子のはんだが同時に溶けたところをツイザー等で取り上げて下さい。

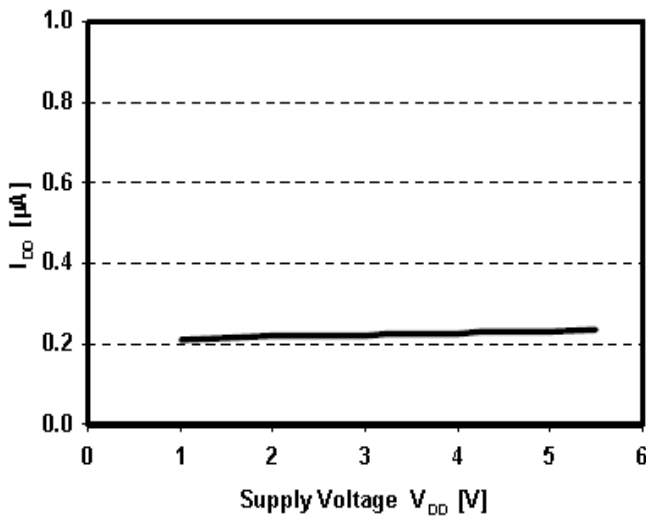
10.0 電気的特性 ( Typical lectrical Chancteristics )

**IDD Power Consumption**

in "Timekeeping" or Standby-Mode.

Conditions:

CLKOUT Disabled



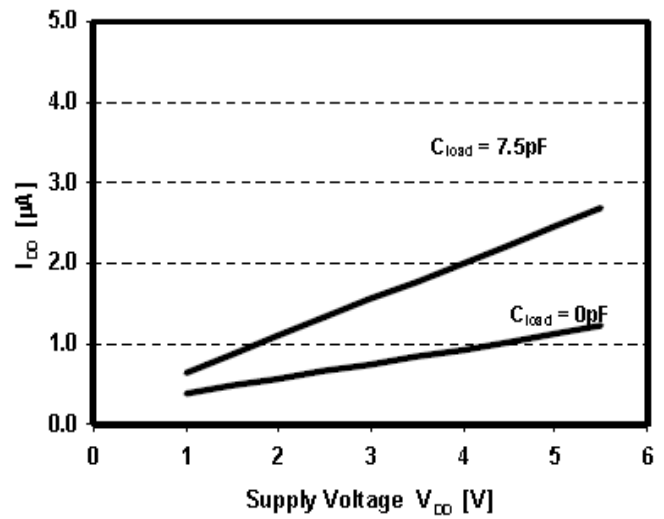
**IDD Power Consumption**

in "Timekeeping" or Standby-Mode.

Conditions:

CLKOUT Enabled

CLKOUT-Frequency 32.768kHz



**Frequency vs VDD Voltage Drift**

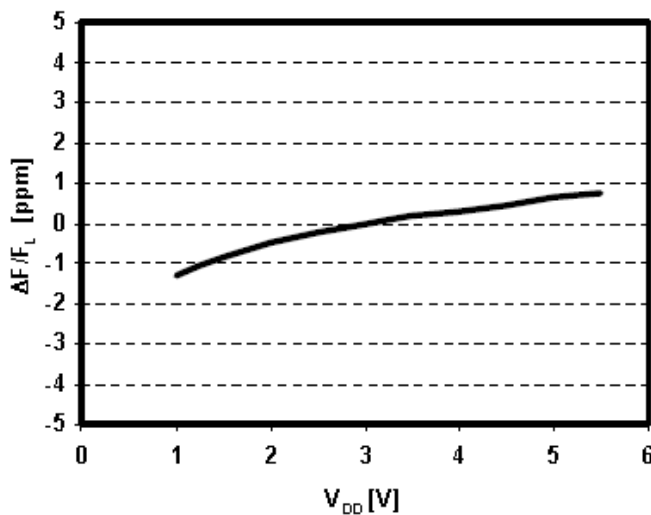
in "Timekeeping" or Standby-Mode.

Conditions:

CLKOUT Enabled

CLKOUT-Frequency 32.768kHz

T<sub>ambient</sub> 25°C



**Frequency vs Temperature Drift**

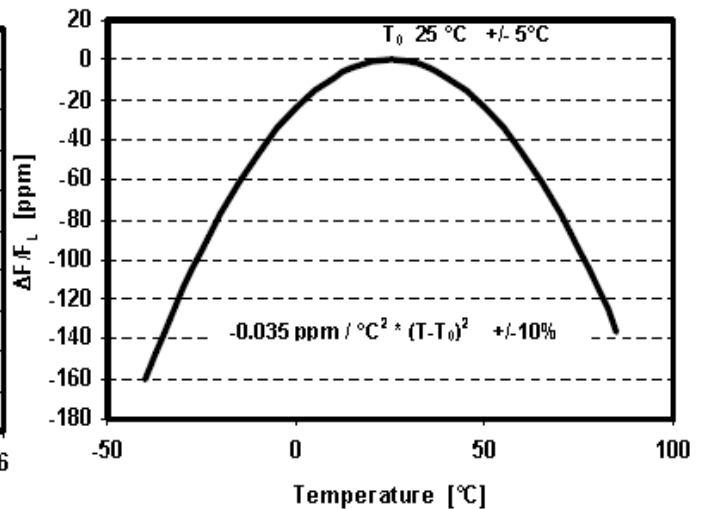
in "Timekeeping" or Standby-Mode.

Conditions:

CLKOUT Enabled

CLKOUT-Frequency 32.768kHz

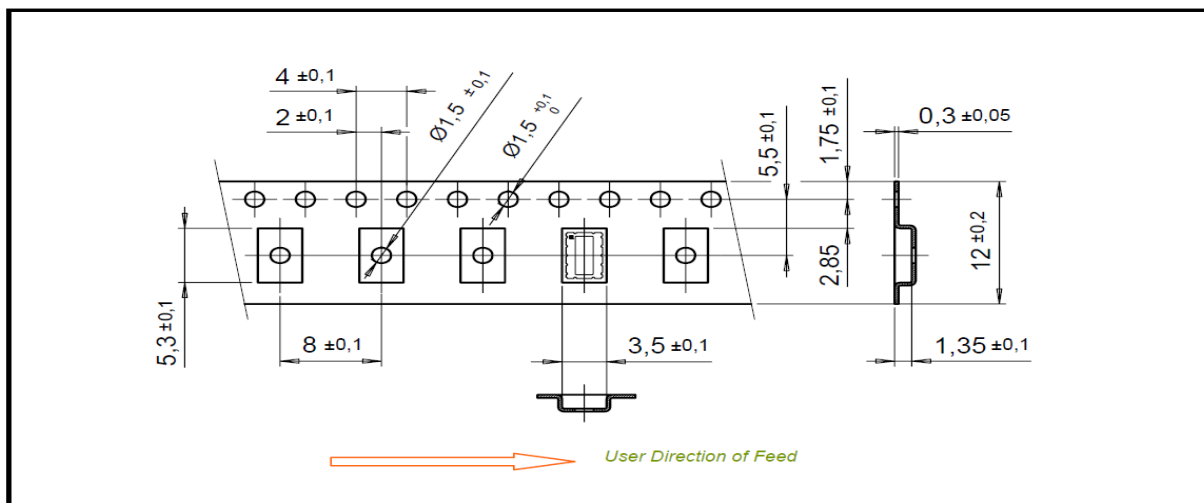
T<sub>ambient</sub> -40 to +85°C



11.0 梱包方法 (キャリアテーピング仕様)

12mm キャリアテープ 材質 : ポリスチレン・ブチレン、または 導電性ポリスチレン

カバーテープ 母材 : 導電性ポリエステル 0.061mm  
 テープ粘着材 : 圧力固定ポリマー合成物

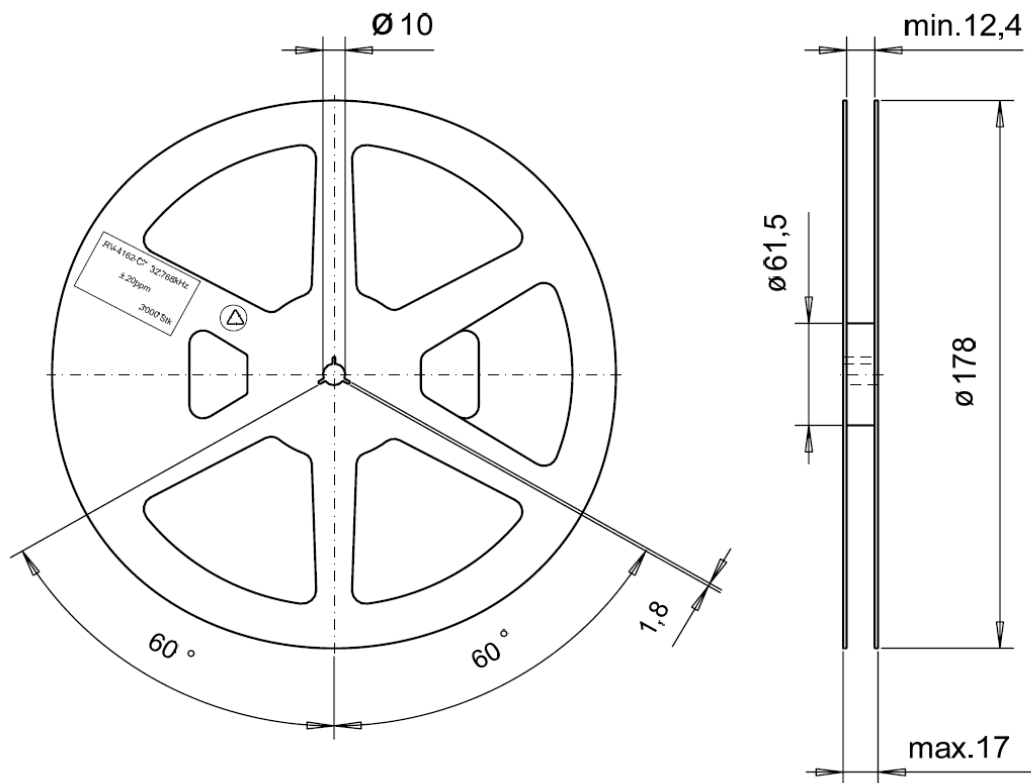


\* 寸法単位 : mm。  
 \* テーピング先端部 及び 終端部のブランク部分は300mm以上です。

リール	直径	材質	1リールあたり数量
	177.8mm	ポリスチレン	1,000



11.1 リール寸法 (7インチリールの場合)



リール詳細

直径	材質
$\phi 178\text{mm}$	プラスチック, ポリスチレン

## 12.0 改訂履歴

日付	Rev.番号	変更箇所
2012.05.02	1.0	日本語版 初版作成

このアプリケーションノートの製作にあたっては細心の注意を払っておりますが、  
予期しない第三者への特許・著作権の侵害についてメーカー及び代理店は責任を負うものではありません。  
なお製品の仕様については、改良のため予告無く変更される場合がありますのでご了承ください。  
また人命にかかわる製品やその故障等が社会的に重大な損失を与える製品に使用される際には  
必ず事前にメーカーまたは代理店にご相談ください。