

超小型・低消費電流リアルタイムクロックモジュール (I²C シリアルインターフェース)

RV-4162-C7 アプリケーションマニュアル

【発行日】 2013年 02月04日 (第3版)

【リファレンス】 Application Manual of RV-4162-C7

【作成者】 株式会社多摩デバイス 営業技術部

販売元: 株式会社多摩デバイス (日本語版発行元)

〒214-0001 神奈川県川崎市多摩区菅1-4-11

Tel. 044-945-8028 Fax. 044-945-8486

URL . <http://www.tamadevice.co.jp>

製造元: マイクロクリスタル社 (Microcrystal AG)

(本社) Muhlestrasse 14, CH2540 Grenhen, Switzerland

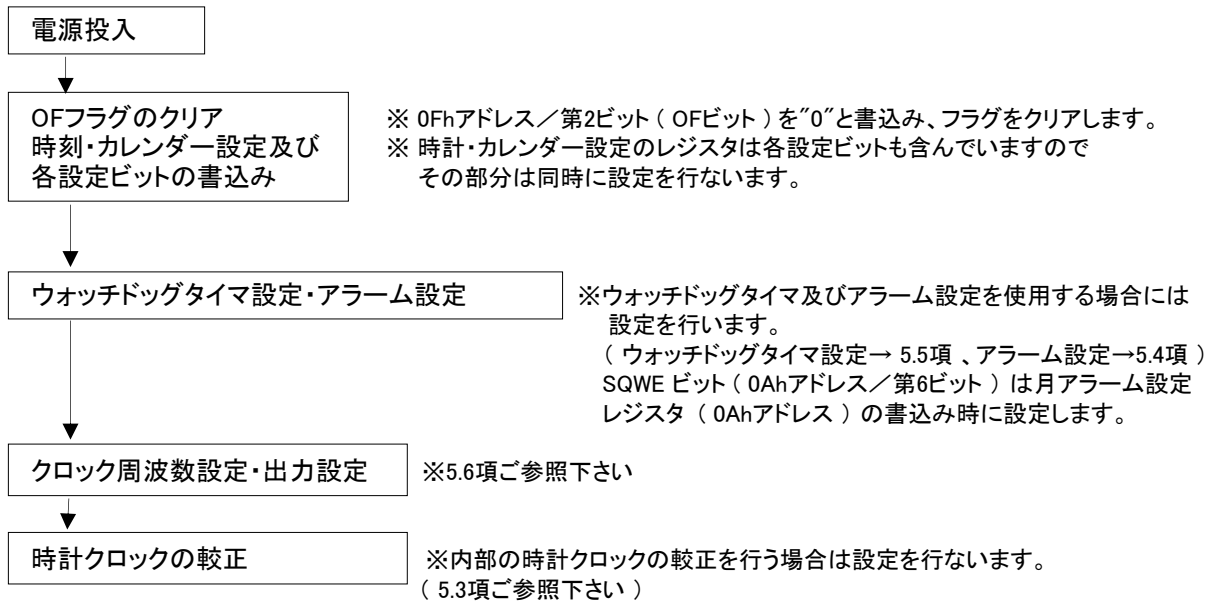
Tel. +41 32 655 8282 Fax. +41 32 655 80 90

URL . <Http://www.microcrystal.ch>

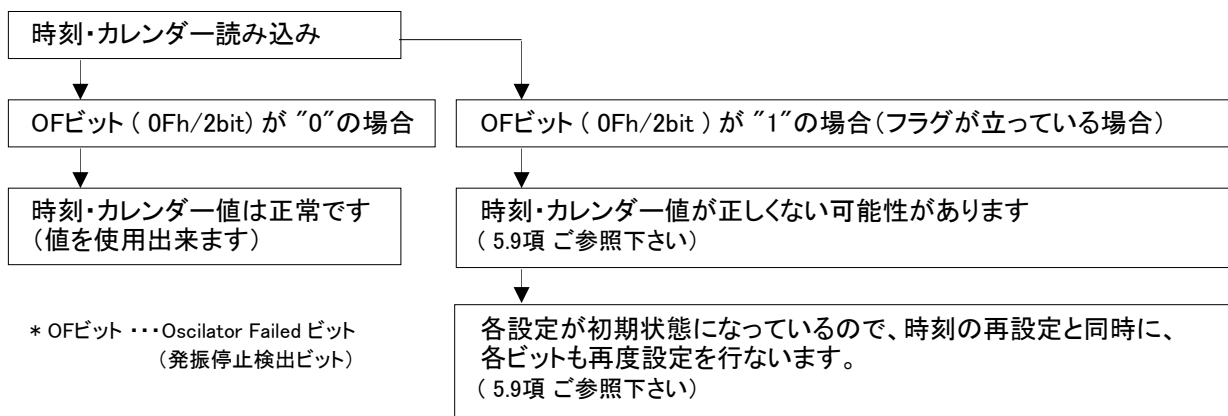
〈RV-4162- C7 クイックスタートガイド〉

* 分かりやすく簡略した設定フローです。

・初期設定



・通常動作時



アラーム（割り込み信号）発生時

・アラーム割り込み信号は、フラグレジスタ（0Fh）の読み込みによってクリアされます（Read Clear）。
（5.4項 をご参照下さい）

ウォッチドッグ割り込み信号

・ウォッチドッグタイマ割り込み信号はウォッチドッグレジスタ（09h）への書き込みによってクリアされ、クリア後に
タイマカウントダウンが再開されます。（5.5項 をご参照下さい）

クロック出力設定

・クロック周波数出力が不要な場合は、これをオフにして消費電流を節約します。
（5.6 項ご参照下さい）

<目次>

クイックスタートガイド.....	1
1.0 概要.....	3
1.1 製品の特長.....	3
2.0 端子レイアウト.....	4
2.1 各機能及び端子詳細.....	4
2.2 ブロックダイアグラム.....	4
2.3 バックアップ電源を用いる場合の回路接続例.....	5
3.0 使用方法.....	6
3.1 2-wireバスの仕様.....	6～10
5.0 時計クロックの動作について.....	11
5.1 時刻保持レジスタ.....	11
5.2 レジスタマップ.....	12
5.3 時計クロックの較正.....	13～14
5.4 アラームクロックレジスタの設定.....	15
5.5 ウォッチドッグタイマ.....	16
5.6 クロック出力.....	17
5.7 世紀ビット.....	17
5.8 INT出力端子.....	17
5.9 発振停止検出.....	18
5.10 初回電源投入時の初期設定.....	18
5.11 絶対最大定格.....	19
6.0 DCおよびACパラメータ.....	20
6.1 動作及びAC測定条件.....	20
6.2 AC測定 I/O波形.....	20
6.3 容量値.....	20
6.4 DC特性.....	21
6.5 発振器特性.....	22
6.6 バスタイミング・シーケンス.....	22
6.7 AC特性.....	22
6.8 パッケージ.....	23
7.0 外形寸法及び推奨ランドパターン.....	24
7.1 製品マーキングと#1ピンのインデックス.....	24
8.0 リフローはんだ付け条件.....	25
9.0 お取り扱い上のご注意.....	26
10.0 梱包方法(キャリアテーピング仕様).....	27
11.1 13インチリール仕様.....	28
12.0 改訂履歴.....	29

超小型／低消費電流リアルタイムクロックモジュール / RV-4162-C7

RV-4162-C7

I²Cインターフェース／低消費電流リアルタイムクロックモジュール

(2ワイヤ・シリアルインターフェース)

1.0 概要

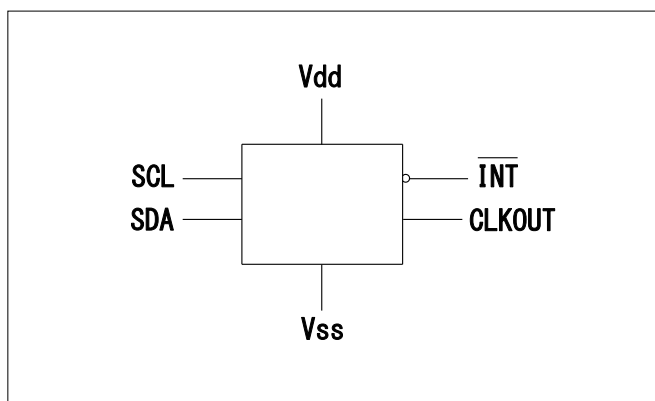
- 32.768KHz音叉型水晶振動子を内蔵したRTCモジュールです。
- Time Keeping モード時の消費電流: 350nA typ @ VDD = 3.0V (+25°C時)。
- 幅広いクロック動作電圧範囲: 1.0 - 4.4V。
- 幅広いインターフェース動作電圧範囲: 1.3 - 4.4V。
- データレート400KHzの I²C シリアルインターフェースです。
- インターフェース動作時の消費電流: 35 μ A typ (データレート: 400KHz時)。
- 周辺デバイス向けに内部の32.768KHzクロックを基準としたプログラマブル出力のクロックを供給可能です(32.768KHz~1Hzまで・15段階)。このクロック出力はディセーブルすることも可能です。
- 内部クロック停止検出機能付きです。
- 内部クロックを基準とした正確なプログラマブルのウォッチドッグ機能付きです。(62.5ミリ秒~31分までのタイムアウト時間を設定可能)。
- 年月日・時分秒(1秒・0.1秒・0.01秒単位まで)のカレンダー・時刻情報を提供します。うるう年は自動補正します。
- カレンダー／時刻アラーム機能付きです。
- 内部計時用クロックの周波数オフセット機能付きです。。
- 動作温度範囲: -40~+85°C。
- 超小型(3.2 x 1.5 x 0.9mm)の外形で、鉛フリーのセラミックパッケージでリードレスチップキャリア(LLC)の8端子です。

1.1 製品の特長

RV-4162-C7は32.768kHz音叉型水晶振動子内蔵の低消費電流シリアルインターフェースのRTCモジュールです。外付けの水晶振動子は不要です。前半の8つのレジスタ(表3参照)は時計／カレンダー機能に使用され、BCDフォーマットで構成されています。後半の8つの追加レジスタは、プログラマブル矩形波出力機能およびウォッチドッグ機能をはじめとする周辺機能の設定を保持するほか、周波数キャリブレーション、アラームの設定を保持します。アドレスおよびデータは2線双方向の400KHz I²Cインターフェースでシリアル転送されます。内部アドレスのレジスタはそれぞれデータバイトの書き込みまたは読み込み後に自動的にインクリメントされます。

ユーザーにて設定できる時計／カレンダー機能、アラーム割り込み信号出力、プログラマブル矩形波出力およびウォッチドッグの機能があります。8つの時刻設定のアドレスには、24時間(0~24時)表記でのBCDフォーマットで世紀、年、月、曜日、日、時、分、秒、0.1秒/0.01秒までを設定出来ます。世紀及び年月日の設定を正しく行なうことで、2月28日・29日(うるう年)、30日(4・6・9・11月)・31日(1・3・5・7・8・10・12月)の補正は自動的に行われます。RV-4162-C7は、サイズ1.5mm x 3.2mmセラミックベース・メタルキャップのパッケージにて、リードレスチップキャリア(LCC)の8つの小さな端子が製品の底面に配置されています。

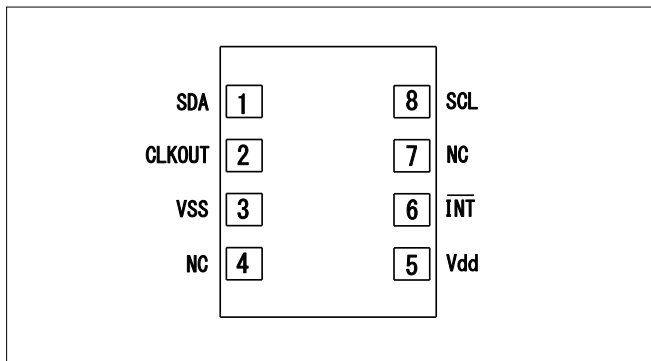
1.2 ロジックダイアグラム



* INT端子出力は オープンドレイン出力です。

* CLKOUT端子のプログラマブル・クロック出力は矩形波(CMOSレベル)で、電源投入時はデフォルト値の32.768KHzが出力されます。

2.0 端子レイアウト



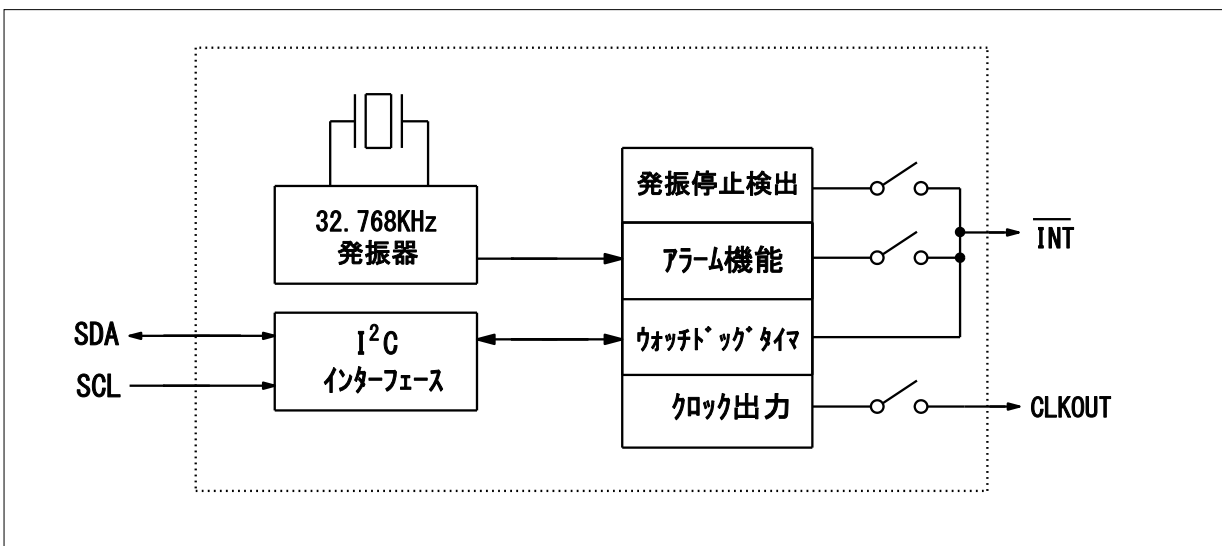
* INT端子出力は オープンドレイン出力です。

* CLKOUT端子出力は電源投入時は
デフォルト値の32.768KHzが出力されます。

2.1 各機能及び端子詳細

記号	PIN #	端子詳細
SDA	1	シリアルデータ入出力端子です。
CLKOUT	2	プログラマブルクロック出力端子です。-
Vss	3	グランド端子です。
N.C	4	内部接続の無い端子です。
Vdd	5	電源供給端子です。GNDピン(#6)との間のなるべく近いところに0.01 μ Fのパスコンを入れて下さい。
INT	6	割り込み信号出力端子です。オープンドレイン出力です。
N.C	7	内部接続の無い端子です。
SCL	8	シリアルクロック入力端子です。

2.2 ブロックダイアグラム

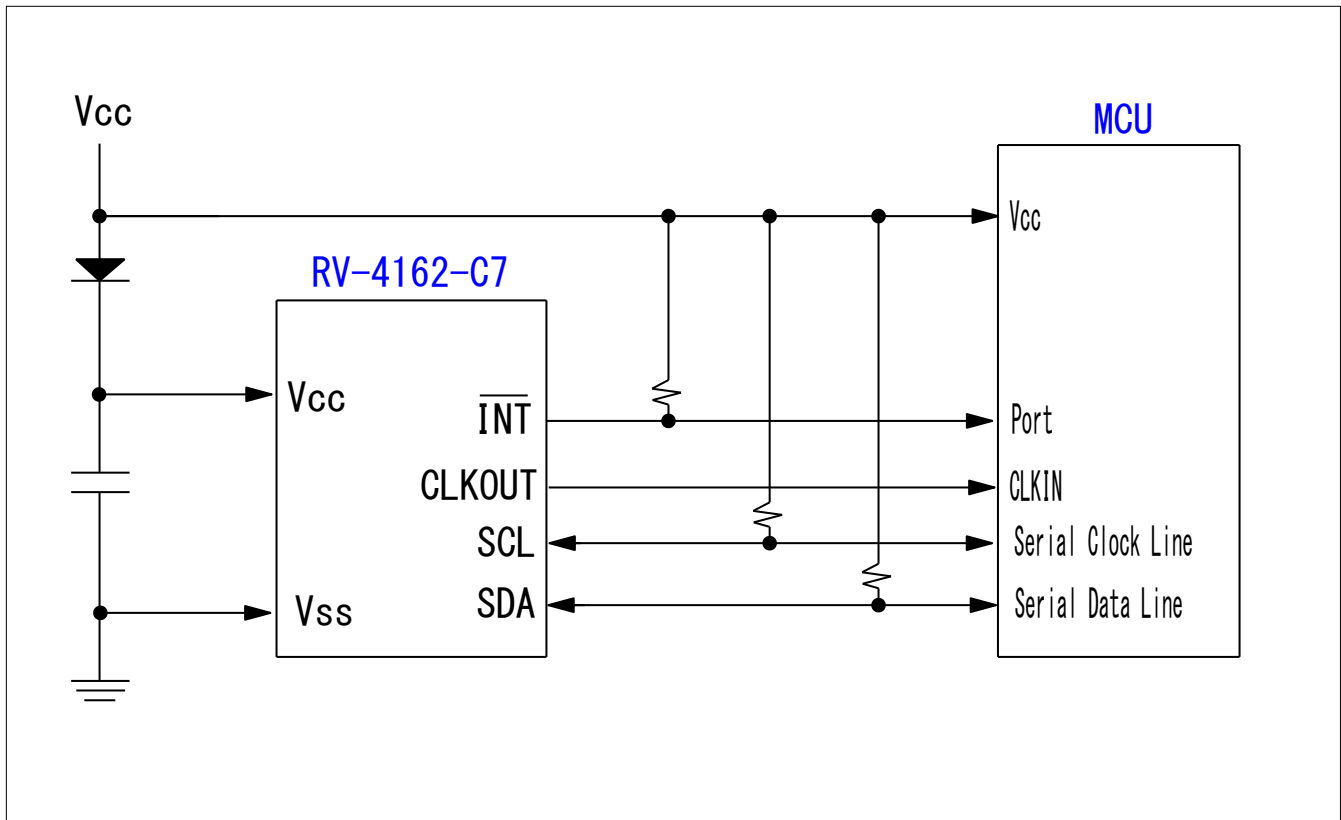


* INT端子出力は オープンドレイン出力です。

* CLKOUT端子出力は電源投入時は デフォルト値の32.768KHzが出力されます。

* 32.768KHz水晶発振器内蔵です。

2.3 二重層コンデンサをバックアップ電源として用いる場合の回路接続例



- ・ダイオードはバックアップ電源使用時の逆流防止用途です。
『Vf 値が 0.3V以内』のものをご使用下さい。
(セクション 6.4/DC特性の入力Hiレベル特性ご参照下さい)
- ・二重層コンデンサまたは二次電池が過充電防止用の抵抗を必要とする場合は、その手前に適切な値の抵抗を直列に接続します。

3.0 使用方法

〈RV-4162-C7〉リアルタイムクロックモジュールは、シリアルバスのスレーブ・デバイスとして動作します。アクセスは正しいスレーブアドレス〈D0h〉によるスタート・コンディションを実施することによって得られます。デバイスに含まれる16バイトは、以下の順序で順次アクセスされます。

	アドレス	内容
第1バイト	00h	1/100秒, 1/10秒レジスタ
第2バイト	01h	秒レジスタ
第3バイト	02h	分レジスタ
第4バイト	03h	時レジスタ
第5バイト	04h	矩形波/曜日(Week Day) レジスタ
第6バイト	05h	日 (Monthly Date) レジスタ
第7バイト	06h	世紀/月レジスタ
第8バイト	07h	年レジスタ
第9バイト	08h	クロックキャリブレーションレジスタ
第10バイト	09h	ウォッチドッグレジスタ
第11～第15バイト	0Ah～0Eh	アラームレジスタ
第16バイト	0Fh	フラグレジスタ

3.1 2-wireバスの仕様

2-wireバス（I²Cバス）は異なるIC間でのコミュニケーションを目的とし、双方向のデータ信号(SDA)およびクロック信号(SCL)の2線で構成されます。SDAとSCLラインは両方とも、プルアップ抵抗を介して電源電圧レベルに接続されなければなりません。I²Cバスでは、以下のプロトコルが定義されています。

- ・バスが空いている場合のみデータ転送が開始されます。
- ・データ転送中データラインは、クロックラインが High のときは一定の状態でなければなりません。
- ・クロックラインがHighの間にデータラインの変更があると、その信号は制御信号と判断されます。

3.1.1 バス不使用时

データラインとクロックラインの両方は High のままです。

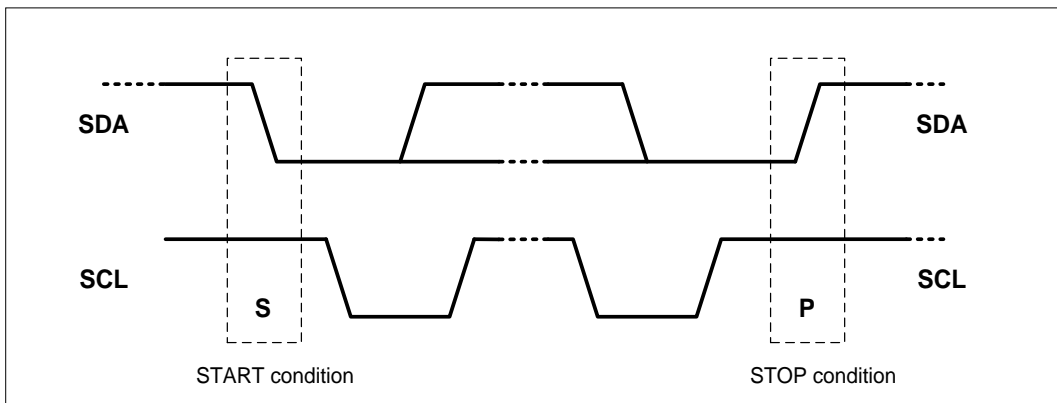
3.1.2 データ転送の開始（スタートコンディション）

クロックラインが High の状態の時に データラインの状態を High から Low に変更すると、スタートコンディションになります。

3.1.3 データ転送の停止（ストップコンディション）

クロックラインが High の状態でデータラインの状態を Low から High に変更すると、ストップコンディションになります。

〈I²C シリアルバス・データ転送のシーケンス〉



3.1.4 データの有効性

スタートコンディションの発生後で、クロックラインが High の状態でかつデータラインが一定である場合、データラインは有効なデータを送れます。クロックラインが Low の間にはライン上のデータは変更されても構いません。またデータの1バイトに1つのクロック・パルスが対応します。

(前頁:シリアルバス・データ転送 のシーケンス をご参照下さい)

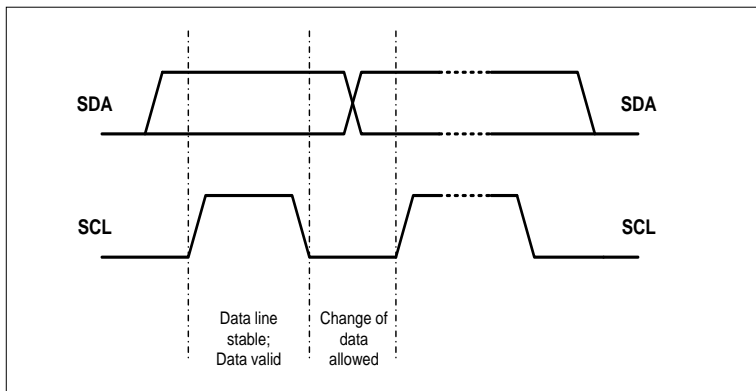
各データ転送は、スタートコンディションで開始しストップコンディションで終了します。

スタートコンディションとストップコンディションの間に転送されるデータバイトの数には制限はありません。

データは1バイト長(8ビット)で送信され、各レシーバは第9ビットでアクノリッジ (肯定応答) します。

メッセージを送るデバイスを「トランスミッタ」、データを受け取る受信側のデバイスは「レシーバ」と呼びます。

メッセージを制御するデバイスを「マスタ」と呼び、マスタによって制御されるデバイスは、「スレーブ」と呼びます。



* SCL(クロックライン)が High の状態で、かつSDA(データライン)が一定の場合には有効なデータになります。

* SCL(クロックライン)が Lowの間はデータ変更可です。

3.1.5 アクノリッジ (肯定応答)

各々のデータの8つ目のビットの後の9ビット目には必ずアクノリッジビットが続きます。

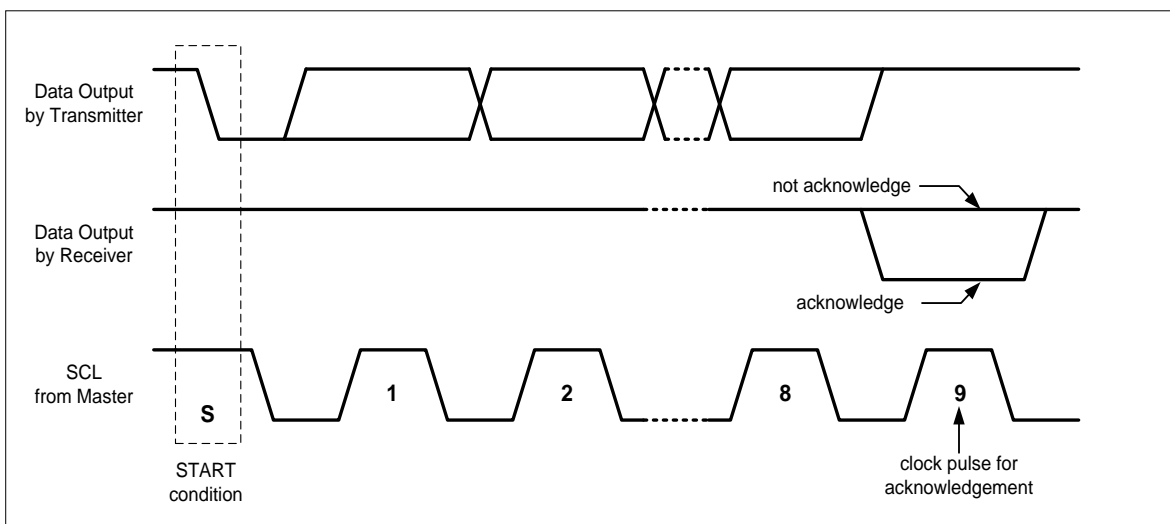
このアクノリッジビットは、レシーバがバスにかけるLowレベルです。アドレスを指定されたスレーブ・レシーバはデータの各バイトを受信後、スレーブトランスミッタからアクノリッジ・パルスを生じなければなりません。

レシーバはアクノリッジ・クロックパルスが Highの間はデータラインは Lowで一定であるのと同様に、アクノリッジのクロックパルスを発生させている間は、データラインをプルダウンする(Lowにする)必要があります。

もちろんセットアップ時間とホールド時間は考慮に入れられなければなりません。

マスターレシーバはデータの終わり部分では、スレーブからクロック出力した最後のバイトに対してアクノリッジを生じないことでデータの終了を伝えます。この場合トランスミッタはデータラインを Highに保ち、マスターがストップコンディションを生じできるようにしておく必要があります。

< アクノリッジ の シーケンス >



3.1.8 Read モード

このモードでは、スレーブアドレス (3.1.10 Read モード手順) を設定した後、マスタが <RV-4162-C7> スレーブを読み込みます。Write モード制御ビット (R/W = 0) およびアクノリッジ・ビットの後、ワードアドレス (An) がオンチップのアドレス・ポイントに書き込まれます。

次のスタートコンディションおよびスレーブアドレスが繰り返され、Readモードコントロールビット (R/W = 1) が続きます。この時点でマスタ・トランスミッタはマスタ・レシーバとなります。アドレス指定されたデータバイトが送信され、マスタ・レシーバがスレーブ・トランスミッタにアクノリッジ・ビットを送ります。

アドレス・ポイントは、アクリッジ・クロックの受信によってのみインクリメントされます。

次にスレーブ・トランスミッタは、バス上のアドレス <An+1> にデータバイトを配置し、マスタレシーバがその新しいバイトを読み込み、アクノリッジ・クロックを発生すると、アドレス・ポイントは「An+2」にインクリメントされます。

この繰り返しのアドレスの読み込みのサイクルは、マスタ・レシーバがスレーブ・トランスミッタにストップ・コンディションを送信するまで続きます。

システムからユーザへの転送される“時刻データ”は、Readモードの状態ではアドレスが時刻クロック用のアドレス <00h~07h> であるときはいつでも停止します。

<RV-4162-C7> の内部での時刻カウンタは引き続きインクリメントし続けますが、ユーザレジスタはフリーズして読み込まれている (あるいは書き込まれている) 時間が一貫性のあることを保証します。

つまり、秒・分・時およびすべての他のクロック値が同じ時間のものであることを保証します。

システムからユーザへ転送される時刻データの更新は、ストップ・コンディション発生直後、またはアドレスポイントが任意の非クロックアドレス (08h-0Fh) にインクリメントした時に再開します。

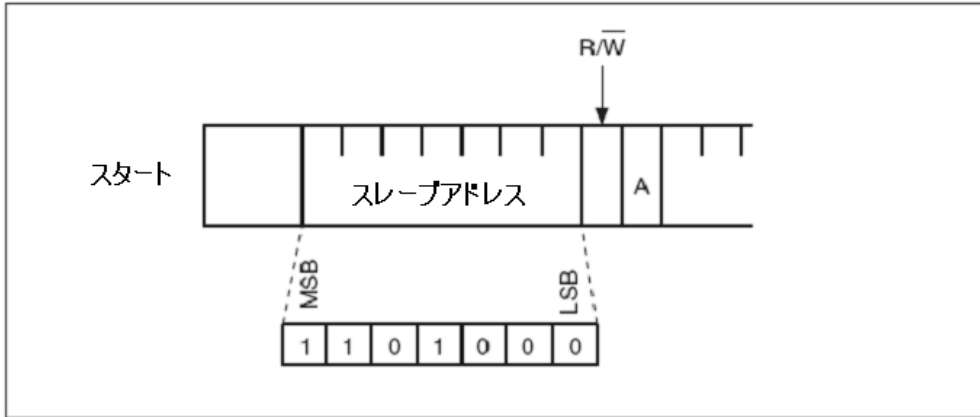
これにより、例えば11時59分59秒にデータ読み込みを行なっている途中で割り込み信号などが入ってしまい読み込みが一旦中断してから再開した場合に、12時59分59秒と読み込んでしまったり、逆に11時00分01秒などと誤った時刻情報を読み込んでしまうことを防いでいます。

注: この動作は Readモード と Writeみモードの両方に当てはまります。

またもう一つの Readモードも備えられており、それによってマスタが (揮発性の) アドレスポイントに最初の書き込みを行わずに <RV-4162-C7> スレーブを読み取ることができます。

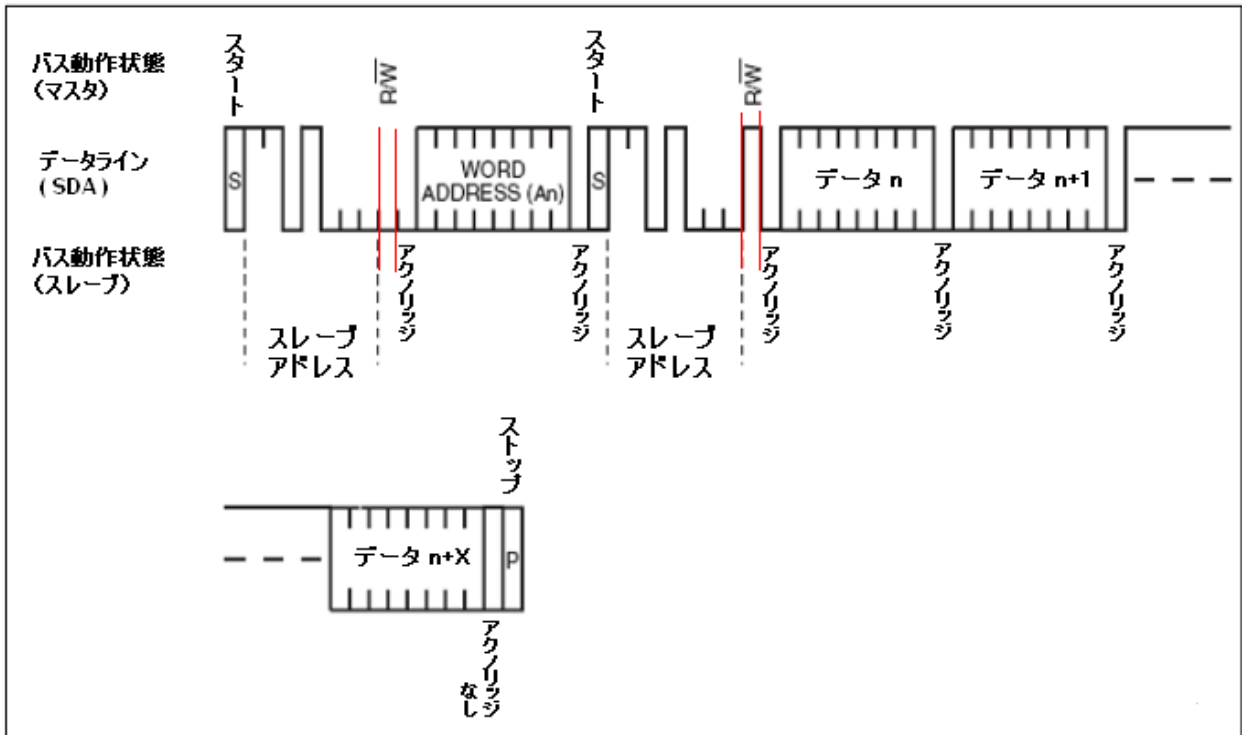
この場合に読み込まれる最初のアドレスは、アドレスポイントにメモリされた最後のアドレスになります。

3.1.9 スレーブアドレス位置

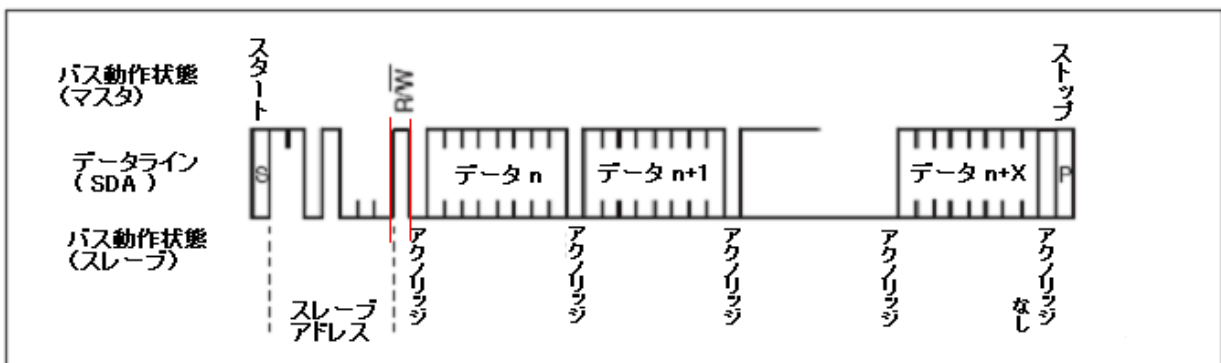


*R/W は Read時 = 1, Write時 = 0 になります。
 (Readモードのアドレス = D1h, Writeモードのアドレス = D0h)

3.1.10 アドレスを指定する場合の Read モードの手順



3.1.11 アドレスを指定しない場合の Read モードの手順



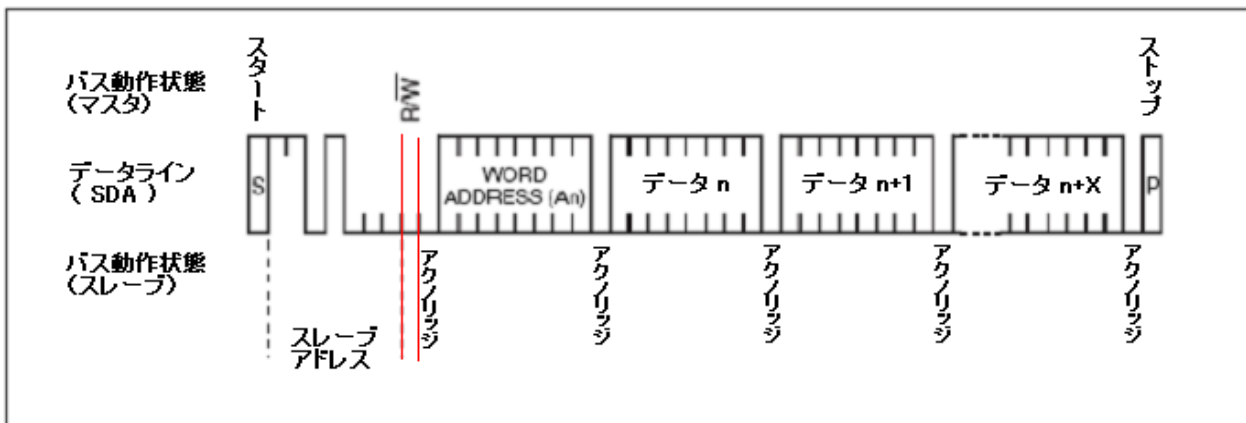
4.0 Write モード

このモードでは マスタ・トランスミッタが <RV-4162-C7> スレーブレシーバにデータを送信します。
バス・プロトコルは、以下の “ 4.1 Writeモードのシーケンス ” に示されます。

スタート・コンディションおよびスレーブアドレスの後にロジック「0」(R/W=0) がバスに配置され、アドレス指定されたデバイスにワードアドレス(A_n) が続くことを示し、オンチップのアドレス・ポインタに書き込まれます。
(揮発性)メモリにデータワードが書き込まれて、内部のアドレス・ポインタはアクノリッジ・クロックを受信すると次のアドレスにインクリメントされます。

<RV-4162-C7> スレーブレシーバはスレーブアドレスを受信し、再度ワードアドレス (A_n) および各データバイトを受信した後で、マスタ・トランスミッタにアクノリッジ・クロックを送信します。

4.1 Writeモードのシーケンス



5.0 時計クロックの動作について

<RV-4162-C7> は内部の32.768kHz水晶振動子を含む水晶発振器を基準として動作します。

この内部のオシレータは常温偏差で±20ppm以内（月差換算で約±51秒以内）になるように調整され出荷検査されています。また時刻のキャリブレーションを適切に設定することにより常温偏差: ±2ppm以内相当に時刻情報を補正することが出来ます。

<08h> アドレスのレジスタ（5.2 レジスタマップ参照下さい）にて、BCD形式でクロックの設定ならびにクロックからデータおよび時間を読み取ります。

1/100秒、1/10秒、秒、分および時間は、最初の4つのレジスタ <00h~03h> に含まれます。

任意のクロックレジスタへの書き込みを行なうと、1/100秒及び1/10秒の値は「00」になります。

1/100秒及び1/10秒のレジスタ <00hアドレス>には「00」以外の任意の値を書き込むことはできません。

<04h>アドレスのD2~D0ビットは“曜日”情報を含んでいます。<05h>~<07h> は、日・月・年の情報を含みます。

<08h>アドレスは、キャリブレーションレジスタ（クロックの較正のセクションで説明）です。

<01h>アドレスのD7ビットは、ストップビット（ST）を含んでいます。このビットを「1」に設定すると内部の水晶発振器が停止します。「0」にリセットされると発振器は 概ね 1秒以内に再起動します。

<RV-4162-C7>に電源投入後には、必ず一旦このストップビットを「1」に設定し、その直後に再度「0」に設定してリセットを行なって下さい。これにより内部の発振回路に追加で キック・スタート が加わります。

<02h>アドレス のD7ビットは発振停止検出割り込み信号イネーブル（OFIE）ビットを含みます。

ユーザーがこのビットを「1」に設定した場合、発振停止検出ビット（OFビット）（0Fhアドレス/D2ビット）が 発振停止を検出したフラグを立てると、INT端子より割り込み信号を発生させます。（セクション5.9 発振器停止検出）

<06hアドレス>（世紀・月レジスタ）のD6~D7ビットは、世紀ビット（CB0・CB1）を含みます。

<00h>~<07h>アドレスまでの8つのクロックレジスタ（OFIEビット・RS0-RS3ビットおよびCB0・CB1ビットを含む）への書き込みが行なわれると、クロックカウンタの更新およびクロック割り当てのシーケンスのリセットを行います。OFIEビット・RS0-RS3ビットおよびCB0・CB1ビットなど時刻と関係ないビットを書き込む場合でも、誤って時刻情報が書き換えられてしまう可能性があります。意図せず時刻情報を書き換えてしまわないように、最初に時刻を設定する前にこれらのクロック関連でないビットを書き込み、新たな時刻の書き込みを行なうまで変更しないようにします。

8つのクロックレジスタは、1バイトずつ、または連続するバイトのひとかたまりのデータとして読み込むことが出来ます。

<RV-4162-C7> は、8つのクロックアドレスのいずれかが読み込まれている間は、クロックの更新が発生しないことを確保する様に設計されています。クロックアドレスが読み込まれている間はクロックレジスタの更新は停止されます。これによりRead の間にデータが移行してしまうことを防止されます。

5.1 時刻保持 レジスタ

<RV-4162-C7>は、時刻情報・キャリブレーション・アラーム・ウォッチドッグ・フラグおよびクロック出力設定を含む16の内部レジスタを保持しています。この外部からユーザーがアクセス可能な16のレジスタと、内部カウンタの2セットで構成されています。内部でデータが自動でインクリメントされる複数データを送受信する場合を除き、外部レジスタは内部カウンタへは干渉しません。内部発振器からのクロック供給のシーケンスは、任意のクロックアドレス（00h~07h）への書き込みの完了時にリセットされます。（セクション 3.1.8 Read モード ご参照下さい）

システムからユーザへ転送される時刻データの更新は、ストップ・コンディション発生直後、またはアドレスポインタが任意の非クロックアドレス（08h-0Fh）にインクリメントした時に再開します。更新は、ストップ・コンディションによる再開またはアドレス・ポインタが非クロックアドレスにインクリメントした時に再開されます。

時刻保持レジスタ およびアラームレジスタは、BCD形式にてデータを保存します。

時計クロックの較正・ウォッチドッグおよび矩形波の各ビットは、バイナリ形式で書き込まれます。

5.2 レジスタマップ

アドレス	D7	D6	D5	D4	D3	D2	D1	D0	機能/レンジ	BCD フォーマット
00h	0.1 秒			0.01 秒			及び 1/100秒		00-99	
01h	ST	10秒			秒			秒	00-59	
02h	OFIE	10分			分			分	00-59	
03h	0	0	10時間		時間 (24時間フォーマット)			時間	00-23	
04h	RS3	RS2	RS1	RS0	0	曜日			曜日	01-7
05h	0	0	10日		日			日	01-31	
06h	CB1	CB0	0	10M	月			世紀/月	0-3 / 01-12	
07h	10年			年			年	00-99		
08h	OUT	0	S	キャリブレーション				キャリブレーション		
09h	RB2	BMB4	BMB3	BMB2	BMB1	BMB0	RB1	RB0	ウォッチドッグ	
0Ah	AFE	SQWE	0	AI 10M	アラーム/月			アラーム/月	01-12	
0Bh	RPT4	RPT5	アラーム/10日		アラーム/日			アラーム/日	01-31	
0Ch	RPT3	0	アラーム/10時間		アラーム/時間			アラーム/時間	00-23	
0Dh	RPT2	アラーム/10分		アラーム/分			アラーム/分	00-59		
0eh	RPT1	アラーム/10秒		アラーム/秒			アラーム/秒	00-59		
0Fh	WDF	AF	0	0	0	OF	0	0	フラグ	

1. 各記号について

記号	内容
0	必ず「0」にセットして下さい
AF	アラームフラグ (読み出し専用)
AFE	アラームフラグ・イネーブルフラグ
BMB0~BMB4	ウォッチドッグタイマ・タイマ間隔時間の倍数設定ビット
CB0・CB1	世紀ビット
OF	発振停止検出ビット
OFIE	発振停止検出割り込み信号イネーブルビット
OUT	OUTPUTレベル
RB0~RB	ウォッチドッグタイマ・基準時間設定ビット
RPT1~RPT5	アラームリピートモードビット
RS0~RS	プログラマブルクロック出力・周波数設定ビット
S	サインビット。クロックキャリブレーションの +/- を表すビット
ST	ストップビット。内部クロック発振を停止させるビット。
SQWE	矩形波出力 (Square Wave) イネーブルビット
WDF	ウォッチドッグフラグビット (読み出し専用)

5.3 時計クロックの較正

<RV-4162-C7> は内部の32.768kHz水晶振動子を含む水晶発振器を基準として動作します。

リアルタイム・クロック精度は、水晶振動子の精度、ならびに発振回路内の容量の誤差と水晶振動子が調整される際の負荷容量の誤差等に依存します。

<VR-4162-C7>は、これらの誤差要因を含めて、常温偏差で±20ppm以内（月差換算で約±51秒以内）になるように部品単体で調整・出荷検査されています。また、時刻のキャリブレーションを適切に設定することにより、常温偏差：±2ppm以内相当に時刻情報を補正することが出来ます。

水晶振動子の振動率は、温度により変化します（セクション5.3.1 温度範囲による水晶振動子の精度）。

したがってRV-4162-C7の設計は、定期的なカウンタ補正を行なえる機能も組み込まれています。

（セクション5.3.2 較正波形）に示すように、較正回路は256段階で内部の32.768kHzから発生するクロックのパルスを加算または減算します。

パルスの消去（減算されたマイナスの較正）、またはスプリット（加算されたプラスの較正）は、キャリブレーションレジスタ内の5つのビットに設定することが出来ます。カウントを加算すると時計が進み、カウントを減算すると時計が遅れるようになります。

キャリブレーション・ビットはキャリブレーション・レジスタ <08h>の5つの下位ビット<D4～D0>を使用します。

これらのビットはバイナリ形式で0～31の任意の値を設定することが出来ます。

<D5>ビットは符号(+/-)ビットであり、「1」はプラス、「0」はマイナスのキャリブレーションを示します。

キャリブレーションは64分間のサイクルで行なわれます。サイクルにおける最初の62分には、設定によって1分間の間に1度、パルスを128サイクル減算されるか、256サイクル加算された1秒が発生します。

この減算・加算が62分間の間に発生する回数は設定によります。

<D4～D0>の設定値が「1」（D4～D0が“00001”）に設定された場合、64分のサイクルの最初の2分のみ変更されます。<D4～D0>の設定値が「6」（D4～D0が“00110”）と設定されると、最初の12分が変更されます。

キャリブレーションのステップは、125,829,120サイクル（32.768kHz×64分）の実際の内部発振器のサイクルに512サイクルを加算する、または256サイクルを減算させます。したがってキャリブレーションレジスタの1ステップ毎の分解能は+4.069ppm または -2.0345ppmになります。

（ $512\text{cycle} \div 125,829,120\text{cycle} = +4.069\text{ppm}$, $-256\text{cycle} \div 125,829,120\text{cycle} = -2.0345\text{ppm}$ ）

内部の発振器が正確に32.768kHzで動作していると仮定すると、<D4～D0>の設定値を最大の「31」

（D4～D0が“11111”）とした場合、プラス側／マイナス側それぞれの増分量は、1日で+10.7秒／-5.35秒となり、1ヶ月では+5.5分／-2.75分の範囲に相当します。

<RV-4162-C7>が必要とするキャリブレーション値を確認する方法は以下の2通りがあります。

● 第1の方法は、<RV-4162-C7>の時刻情報を設定してある一定期間その時計を実行させ、それを電波時計などの正確な時計と比較して、その同じ期間での時刻のずれを計る方法です。
この方法では機器設計者がキャリブレーション設定にアクセスするシンプルなユーティリティを提供することで、実際のユーザーが環境の要求に応じてクロックの較正機能を使えるようになります。

● 第2の方法は、<CLKOUT>の端子出力を用いることで、製造現場でのキャリブレーションに適しています。
<CLKOUT>端子は、R3～RS0 = 「0110」 / SQWE = 「1」 / そして ST = 「0」のとき、512Hzに設定されます。
512Hzからの偏差は、試験温度での<VR-4162-C7>の内部の発振器周波数の偏差を表します。

（測定には正確な周波数カウンタのリファレンスが必要です）

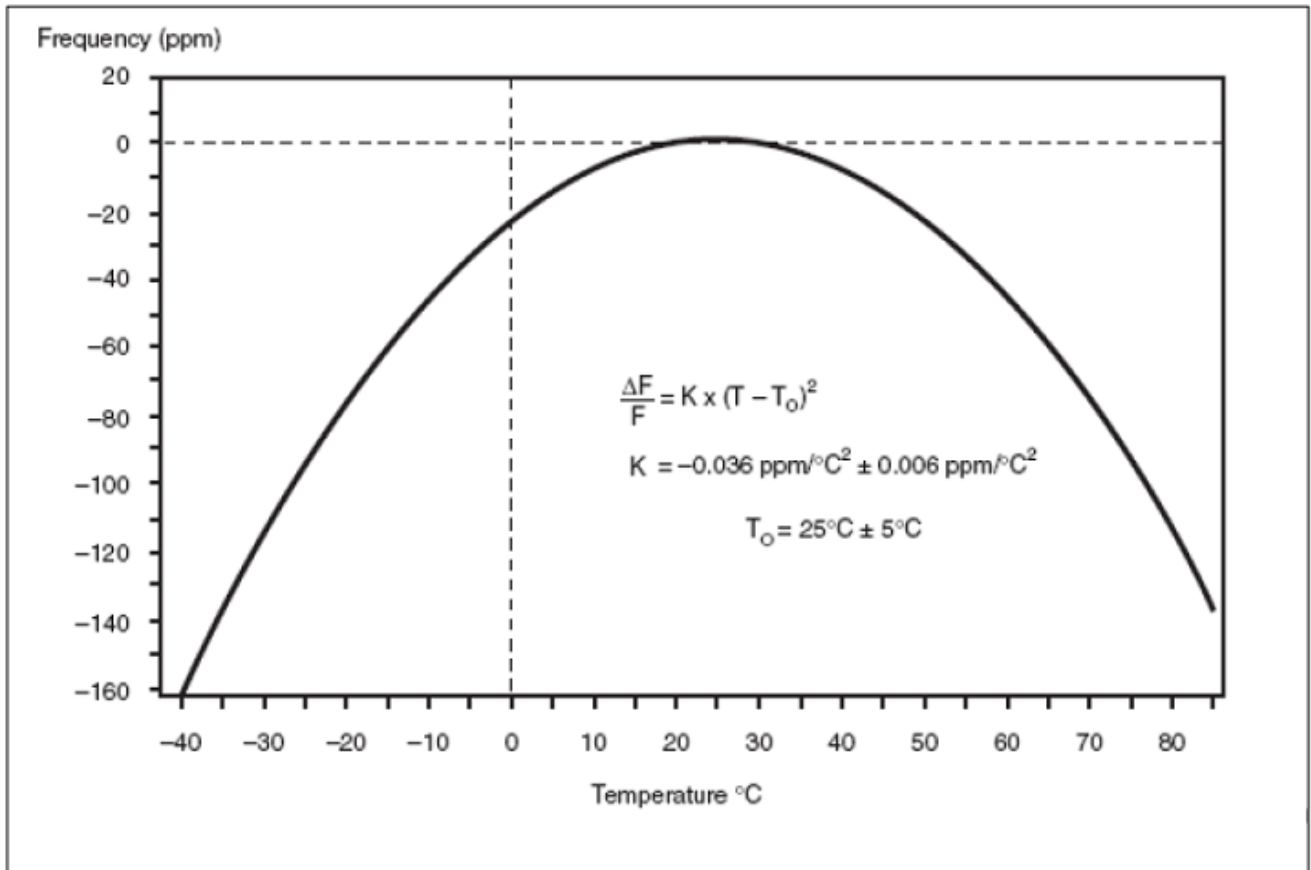
測定値が“512.010124Hz” だった場合には“+20ppm” の発振器周波数の誤差を示しています。

これを補正するためには、キャリブレーション・レジスタ <08h>の<D4～D0>の設定値を “-10” (= 001010) とする必要があります。

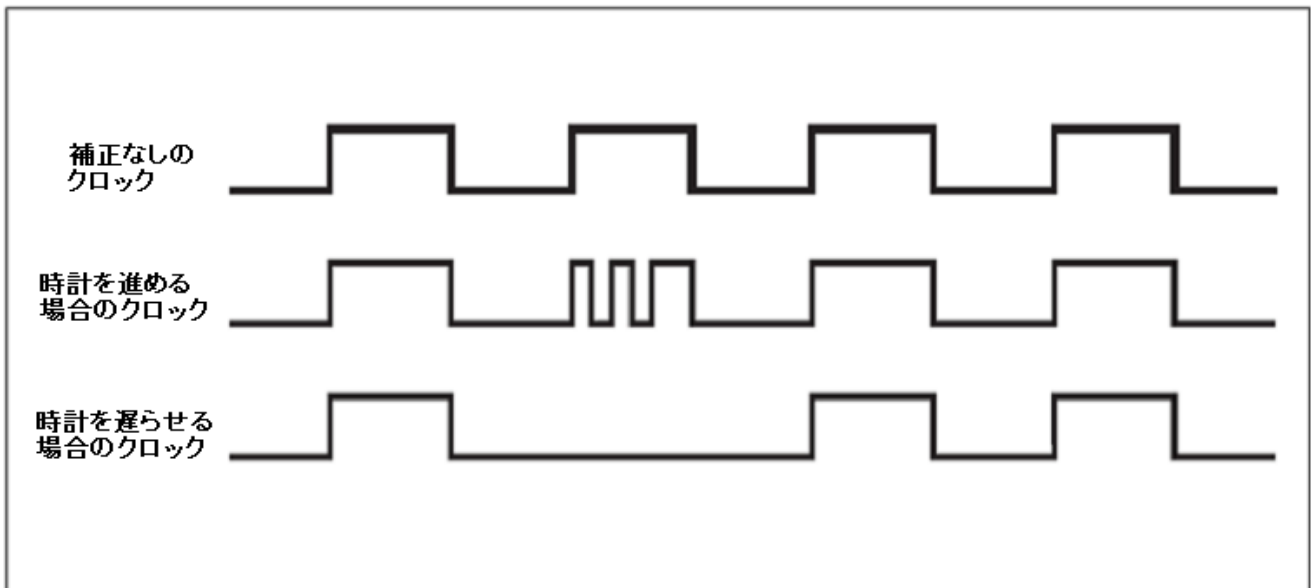
この時、キャリブレーション変更を行なった後でも測定される周波数及びクロック出力には変わりはありませんのでご注意ください（内部のクロックでの補正のため）。

内部の水晶発振器には次頁に示す周波数の温度特性がありますので、環境に応じて常温での周波数偏差をプラスよりに調整するとより良い結果が得られます。

5.3.1 温度範囲による水晶振動子の精度



5.3.2 内部時計クロックの較正時の波形イメージ



5.4 アラームクロックレジスタの設定

<0Ah~0Eh>アドレスはアラーム設定のレジスタが含まれます。

アラームは設定した月・日・時間・分および秒に発出するように設定が可能で、さらに毎年・毎月・毎日・毎時・毎分及び毎秒にて繰り返す設定も可能です。

<RPT5-RPT1>ビットは、アラームに繰り返しモードの動作を設定します。

“セクション5.4.2 アラームリピートモード” に設定可能な構成を示します。

表にない設定をしてしまった場合には、毎秒の繰り返しアラームに設定されるようになっており、即座にユーザーにアラーム設定が正しくなされていないことを知らせます。

<RPT5-RPT1>ビットによって設定されている値と、内部の時刻情報が一致するとAF(アラームフラグ)が設定されます。

AFE (アラームフラグイネーブル) が設定されている場合には、INT端子から割り込み信号を発出させます。

アラームをディセーブルにするためには、アラーム日付レジスタ<0Bhアドレス・D5~D0ビット>、および<RPT5~RPT1>に「0」を書き込みます。

注記: アドレス・ポインタがフラグレジスタのアドレスにインクリメントすることを許可する場合、アラーム条件は、アドレス・ポインタが異なるアドレスに移動するまで、割り込み信号/フラグを発生させ続けます。

書き込まれた最後のアドレスが「Alarm Seconds」である場合、アドレス・ポインタはフラグアドレスへインクリメントしこの状況が発生してしまうことに注意してください。

(セクション5.4.1 アラーム割り込みリセット波形) に示すように、INT出力(割り込み信号)はフラグレジスタの読み込みによってクリアされます。その後のフラグレジスタの読み込みにより、アラームフラグの値が「0」にリセットされたことを確認することが必要です。

5.4.1 アラーム割り込みリセット波形



5.4.2 アラーム繰り返しモード

RPT5	RPT4	RPT3	RPT2	RPT1	アラーム設定
1	1	1	1	1	1秒毎
1	1	1	1	0	1分毎
1	1	1	0	0	1時間毎
1	1	0	0	0	1日毎
1	0	0	0	0	1月毎
0	0	0	0	0	1年毎

5.5 ウォッチドッグタイマ

ウォッチドッグタイマを使用して、制御不可能なマイクロプロセッサを検出することができます。ユーザは、タイムアウトに要求される時間量をウォッチドッグレジスタ(アドレス:09h)に設定することによってウォッチドッグタイマをプログラムすることができます。

<BMB4~BMB0>ビットは、2進法の乗算器になっており、<RB2~RB0>の3つのビットは単位時間を選択します：

RB2~RB0	単位時間
000	1/16秒(16Hz)
001	1/4秒(4Hz)
010	1秒(1Hz)
011	4秒(1/4Hz)
100	1分(1/60Hz)

注記: 無効な組み合わせ(101, 110, および111)は、ウォッチドッグタイムアウトをイネーブルできません。000以外のRB2-RB0の組み合わせでBMB4~BMB0=0を設定すると、即時ウォッチドッグタイムアウトになります。

従ってタイムアウトの時間は、上記の単位時間の値に<BMB4~BMB0>で設定される5ビット乗算値を掛けた値になります（例えば：“00001110”をウォッチドッグレジスタに書き込むと 3*1秒、で3秒になります）。プロセッサが設定した時間内にタイマをリセットしない場合、<RV-4162-C7>はWDF（ウォッチドッグフラグ）を設定し、INT端子から割り込み信号を発生します。ウォッチドッグタイマは、マイクロプロセッサからウォッチドッグレジスタを書込みする事でのみ、リセットすることができます。その後、タイムアウト時間のカウントは再開されます。

ウォッチドッグタイマがタイムアウトになった場合、INT端子からの出力をクリアするためには、任意の値をウォッチドッグレジスタに書き込みます。

<00h>アドレスの値は再度新しい値にプログラムされるまでウォッチドッグ機能をディセーブルにします。フラグレジスタの読み込みを行なうと、ウォッチドッグフラグ(0Fhアドレス/D7ビット)がリセットされます。ウォッチドッグ機能は電源投入時には自動的にディセーブルになり、ウォッチドッグレジスタはクリアされます。

注記: 任意のクロックレジスタへの書き込みを行なうと、ウォッチドッグタイマはリスタートします。

5.6 クロック出力

<RV-4162-C7> はユーザに CLKOUT ピンの出力にてプログラマブル出力のクロックを提供します。

<04h>アドレスの<RS3~RS0>ビットにてクロック出力周波数を設定します。

以下の(セクション5.6.1 矩形波出力周波数)に各ビットの設定値を示します。

一度クロック周波数の選択が完了すると、CLKOUTピンは<0Ah>レジスタの 矩形波イネーブルビット(SQWE)にてソフトウェア制御下でオン・オフすることができます。

(SQWE = 1 にてクロック出力、SQWE = 0 にて出力停止)

このクロック出力が不要な場合には、SQWE=0としてクロック出力を停止すると、消費電流を節約することができます。

CLKOUT端子からの出力は CMOSドライバからの出力になります。

電源投入時にはデフォルト値の 32.768KHzが出力されます。

5.6.1 クロック出力周波数

矩形波ビット				出力	
RS3	RS2	RS11	RS0	Frequency	Units
0	0	0	0	出力なし	-
0		0	1	32.768	kHz
0	0	1	0	8.192	kHz
0	0	1	1	4.096	kHz
0	1	0	0	2.048	kHz
0	1	0	1	1.024	kHz
0	1	1	0	512	Hz
0	1	1	1	256	Hz
1	0	0	0	128	Hz
1	0	0	1	64	Hz
1	0	1	0	32	Hz
1	0	1	1	16	Hz
1	0	0	0	8	Hz
1	1	0	1	4	Hz
1	1	1	0	2	Hz
1	1	1	1	1	Hz

5.7 世紀ビット

<06h>アドレスの <D7・D6>ビット <CB1・CB2>の世紀ビットは、その世紀の変わり目にバイナリ形式でインクリメントされます。うるう年を正しく認識するためには設定が必要です。(セクション5.10.2 世紀ビットの例)に追加説明します。

5.8 INT端子出力

OFIEビット・AFEビットおよびウォッチドッグレジスタは割り込みを発生する状態になっていない時には、INT端子は、<08h>アドレスの <D7>ビット (=OUTビット) の値になります。

例えば OUTビットが「0」の場合には INT端子は“Lowレベル”になります。

注記: INT端子は、外部プルアップ抵抗を必要とするオープンドレイン出力です。

5.9 発振停止検出

発振停止検出ビット(OF)が内部で「1」に設定されている場合、これは発振器が停止または一時的に停止したことを示しておりクロックおよび日付データの有効性を判断するために使用できます。
発振器が停止する時は常にこのビットが「1」に設定されます。

起動時以外で<OFビット>が「1」に設定されていることが判定された場合、ストップビット(ST)を「1」と書き込み、その後、直ちに「0」にリセットする必要があります。これにより発振器をリスタートさせます。

OFビットが「1」にセットされる(フラグが上がる)要因は以下になります。

- 電源投入直後(電源投入時の初期設定は「1」です)。
注記: OFビットが最初の電源投入後4秒経過しても「1」に書き込まれない場合、停止ビット(ST)は「1」に書き込まれ、その後直ちに「0」にリセットされなければなりません。
- VCCへの供給電圧、またはバックアップのバッテリーからの供給電圧が不十分になった場合。
- STビットを「1」に設定した場合。

発振停止検出・割り込み信号イネーブルビット(OFIE)を「1」に設定すると、INT端子からも割り込み信号が発出します。INT出力は、<OFIE> または <OF> ビットを「0」にリセットする(Readモードではなく Writeモードで書き込む)ことによってクリアされます。

<OFビット> は「0」に書き込まれるまで「1」の値を継続します。
バックアップ電源使用中に電圧低下により一旦発振が停止し、その後再度電源投入して<OFビット>を「0」にリセットする場合には、電源投入後から『4秒以上経過』してから<OF>ビットフラグを「0」にリセットして下さい。
電圧低下の状況でフラグの発生条件になると、このビットフラグはそれに応じてセットされます。

5.10 初回電源投入時の初期設定値

電源投入時、各レジスタの各ビットは以下の(セクション5.10.1 初回電源投入時初期設定)に示される値にセットされます。

5.10.1 初回電源投入時初期設定

Condition	Device	ST	OF	OFIE	OUT	AFE	SQWE	RS3-1	RS0	Watchdog
初回電源投入時	RV-4162-C7	0	1	0	1	0	1	0	1	0

1. 上記以外の全ての制御ビットは未確定状態で電源が入ります。

5.10.2 世紀ビットの例

CB0	CB1	Leapyear?	Example(1)
0	0	Yes	2000
0	1	No	2100
1	0	No	2200
1	1	No	2300

1. 100で均一に割り切れる年を除いて、うるう年は4年ごとに起こります(4で均一に割り切れる年)。
唯一の例外は400で均一に割り切れる年です(2000年はうるう年、2100年はうるう年ではありません)。

5.11 絶対最大定格

絶対最大定格表に示される定格を超えるデバイスに応力を与えると、デバイスに回復不可能な損傷を与える可能性があります。これらは単にストレス定格であり、この値でのデバイスの正常な動作を示しているものではありません。また長期間にわたって絶対最大定格状態にさらすとデバイスの信頼性に影響する場合があります。

5.11.1 絶対最大定格

記号	パラメータ	条件(1)	値(2)	単位
T _{STG}	保存温度 (V _{CC} オフ、発振器停止)		-55～125	°C
V _{CC}	電源電圧		-0.3～5.0	V
T _{SLD(3)}	10秒間のはんだ温度 (ピーク温度)		260	°C
V _{IO}	入出力電圧		-0.2 ~ V _{CC} +0.3	V
I _O	消費電流		20	mA
P _D	消費電力		1	W
V _{ESD(HBM)}	静電耐圧 (human body モデル)	TA = 25°C	>1500	V
V _{ESD(RCDM)}	静電耐圧 (robotic charged device モデル)	TA = 25°C	>1000	V

1. 試験はJEDEC規格に準拠しています。
2. データはタイプテストに基づくものであり、生産工程でこれらの試験を行なうものではありません。
3. リフロー時のピーク温度は260°Cです。+255°Cを超える時間は、30秒を超えてはなりません。

6.0 DCおよびACパラメータ

このセクションでは、動作・測定条件、ならびにデバイスのDCおよびAC特性を概説します。

以下のDCおよびAC特性表の中のパラメータは、各表に示す測定条件で実施された試験結果に基づいています。

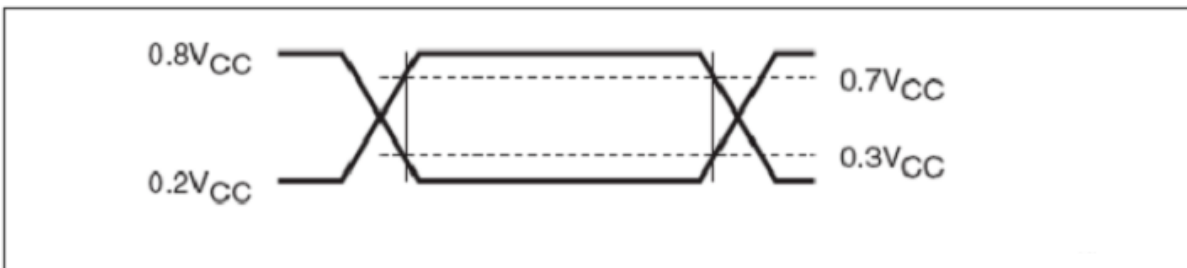
設計者はこれらのパラメータを使用する場合、プロジェクトにおける動作条件が測定条件に一致することを確認してください。

6.1 動作およびAC測定条件(1)

パラメータ	M41T62X
電源電圧 (VCC)	1.3 V ~ 4.4 V
周囲動作温度 (T _A)	-40~85° C
負荷容量 (CL)	50 pF
入力・立上がりおよび立下り時間	≤ 5 ns
入力パルス電圧	0.2V _{CC} ~ 0.8V _{CC}
入出カタイミングリファレンス電圧	0.3V _{CC} ~ 0.7V _{CC}

- 出力ハイインピーダンス (Hi-Z) は、“データを送れなくなる状態”と定義しています。

6.2 AC測定I/O波形



6.3 容量値

記号	パラメータ (*1)(*2)	分	最大	単位
C _{IN}	入力容量		7	pF
C _{OUT} (*3)	出力容量		10	pF
T _{LP}	入力フィルタによって抑圧されるスパイクの パルス幅 (SDA及び SCL)		50	ns

*1. 3.6 Vの電源で測定した有効キャパシタンス。

サンプリングでの測定であり全ての製品でこの試験を行なうものではありません。

*2. f = 1 MHz, at 25°C

*3. 静電容量です。

超小型／低消費電流リアルタイムクロックモジュール / RV-4162-C7

6.4 DC特性

記号	パラメータ	試験条件		Min	Typ	Max	単位	
VCC (*2)	電源電圧	クロック		1.0		4.4	V	
		I ² Cバス(400kHz)		1.3		4.4	V	
I _{CC1}	消費電流 (バスアクセス時)	SCL = 400 kHz (no load)	4.4 V			100	μA	
			3.6 V		50	70	μA	
			3.0 V		35		μA	
			2.5 V		30		μA	
			2.0 V		20		μA	
I _{CC2}	消費電流 (スタンバイ時)	SCL = 0 Hz all inputs ≥ VCC - 0.2 V ≤ VSS + 0.2 V	CLKOUT 出力オフ	4.4 V		950	nA	
				3.6 V		375	700	nA
				3.0 V at 25°C		350		nA
				2.0 V at 25°C		310		nA
V _{IL}	入力Lowレベル 電圧			-0.2		0.3VCC	V	
V _{IH}	入力 Hiレベル電圧			0.7VCC		VCC + 0.3	V	
V _{OL}	出力 Lowレベル 電圧	V _{CC} = 3.6 V、I _{OL} = 3.0 mA				0.4	V	
		(CMOS または オープンドレイン)						
		V _{CC} = 3.6 V、I _{OL} = 1.0 mA				0.4	V	
		(CLKOUT, INT)						
V _{OH}	出力 Highレベル電圧	VCC = 3.6 V, IOH = -1.0 mA		2.4			V	
		(プッシュプル)						
	プルアップ電源電圧 (オープンドレイン)	INT端子				4.4	V	
I _{Li}	入力リーク電流	0 V ≤ VIN ≤ VCC				±1	μA	
I _{Lo}	出力リーク電流	0 V ≤ VOUT ≤ VCC				±1	μA	

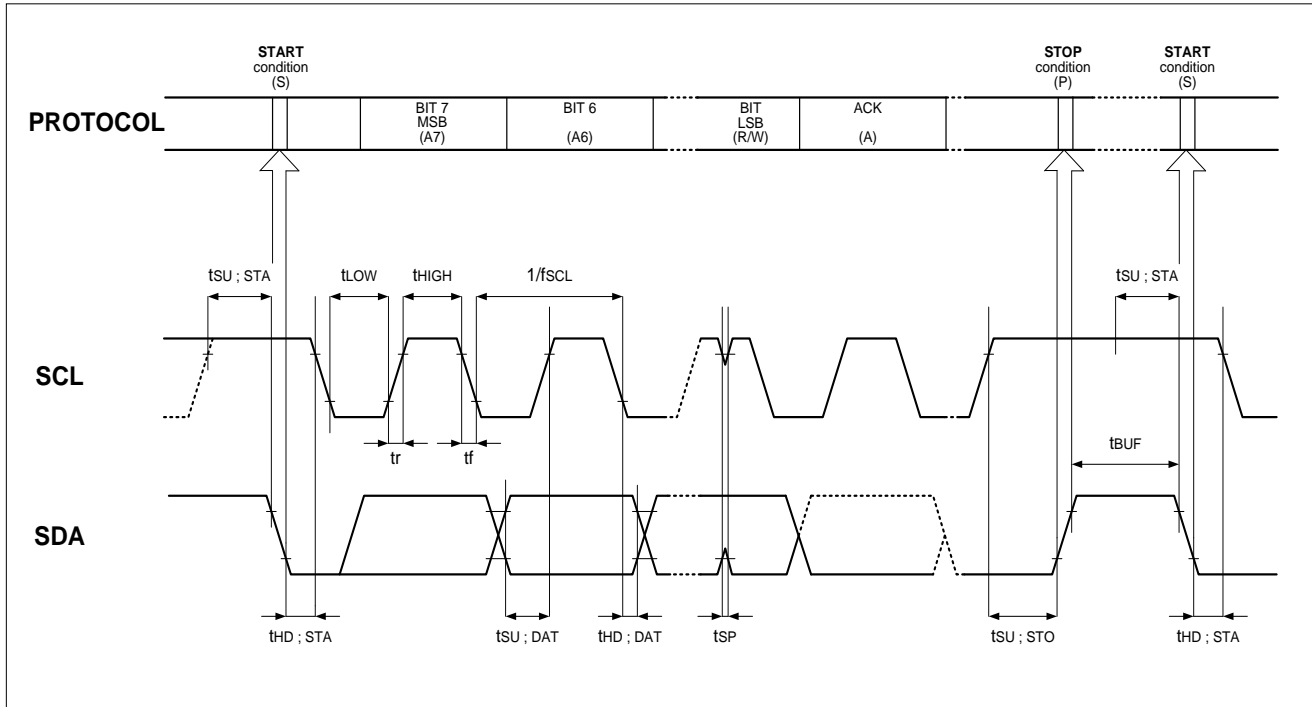
*1. 温度範囲: -40~+85°C; VCC=+1.3V~+4.4V (注釈に記載の場合を除く) にて。

*2. 発振器の起動保証電圧は「+1.5V以上」です。

6.5 発振器特性

記号	パラメータ	条件	Min	Typ	Max	単位
V _{STA}	発振器起動電圧	10秒以内の起動	1.5			V
t _{STA}	発振器起動時間	V _{CC} = 3.0 V			1.0	S

6.6 バスタイミング・シーケンス



6.7 AC特性

記号	パラメータ(1)	Min	Typ	Max	単位
f _{SCL}	SCLクロック周波数	0		400	kHz
t _{LOW}	クロック Low	1.3			μs
t _{HIGH}	クロック High	600			ns
t _R	SDAおよびSCL 波形立上り時間			300	ns
t _F	SDAおよびSCL 波形立下り時間			300	ns
t _{HD:STA}	スタートコンディション・ホールド時間 (最初のクロックパルスが生成された後)	600			ns
t _{SU:STA}	スタートコンディション・セットアップ時間 (繰り返しのスタート条件にのみ)	600			ns
t _{SU:DAT} (*2)	データ・セットアップ時間	100			ns
t _{HD:DAT}	データホールド時間	0			μs
t _{SU:STO}	ストップコンディション・セットアップ時間	600			ns
t _{BUF}	バスの空き時間 (データ転送切り替え時)	1.3			μs

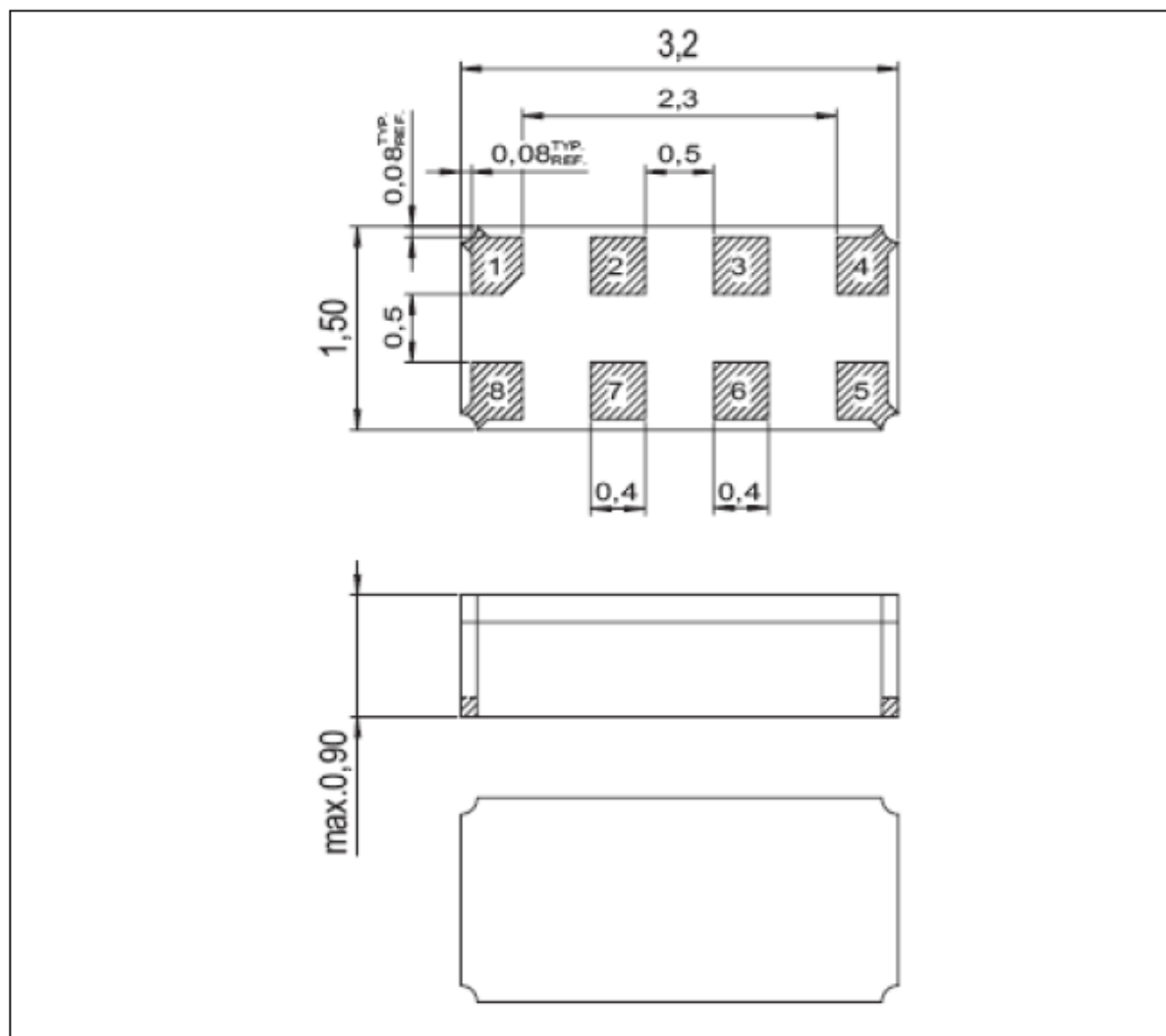
*1. 温度範囲: -40~+85°C; V_{CC}=+1.3V~+4.4V (注釈に記載の場合を除く) にて。

*2. トランスミッターは、SCL立ち下り時間による不確定領域(最大300 ns)をブリッジするため内部で保持時間を持たなければなりません。

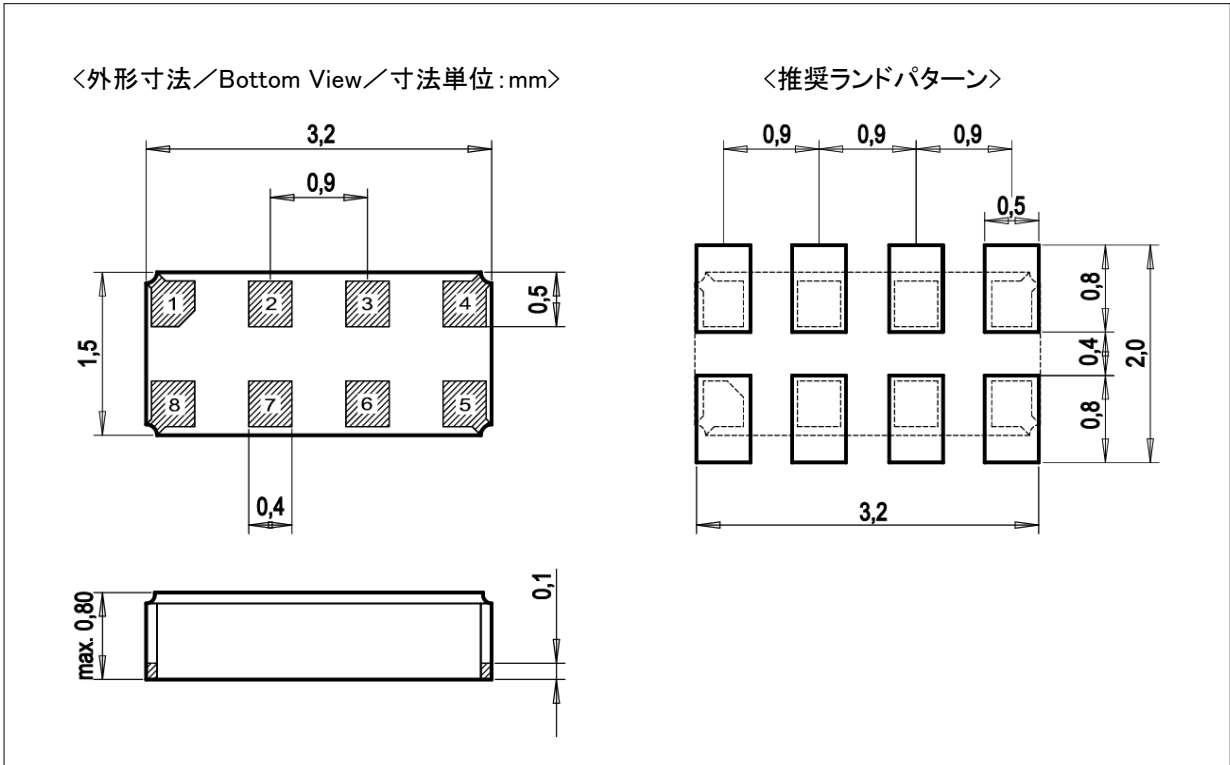
6.8 パッケージ

図11. LCC-ピン8本 1.5 mm x 3.2 mmリードレスチップキャリア

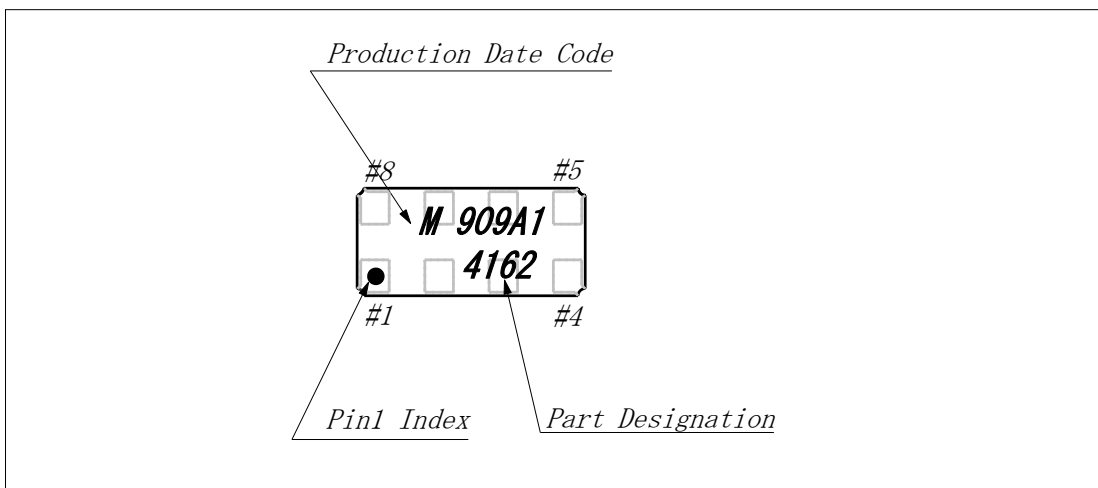
〈セラミックベース／メタルカバー／Au-Sn接合〉



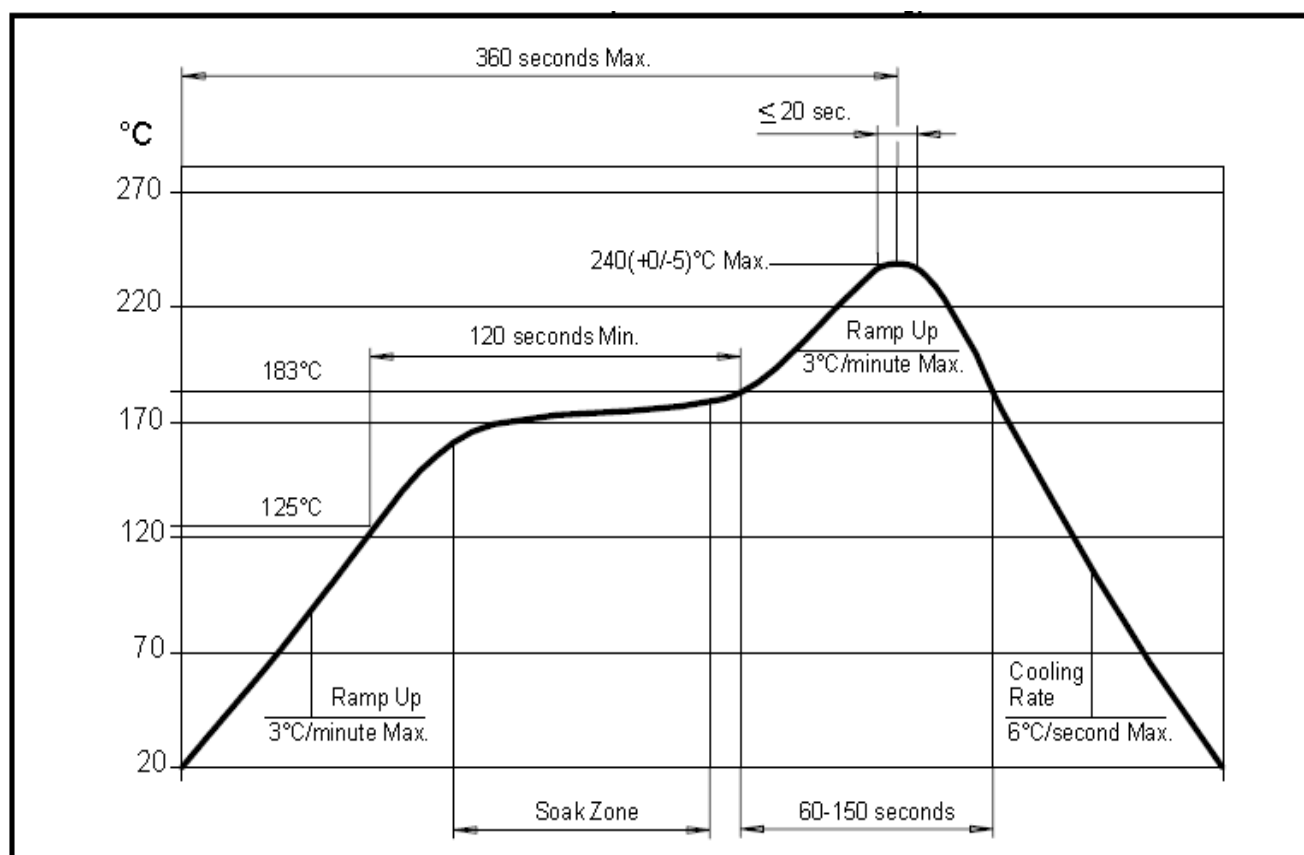
7.0 外形寸法及び推奨ランドパターン



7.1 製品マーキングと#1ピンのインデックス



8.0 リフローはんだ付け条件



9.0 水晶振動子を搭載したモジュールのお取り扱い上の注意

内蔵されている水晶振動子は水晶結晶の二酸化珪素を母材とした薄い素板です。パッケージ内のキャビティは、水晶振動子が空気抵抗、及び湿度、異物などの影響を受けないように真空状態に密閉されています。

<衝撃及び振動について>

水晶デバイスに過度の衝撃や振動を与えないようご注意ください。
マイクロクリスタルでは『5000g/0.3ms 以内』でのご使用を推奨します。
特に実装時における以下の特別な場合にモジュールの故障を引き起こす衝撃や振動が発生する可能性がありますのでお取扱時にはご注意ください。

多面付け基板の場合、部品実装後に行う基板分割の工程で、ルーターによる振動が基本波または高調波で32.768KHzに近くなることがあり、その振動によりモジュール内部の水晶素板を破損する可能性があります。基板分割加工の際には、振動が基本波または高調波で32.768KHz近くにならない様にルーターの速度を調整するようご注意ください。

超音波洗浄 につきましては、このモジュールに対しては行わないようにして下さい。
超音波振動により、内部の水晶素板が破損する可能性があります。

<過度の加熱、リワーク、高温放置>

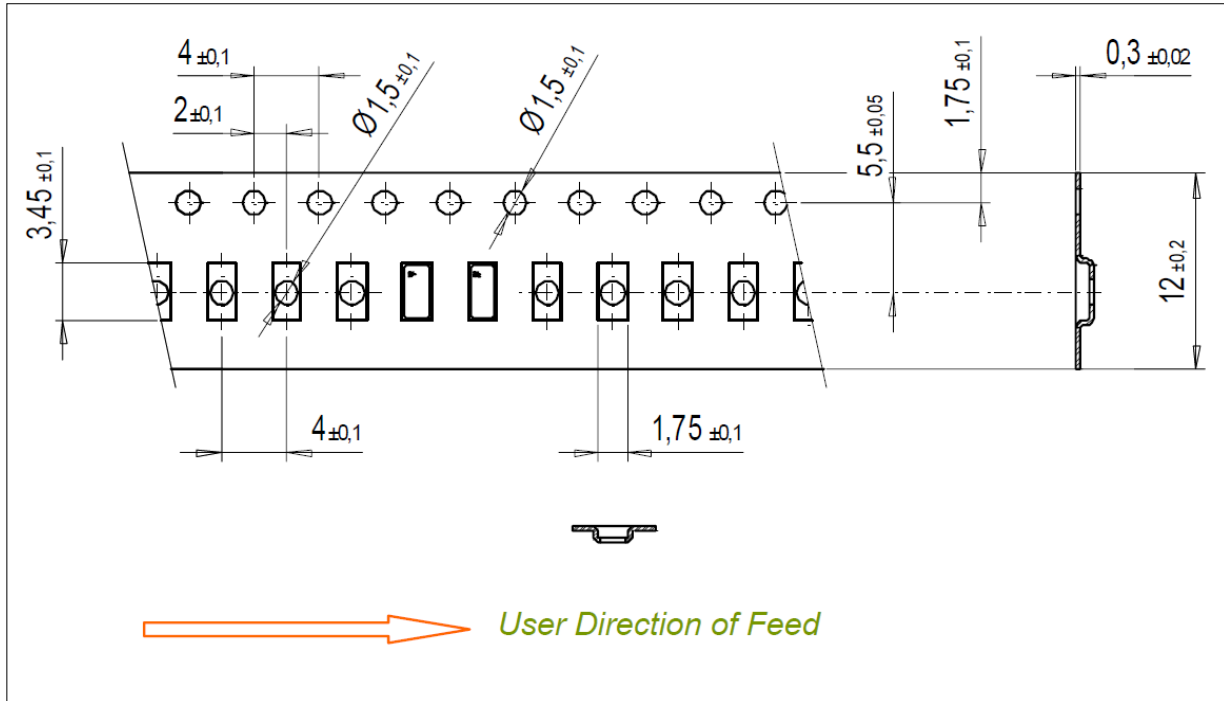
過度にパッケージを加熱しないようご注意ください。
モジュールのパッケージは 金すず合金 (80%:20%) でシーリングされています。
この金すず合金の融点は『280℃』のため、パッケージの温度が『280℃』以上になるとメタルシール部分が溶解して内部の真空気密がリークし製品の故障につながります。
リフロー時の温度上限は『+260℃』として下さい。

リワーク時にホットエアガンを使用される場合には、温度設定を上限で『+260℃』として行うなど温度条件には十分にご注意下さい。

10.0 梱包方法（キャリアテーピング仕様）

12mm キャリアテープ 材質：ポリスチレン・ブチレン、または 導電性ポリスチレン

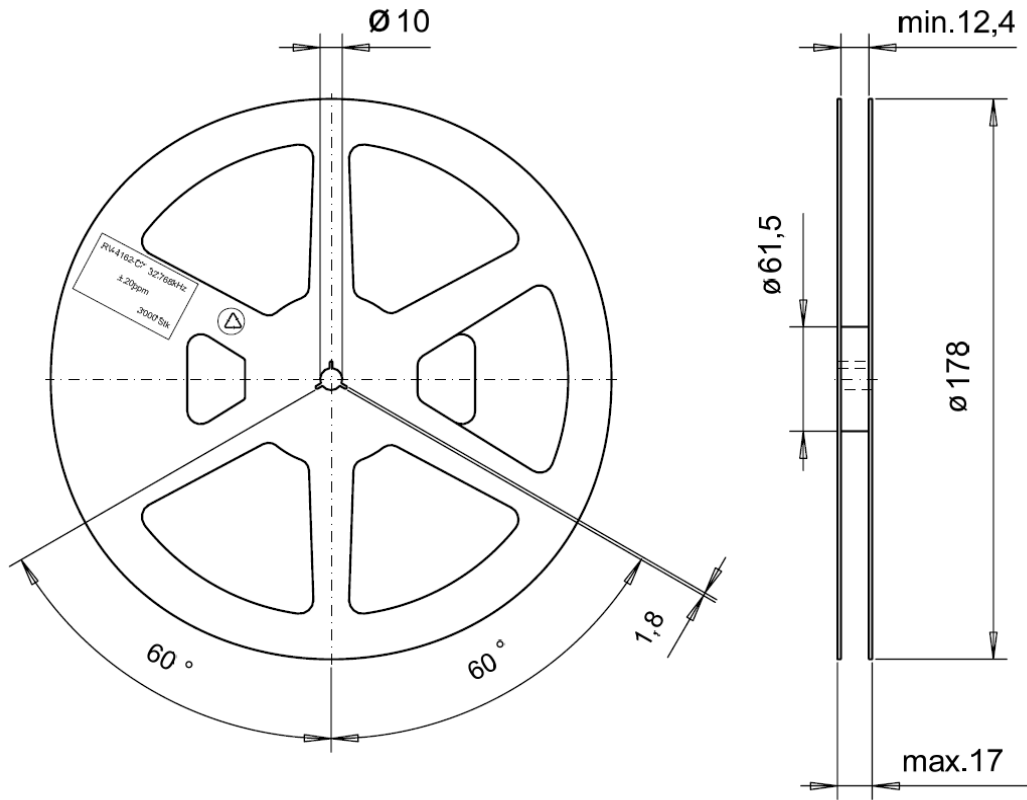
カバーテープ 母材：導電性ポリエステル 0.061mm
 テープ粘着材：圧力固定ポリマー合成物



- * 寸法単位:mm。
- * テーピング先端部 及び 終端部のブランク部分は300mm以上です。

リール	直径	材質	1リールあたり数量
	177.8mm	ポリスチレン	1,000

11.0 リール寸法（7 インチリールの場合）



リール詳細

直径	材質
φ178mm	プラスチック，ポリスチレン

12.0 改訂履歴

日付	Rev.番号	変更箇所
2012.04.12	1.0	日本語版 初版作成
2012.05.02	2.0	クイックスタートガイド 追加

このアプリケーションノートの製作にあたっては細心の注意を払っておりますが、
予期しない第三者への特許・著作権の侵害についてメーカー及び代理店は責任を負うものではありません。
なお製品の仕様については、改良のため予告無く変更される場合がありますのでご了承ください。
また人命にかかわる製品やその故障等が社会的に重大な損失を与える製品に使用される際には
必ず事前にメーカーまたは代理店にご相談ください。