

超低消費電流リアルタイムクロックモジュール
RV-2123-C2 アプリケーションマニュアル
(日本語版)

【発行日】 2011年 05月06日 (日本語版初版)

【リファレンス】 Application Manual of RV-2123-C2
(Revision No.1.0 March 2009 / Microcrystal AG)

【作成者】 株式会社多摩デバイス 営業技術部

販売元: 株式会社多摩デバイス (日本語版発行元)
〒214-0001 神奈川県川崎市多摩区菅1-4-11
Tel. 044-945-8028 Fax. 044-945-8486
URL . <http://www.tamadevice.co.jp>

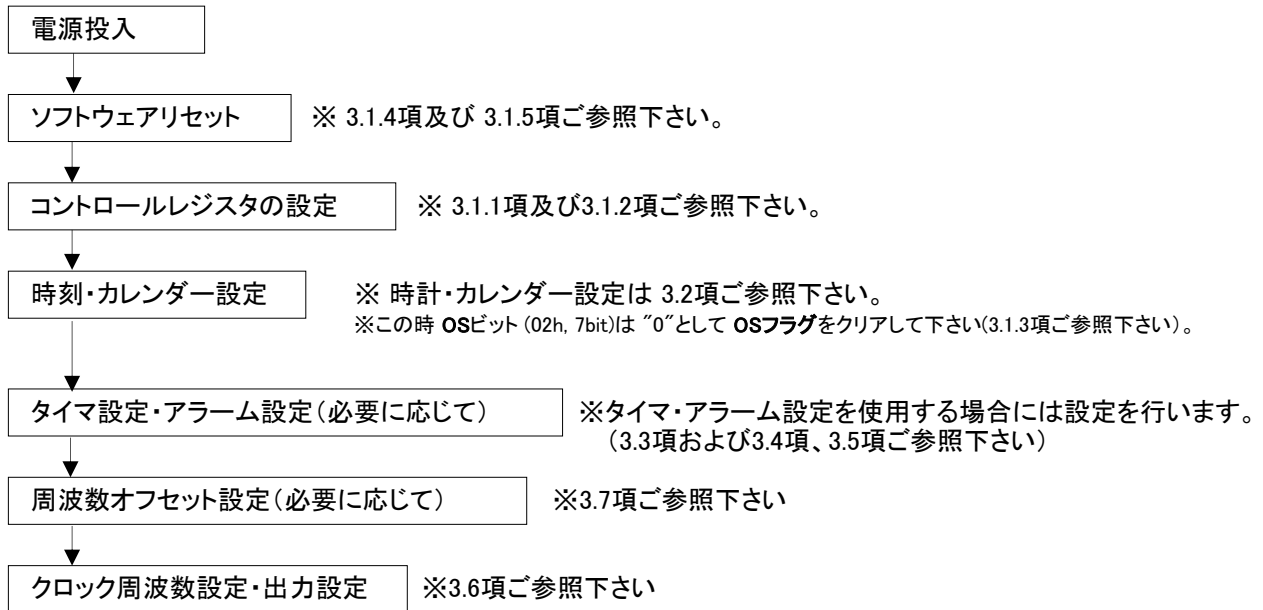
製造元: マイクロクリスタル社 (Microcrystal AG)
(本社) Muehlestrasse 14, CH2540 Grenhen, Switzerland
Tel. +41 32 655 8282 Fax. +41 32 655 80 90
URL . <Http://www.microcrystal.ch>
(日本駐在事務所)
〒104-8188 東京都中央区銀座7-9-18
Tel. 03-6254-7283 Fax. 03-6254-7124

目次

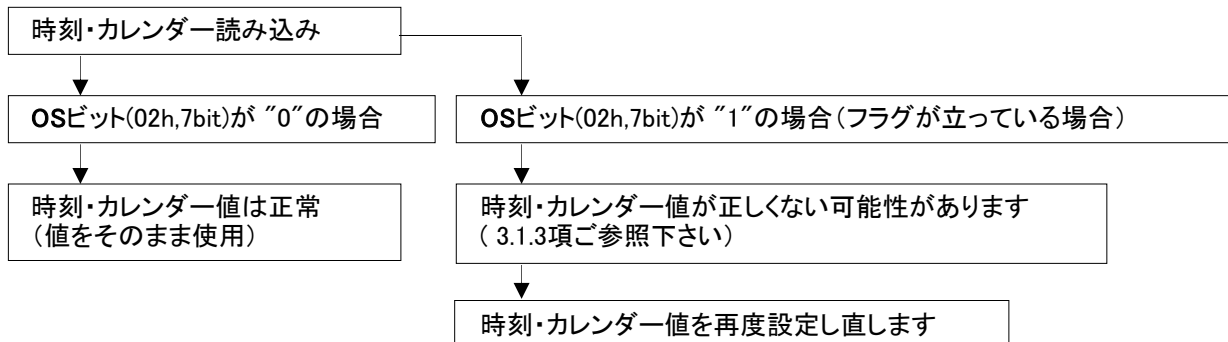
1.0 概要	3
1.1 製品の特長	3
2.0 ブロックダイアグラム	3
2.1 端子配列	4
2.2 端子機能	4
2.3 機能概要	5
2.4 デバイス保護回路ブロックダイアグラム	5
2.5 低電圧動作について	5
3.0 レジスタ構成	6
3.1 レジスタ機能詳細	6
3.1.1 コントロール_1	6
3.1.2 コントロール_2	7
3.1.3 オシレーター・ストップ・フラグ	8
3.1.4 リセット機能; 電源オフリセット、ソフトウェアリセット	9
3.1.5 リセット時のレジスタ初期値	9
3.2 時刻カレンダー機能	10
3.2.1 秒、分、時間、日、曜日、月、年のレジスタ	10
3.2.2 カレンダー機能のデータフロー	12
3.3 アラーム機能	12
3.3.1 アラーム機能ブロックダイアグラム	13
3.3.2 アラームフラグ	14
3.4 タイマー機能	15
3.4.1 秒タイマ・分タイマ割り込み機能	15
3.4.2 カウントダウンタイマ機能	16
3.4.3 タイマーフラグ	18
3.5 割り込み信号出力	19
3.5.1 分・秒割り込み信号	20
3.5.2 カウントダウンタイマ割り込み信号	20
3.5.3 アラーム割り込み信号	21
3.5.4 時刻補正クロック割り込み信号	22
3.6 外部クロック出力	22
3.6.1 外部クロック E/D端子 (CLKOE)	22
3.7 時刻オフセット機能レジスタ	23
3.8 <STOP> ビットの機能	25
4.0 3-wire シリアルインターフェース (SPI-Bus)	26
4.1 シリアルバス <Write><Read> の例示	27
4.2 インターフェース・ウォッチドッグタイマ	28
5.0 電気的特性	29
5.1 絶対最大定格	29
5.2 周波数・タイミング仕様	29
5.3 電気的特性詳細	30
5.4 SPIバス仕様	31
5.5 SPIインターフェース・タイミングチャート	31
6.0 アプリケーション情報	32
7.0 外形寸法及びランドパターン	33
7.1 製品マーキング及び #1ピン方向付け	33
8.0 リフローはんだ付け条件	34
9.0 水晶振動子内蔵デバイスをお取り扱い頂く際のご注意	35
10.0 キャリアテープ仕様	36
10.1 13インチリール仕様	37
11.0 改訂履歴	38

<RV-2123-C2 クイックスタートガイド >

・初期設定



・通常動作時



タイマ・アラーム(割り込み信号)発生時

- ・必要に応じて割り込み信号の種別を識別 (3.3.2項及び3.4.1項ご参照下さい)
- ・必要に応じて、タイマフラグ(TF)・アラームフラグ(AF)・秒分タイマフラグ(MSF)をクリア (3.3.2項及び3.5.1項、3.5.2項、3.5.3項、3.5.4項ご参照下さい)

STOPビットの使用

- ・必要に応じてSTOPビット (00h,5bit) を用い、内部のクロックタイミングを合わせます。
(3.8 項ご参照下さい)

ソフトウェアリセットの使用

- ・ソフトウェアリセットが必要な場合に使用します。
(3.1.4 項ご参照下さい)

RV-2123-C2

SPIインターフェース／超低消費電流リアルタイムクロックモジュール
(SPI-Bus)

1.0 概要

- 32.768kHz音叉型水晶振動子を内蔵したRTCモジュール。
- 超低消費電流: 130nA typ @ VDD = 3.0V (@+25°C) / 110nA typ @ VDD = 1.0V (@+25°C)。
- 幅広いクロック動作電圧範囲: 1.1 - 5.5V。
- 幅広いインターフェース動作電圧範囲: 1.6 - 5.5V。
- ユーザー設定可能なプログラマブル時計精度補正機能。
- データレート最大: 6.25 Mbits/sの4-wire・SPIインターフェース。
- 年月日、時分秒のカレンダー・時刻情報を提供します(うるう年自動補正)。
- アラーム及び、タイマー機能、低電圧検出機能、パワーオンリセット機能、ウォッチドッグ機能。
- オープンドレイン割り込み信号出力、及び周辺機器向けにプログラマブルクロック出力を出力(32.768kHz…1Hz)。
- 小型コンパクトなパッケージサイズ(5.0 x 3.2 x 1.2mm), RoHS対応/100%鉛フリー。

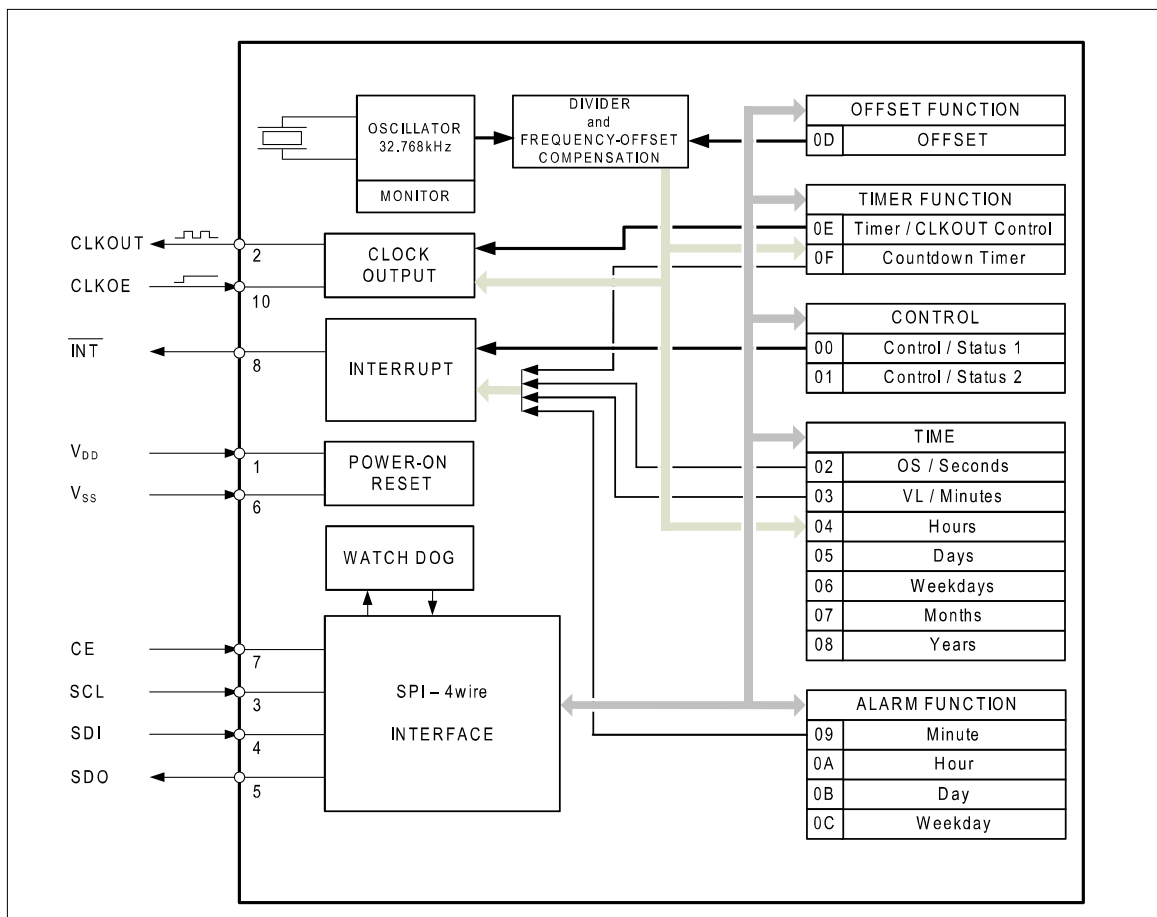
1.1< RV-2123-C2> について

<RV-2123-C2> はCMOS-ICを搭載し、超低消費電流を実現するために設計されたRTCモジュールです。

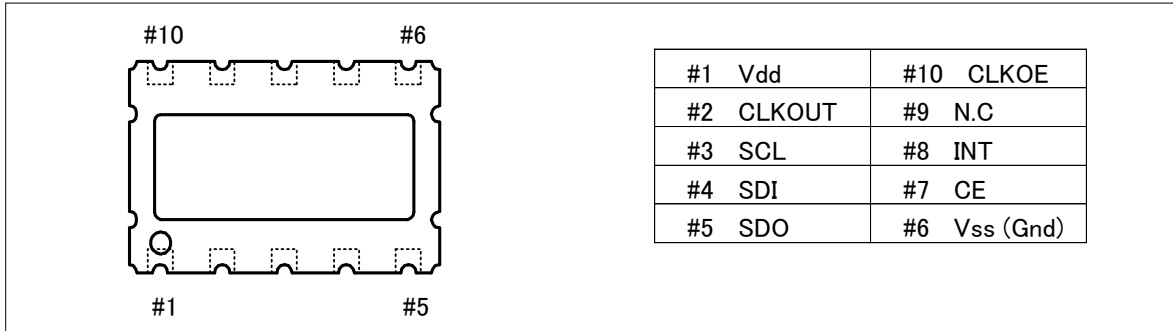
SPIインターフェースにより、データ転送速度は最大で 6.25Mbits/s、組み込みのアドレス・レジスタは日付・時刻情報の書き込み後、自動的に時計を進めます。

年月日、週、時分秒の基本的な機能に加えて、アラーム機能及びタイマーなどの割り込み機能、プログラマブルクロック出力、低電圧検出機能、時計精度補正のためのオフセットレジスタ機能)を備えています。

2.0 ブロックダイアグラム



2.1 端子レイアウト



2.2 端子機能詳細

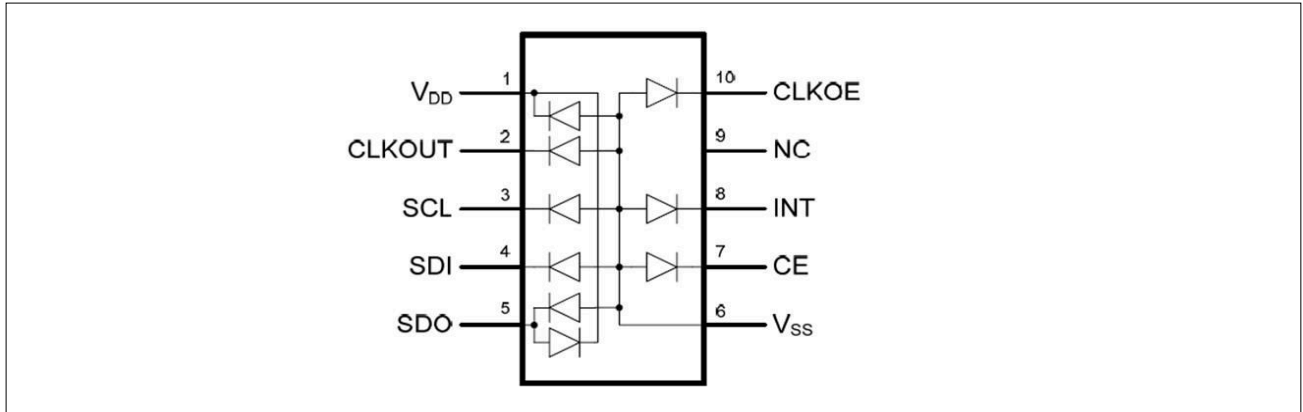
記号	PIN #	端子詳細
Vdd	1	電源供給ピンです。GNDピン(#6)との間なるべく近いところに0.01 μ Fのパスコンを入れて下さい。
CLKOUT	2	プログラマブルクロック出力端子です。オープンドレイン出力です。
SCL	3	シリアルクロック入力端子です。
SDI	4	シリアルデータ入力端子です。
SDO	5	シリアルデータ出力端子です。非動作時はハイインピーダンスです。3wire の場合は SDI端子(#4)と接続して使用します。
Vss	6	グランド端子です。
CE	7	チップイネーブル出力端子です。動作時は Hi-レベルになります。内部はプルダウン接続です。
INT	8	アラーム、タイマーなどの割り込み信号の出力端子です。
NC	9	内部接続の無い端子です。
CLKOE	10	クロック出力の出力/出力停止を制御する端子です。Hi-レベルでクロック出力、Low-レベルで出力停止します。

2.3 機能概要

<RV-2123-C2> はCMOS-ICを搭載し、超低消費電流を実現するために設計されたRTCモジュールです。CMOS-ICはRTC機能のための16行の8ビットレジスタを持ち、プログラマブルクロック出力及び6.25Mbits/sのSPIインターフェースがあります。周波数オフセットレジスタでは時刻精度の調整が行えます。

- 最初の2行のレジスタ(00h 及び01h)はコントロールレジスタです。
- 02h~08h はメモリレジスタで、秒から年までの時刻カウントに使用されます。
- 09h~0Chアドレスはアラーム設定レジスタです。
- 0Dhアドレスは時刻補正オフセットの設定レジスタです。
- 0Ehアドレスはクロック出力とタイマーモードの設定レジスタです。
- 0Eh~0Fh アドレスはカウントダウンタイマーの設定レジスタです。

2.4 デバイス保護回路 ブロックダイアグラム



2.5 低電圧動作について

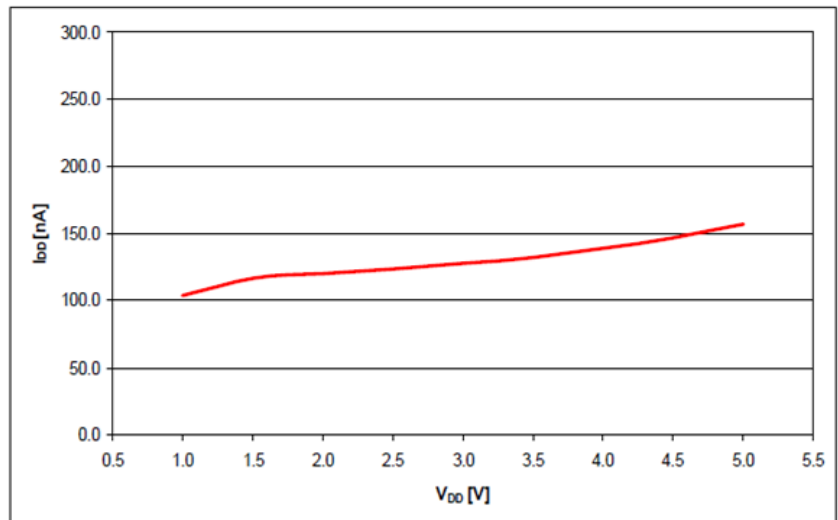
モジュールの設定により消費電流は変化します。低消費電流動作にする場合には、内部の動作機能を減らしつつ動作周波数を下げて、またクロック出力を停止させることが効果的です。

〈Time keeping モード＝低消費電流モードでの消費電流〉

Current consumption vs Supply Voltage

Configuration: "Time keeping mode"
 T_{amb} = 25°C
 CLKOUT disabled
 Timer clock = 1/60 Hz
 SPI bus inactive
 INT inactive

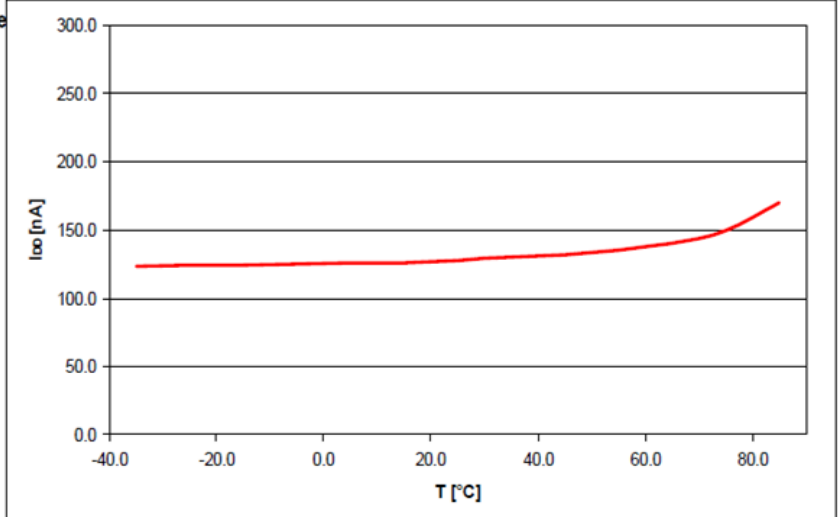
+25°C: 一定にて
 クロック出力=停止
 タイマークロック: 1/60Hz
 SPIバス: 非動作
 割込み信号: 非動作
 Vdd=1.0V~+5.0Vへ変えた
 時の消費電流の変化



Current consumption vs Temperature range

Configuration: "Time keeping mode"
 VDD 3.0 V
 CLKOUT disabled
 Timer clock = 1/60 Hz
 SPI bus inactive
 INT inactive

Vdd=+3.0V一定にて
 クロック出力=停止
 タイマークロック: 1/60Hz
 SPIバス: 非動作
 割込み信号: 非動作
 周囲温度が-40~+85°C
 に変化した時の消費電流



3.0 レジスタ構成

16行のレジスタ構成です。

時刻設定のレジスタは使いやすいBCDフォーマットになっています。

その他のレジスタはビット単位、または標準的なバリナリフォーマットです。

02h~08hまでの時刻・カレンダーレジスタのいずれかが読み込まれている (READ) 間は、

その間の読み込みエラーを防ぐために、内部のカウンタやレジスタの機能は停止します。

<レジスタ構成>

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	Control_1	TEST	SR	STOP	SR	SR	12_24	CIE	0
01h	Control_2	MI	SI	MSF	TI/TP	AF	TF	AIE	TIE
02h	Seconds	OS	40	20	10	8	4	2	1
03h	Minutes	x	40	20	10	8	4	2	1
04h	Hours	x	x	AMPM	10	8	4	2	1
05h	Days	x	x	20	10	8	4	2	1
06h	Weekdays	x	x	x	x	x	4	2	1
07h	Month/Century	x	x	x	10	8	4	2	1
08h	Years	80	40	20	10	8	4	2	1
09h	Minute Alarm	AEN_M	40	20	10	8	4	2	1
0Ah	Hour Alarm	AEN_H	x	20	10	8	4	2	1
0Bh	Day Alarm	AEN_D	x	20	10	8	4	2	1
0Ch	Weekday Alarm	AEN_W	x	x	x	x	4	2	1
0Dh	Offset Resister	MODE	OFF6	OFF5	OFF4	OFF3	OFF2	OFF1	OFF0
0Eh	Timer CLKOUT	x	COF2	COF1	COF0	TE	x	CTD1	CTD0
0Fh	Countdown Timer	128	64	32	16	8	4	2	1

・“x”印のアドレスには書き込みは出来ません。読み込むと“0”を返します。

・“0”になっているアドレスは常に“0”に設定しなければなりません (00h, TESTビット)。

3.1 レジスタ機能詳細

3.1.1 コントロールレジスタ_1 (address 00h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	Control_1	TEST	SR	STOP	SR	SR	12_24	CIE	0

ビット	記号	値	詳細	参照
7	TEST *1	0	ノーマルモード	必ず“0”として下さい。
		1	メーカーテスト用ビット	
6	SR	0	ソフトウェアリセットせず	3.1.4項参照
		1	ソフトウェアリセット	
5	STOP	0	RTC時刻機能クロック動作(電圧低下せず)	3.8項参照
		1	起動時は“1”にリセットされます。ソフトウェアで“0”にセットされた後、動作電圧が規定値を下回ると“1”になります(電圧低下検出)。	
4	SR	0	ソフトウェアリセットせず	3.1.4項参照
		1	ソフトウェアリセット	
3	SR	0	ソフトウェアリセットせず	3.1.4項参照
		1	ソフトウェアリセット	
2	12_24	0	“時間”の表示方法が 0~24時(24時間制表記)。	3.2.1項参照
		1	“時間”の表示方法が 0~12時(12時間制表記)。	
1	CIE	0	時計精度補正機能なし	3.7項参照
		1	時計機能補正機能が動作中	
0	0	0	使用していないビットです	

*1 --- <TEST>ビットはメーカーでの試験用ビットです。“0”以外の値は書き込まないで下さい。

3.1.2 コントロールレジスタ_2 (address 01h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	Control_2	MI	SI	MSF	TI/TP	AF	TF	AIE	TIE

ビット	記号	値	詳細	参照
7	MI	0	1分単位の割り込み信号オフ。	3.5.1項参照
		1	1分単位の割り込み信号オン。	
6	SI	0	1秒単位の割り込み信号オフ。	3.5.1項参照
		1	1秒単位の割り込み信号オン。	
5	MSF	0	1分単位／1秒単位の割り込み信号の設定がオフ。	3.4.1項参照
		1	1分単位／1秒単位の割り込み信号の設定がオン。 TI/TP=0 で割り込み信号がクリアされるとフラグがクリアされる。	
4	TI/TP	0	INT端子からの割り込み信号出力は TFに従う。	3.4.3項参照
		1	INT端子からの割り込み信号出力オン。	
3	AF	0	アラーム割り込み信号設定がオフ。	3.3.2項参照
		1	アラーム割り込み信号の設定がオン。 アラーム割り込み信号がクリアされるとフラグがクリアされる。	
2	TF	0	カウントダウンタイマ割り込み信号設定がオフ。	3.4.3項参照
		1	カウントダウンタイマ割り込み信号の設定がオン。 TI/CP=0 でカウントダウンタイマ信号がクリアされるとフラグがクリアされる。	
1	AIE	0	アラーム割り込み信号の出力がオフ。	3.5.3項参照
		1	アラーム割り込み信号の出力がオン。	
0	TIE	0	カウントダウンタイマ割り込み信号の出力がオフ。	3.5.2項参照
		1	カウントダウンタイマ割り込み信号の出力がオン。	

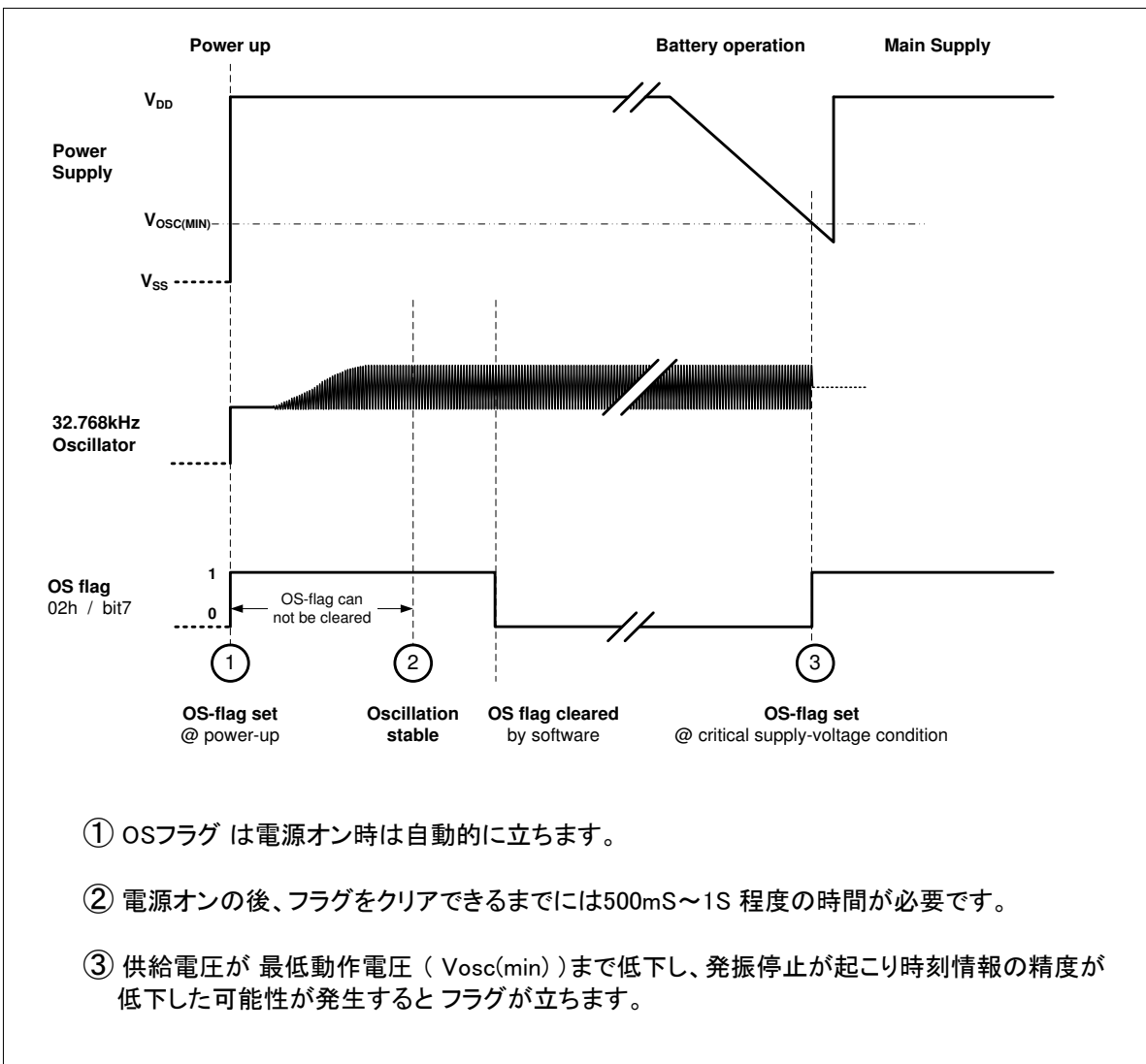
3.1.3 オシレータ停止フラグ (OSフラグ; address 01h...bit 7)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	Seconds	OS	40	20	10	8	4	2	1

〈RV-2123-C2〉は内部のオシレータが停止した際のフラグ機能を持っています。このフラグはソフトウェアでクリアされるまで保持し続けます。もしソフトウェアでクリアを行ってもフラグが解除されない場合には〈RV-2123-C2〉の内部オシレータが停止している状態です。

このフラグは内部オシレータの監視及び、バックアップ時などに動作電圧が低下して内部発振が停止し時刻精度が低下した状態になっていないかを確認する為に使用されます。このフラグは電源オン～発振が安定するまでの間も“発振停止状態”と検出します。電源オン～発振が安定するまでの時間は 0.5～1s程度です(温度及び動作電圧による)。したがって電源投入後はソフトウェアによってクリアされるまで、この OSフラグのビットは必ず“1”の状態になります。

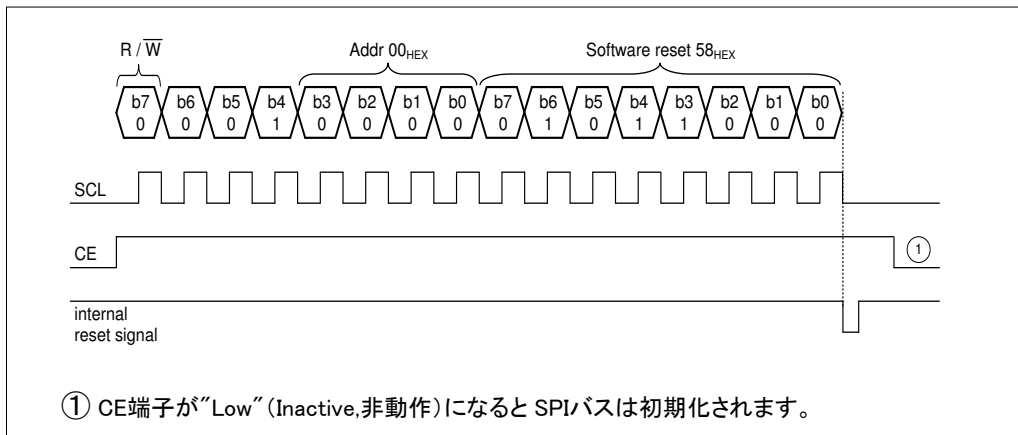
〈OSフラグの立つシーケンス～電源投入後及び電圧低下時〉



3.1.4 リセット; 電源投入時のリセットとソフトウェア制御によるリセット

〈リセット〉は電源投入時に自動的に実行されますが、ソフトウェア制御により行うことも可能です。電源投入後、安定状態になった後（500ms～1s後）にソフトウェアリセットを実行することを推奨します。ソフトウェアリセットは、コントロール_1レジスタ (00h) の6ビット、4ビット、3ビットを“1”とし、その他のビットを“0”とセットすると実行されます。

ソフトウェアリセットのコマンド（01011000 = 58h を 00h ドレスに書き込み）



意図しない時にリセット状態になることを防ぐために、このシーケンスが正しくない場合には、デバイスはこのコマンドは無視します。またこのコマンドを送っている間は、他のビットの書き込みは行えません。

3.1.5 レジスタ初期値(リセット後)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	参照項
00h	Control_1	0	0	0	0	0	0	0	0	3.1.1/3.1.4/3.8
01h	Control_2	0	0	0	0	0	0	0	0	3.1.2/3.3.2/3.4.1/3.4.3
02h	Seconds	1	x	x	x	x	x	x	x	3.1.3/3.2.1
03h	Minutes	1	x	x	x	x	x	x	x	3.2.1
04h	Hours	-	-	x	x	x	x	x	x	3.2.1
05h	Days	-	-	x	x	x	x	x	x	3.2.1
06h	Weekdays	-	-	-	-	-	x	x	x	3.2.1
07h	Month/Century	-	-	-	x	x	x	x	x	3.2.1
08h	Years	x	x	x	x	x	x	x	x	3.2.1
09h	Minute Alarm	1	x	x	x	x	x	x	x	3.3
0Ah	Hour Alarm	1	-	x	x	x	x	x	x	3.3
0Bh	Day Alarm	1	-	-	-	-	x	x	x	3.3
0Ch	Weekday Alarm	1	-	-	-	-	x	x	x	3.3
0Dh	Offset Resister	0	0	0	0	0	0	0	0	3.7
0Eh	Timer CLKOUT	-	0	0	0	0	-	1	1	3.4.2/3.5.2/3.6
0Fh	Countdown Timer	x	x	x	x	x	x	x	x	3.4.2

- : 表記が“-”のものは未使用ビットです。

x : 表記が“x”のものは特定の初期値は無く、リセットの後でもリセット前の値を保持します。

●リセット後、以下のモードに移行します。

- ・クロック出力は、リセット前の状態がオフ/オンに関わらず、リセット後はオンになります。
- ・時間の単位は、全て『24時間制』になります。
- ・周波数オフセットのレジスタは全て『0』に戻ります。
- ・全てのアラームは解除されます。
- ・カウントダウンタイマーは停止します。
- ・割り込み信号は全て停止します。

3.2 時刻及びカレンダー機能

大半のレジスタはアプリケーションで使いやすいBCDフォーマットになっています。

3.2.1 秒、分、時間、日、曜日、月、年のレジスタ

・『秒』の設定 (アドレス: 02h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	Seconds	OS	40	20	10	8	4	2	1

Bit	記号	値	詳細
7	OS	0	時計精度が保たれている状態
		1	内部の発振回路が途中停止した可能性があり時計精度が保たれていない可能性がある状態
6~0	Seconds	00~59	“秒”の値 (BCDフォーマット)

・『分』の設定 (アドレス: 03h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
03h	Minuites	x	40	20	10	8	4	2	1

Bit	記号	値	詳細
7	x	-	使用していないビット
6~0	Minuites	00~59	“分”の値 (BCDフォーマット)

・『時』の設定 (アドレス: 04h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
04h	Hours	x	x	AMPM/ 20	10	8	4	2	1

Bit	記号	値	詳細
7, 6	x	-	使用していないビット
<12時間制の場合> *2			
5	AMPM	0	午前中
		1	午後
4~0	Hours	01~12 *1	12時間制での“時”の値 (BCDフォーマット)
<24時間制の場合> *2			
5~0	Hours	00~23	24時間制での“時”の値 (BCDフォーマット)

*1 ---- 時計セット時に必ず“01”~“12”の範囲でセットするようご注意ください。

(“00”及び“13”~“23”は無効です)

*2 ---- 12時間制/24時間制の設定はコントロール_1レジスタ(00h)で設定します。

・『日』の設定 (アドレス: 05h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
05h	Days	x	x	20	10	8	4	2	1

Bit	記号	値	詳細
7, 6	x	-	使用していないビット
5~0	Days	01~31	“日”の値(現在の値) (BCDフォーマット) *1

*1 ---- RTCモジュールは4年に一度のうるう年には、自動的に月29日を追加して補正します。

(2012年、2016年、2020年……に実施)

・『曜日』の設定 (アドレス:06h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
06h	Days	x	x	x	x	x	4	2	1

Bit	記号	値	詳細
7~3	x	-	使用していないビット
2~0	Days	0~6	"曜日"の値 (BCDフォーマット) *1

曜日 *1	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
日	x	x	x	x	x	0	0	0
月	x	x	x	x	x	0	0	1
火	x	x	x	x	x	0	1	0
水	x	x	x	x	x	0	1	1
木	x	x	x	x	x	1	0	0
金	x	x	x	x	x	1	0	1
土	x	x	x	x	x	1	1	0

*1 --- 『曜日』のレジスタはシンプルなカウンタなのでユーザ設定により並べ替えが可能です。

・『月』の設定 (アドレス:07h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
07h	Months	x	x	x	10	8	4	2	1

Bit	記号	値	詳細
7~5	x	-	使用していないビット
4~0	Months	01~12	"月"の値 (BCDフォーマット)

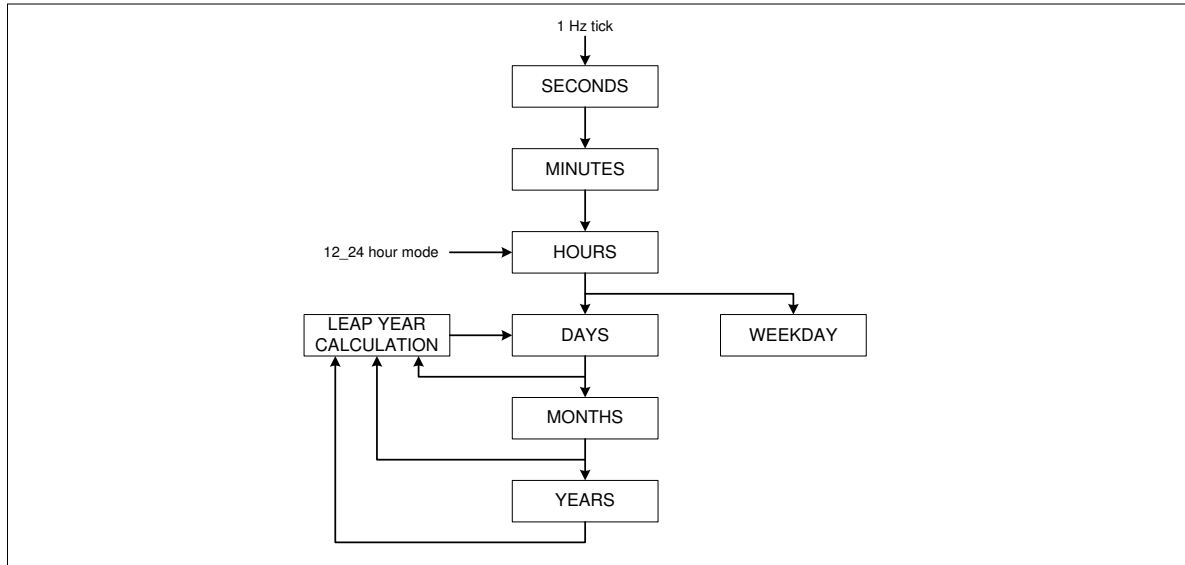
月	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1月	x	x	x	0	0	0	0	1
2月	x	x	x	0	0	0	1	0
3月	x	x	x	0	0	0	1	1
4月	x	x	x	0	0	1	0	0
5月	x	x	x	0	0	1	0	1
6月	x	x	x	0	0	1	1	0
7月	x	x	x	0	0	1	1	1
8月	x	x	x	0	1	0	0	0
9月	x	x	x	0	1	0	0	1
10月	x	x	x	1	0	0	0	0
11月	x	x	x	1	0	0	0	1
12月	x	x	x	1	0	0	1	0

・『年』の設定 (アドレス:08h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
08h	Months	80	40	20	10	8	4	2	1

Bit	記号	値	詳細
7~0	Months	00~99	"年"の値 (西暦年下2桁) (BCDフォーマット)

3.2.2 時刻及びカレンダー機能のデータフロー



3.3 アラーム機能

以下のレジスタに正しく分・時間・日・曜日を設定しアラーム設定ビット (AEN_*) を 0 にすることで、RTCモジュールの保持している時刻情報との比較が行われます。

・アラーム『分』の設定 (アドレス:09h)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	Minute Alarm	AEN_M	40	20	10	8	4	2	1

Bit	記号	値	詳細
7	AEN_M	0	アラームの“分”設定が有効
		1	アラームの“分”設定が無効
6~0	Minute_Alarm	00~59	“アラームの分”の設定値 (BCDフォーマット)

・アラーム『時間』の設定 (アドレス:0Ah)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ah	Hour Alarm	AEN_H	x	AMPM/ 20	10	8	4	2	1

Bit	記号	値	詳細
7	AEN_H	0	アラームの“時”設定が有効
		1	アラームの“時”設定が無効
6	x	-	使用していないビット

<12時間制の場合>

Bit	記号	値	詳細
5	AMPM	0	午前中
		1	午後
4~0	Hour_Alarm	01~12	12時間制での“アラームの時”の設定値 (BCDフォーマット)

<24時間制の場合>

Bit	記号	値	詳細
5~0	Hours_Alarm	00~23	24時間制での“アラームの時”の設定値 (BCDフォーマット)

・アラーム『日』の設定 (アドレス:0Bh)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Bh	Day Alarm	AEN_D	x	20	10	8	4	2	1

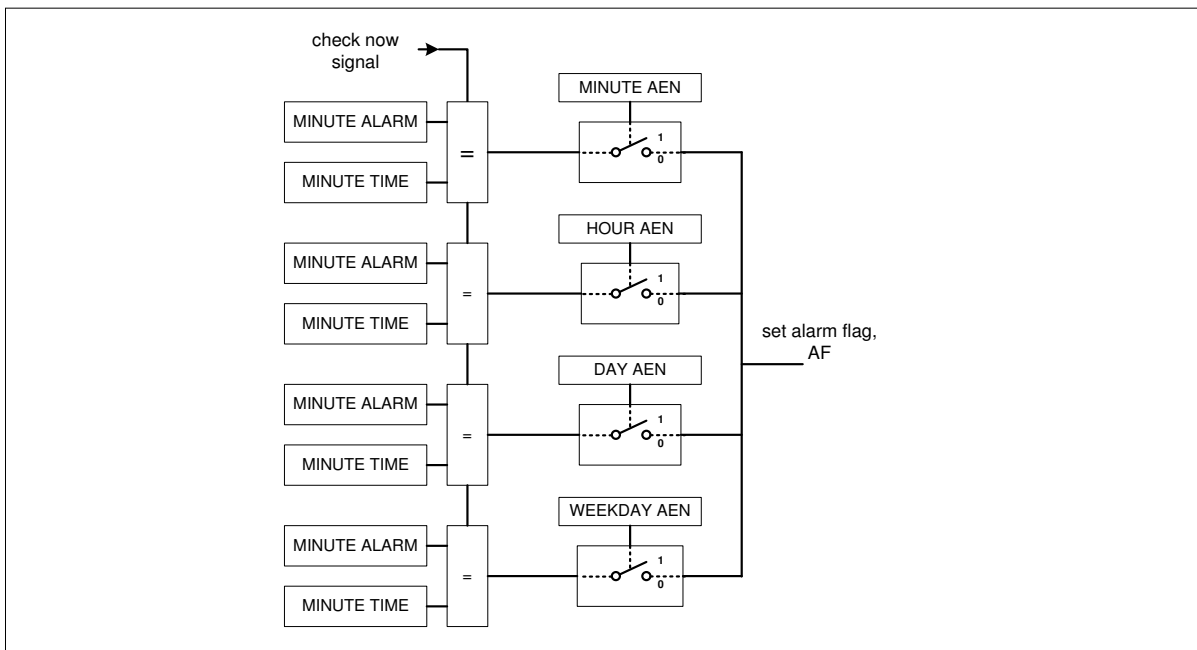
Bit	シンボル	値	詳細
7	AEN_D	0	アラームの“日”設定が有効
		1	アラームの“日”設定が無効
6	x	-	使用していないビット
5~0	Day_Alarm	01~31	“アラームの日”の設定値 (BCDフォーマット)

・アラーム『曜日』の設定 (アドレス:0Ch)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ch	Weekdays Alarm	AEN_W	x	x	x	x	4	2	1

Bit	シンボル	値	詳細
7	AEN_W	0	アラームの“曜日”設定が有効
		1	アラームの“曜日”設定が無効
6~3	x	-	使用していないビット
2~0	Weekday_Alarm	0~6	“アラームの曜日”の設定値 (BCDフォーマット)

3.3.1 アラーム機能のブロックダイアグラム



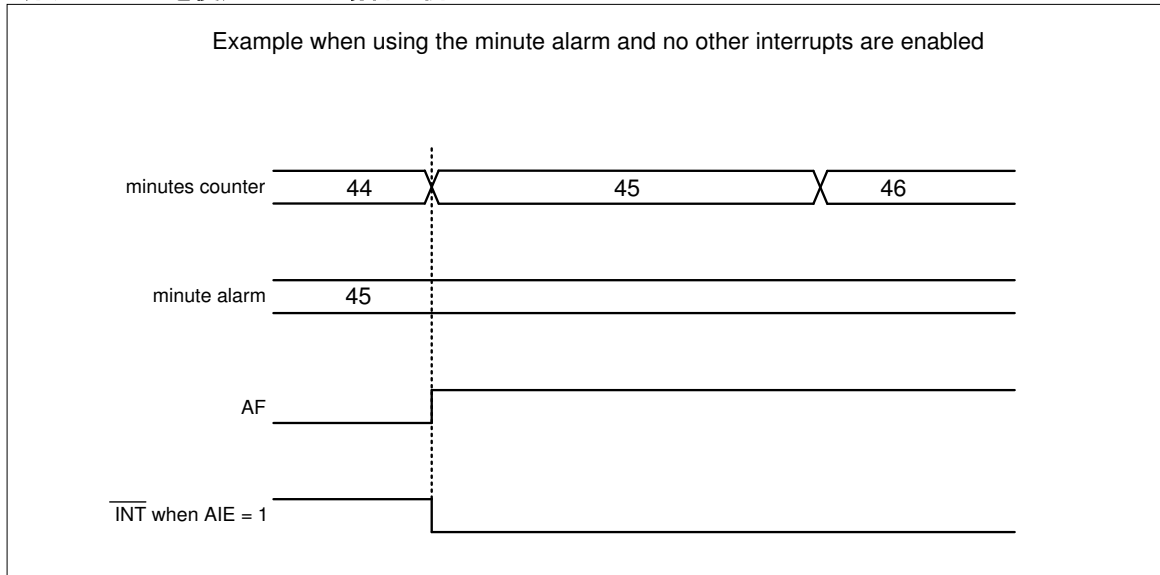
3.3.2 アラームフラグ

〈現在時刻〉と〈アラーム設定した時刻〉が一致するとアラームフラグのビット (AF) がセットされます。このアラームフラグはソフトウェアでクリアされるまで出続けます。一旦アラームフラグがクリアされるとアラーム条件が再度整うまでの時間が経過してからセットできるようになります。

値が "1" に設定してあるアラームレジスタ (AEN_*, 09h : 0Ah ; 0Bh ; 0Ch) は無視されます。

以下のテーブルはアラームフラグのビット (AF) がクリアされても、〈MSF〉〈TF〉ビットは影響を受けない例です。フラグのクリアはコマンドの書き込みにより設定されますので、(01h)の他のビット (7,6,4,1,0) は元の値に書き込まれなければなりません。繰り返しの書き込み動作により機能や動作に異常が出ることはありません。

分タイマのみを使用している場合の例



アラームフラグをクリアしている間にタイマフラグを上書きしてしまうことを防ぐために、論理AND が書き込みプロセスの間に機能します。フラグをリセットするため "0" と書き込まれている時に "1" を書き込むとフラグの値は "0" のまま保持されます。以下のテーブルはアラームフラグをクリアする際の例です。この場合には〈MSF〉と〈TF〉は影響は受けません。

〈コントロール_2 レジスタの各フラグのビット〉

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	コントロール_2	-	-	MSF	-	AF	TF	-	-

〈アラームフラグ (AF) のみをクリアする場合の例〉 (MSFビット 及び TFビットは影響を受けない)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	コントロール_2	-	-	1	-	0	1	-	-

3.4 タイマ機能

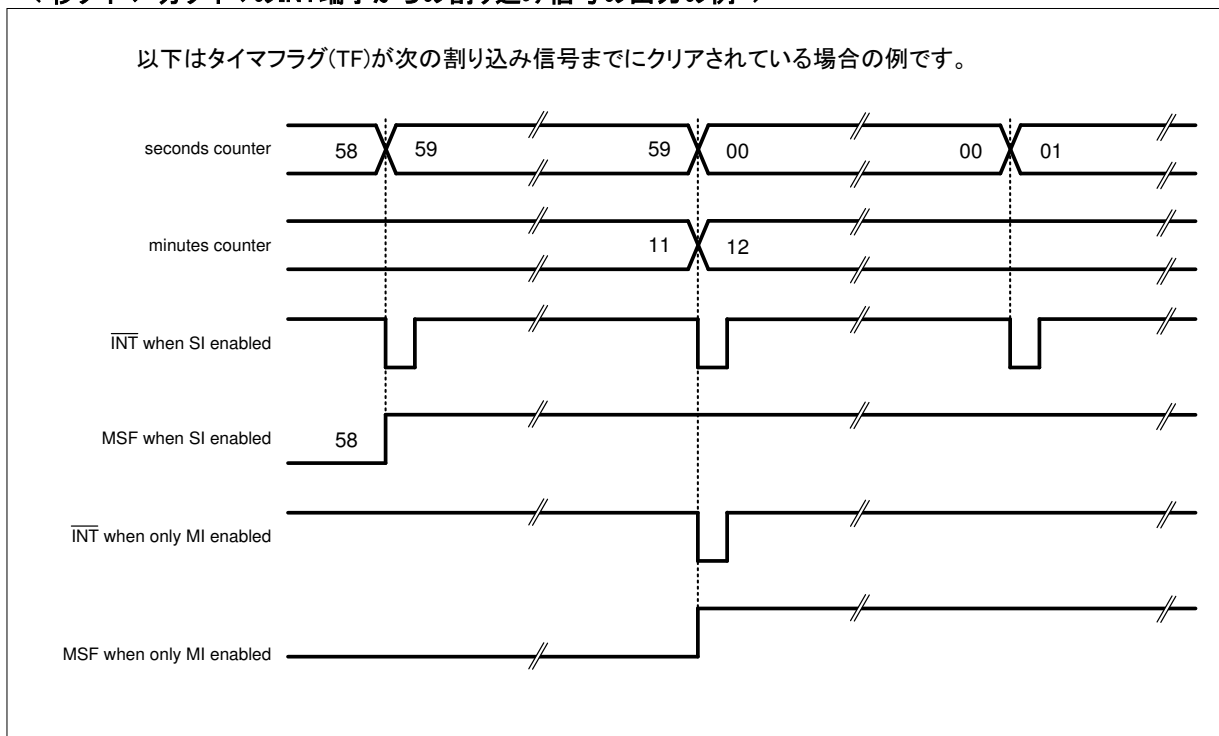
〈RV-2123-C2〉はアラーム機能とタイマー機能を個別に備えており、多目的に使用可能です。
タイマ機能は以下の2つがあります。

- 秒及び分割り込みタイマ信号（コントロール_02レジスタのSI/MI、アドレス01h、7～6ビット）
- カウントダウンタイマ（レジスタ 0Fh、7～0ビット）。4種類の選択可能な基準クロック（4.196KHz、64Hz、1Hz、1/60Hz）（レジスタ 0Eh で設定）でカウントされます。
- 割り込み信号は外部へアラームまたはカウントダウンタイマの割り込み信号出力を発生させるか、定期割り込み信号を発生させる割り込み信号フラグの状態に追従するか、のいずれかになります。

3.4.1 秒タイマ／分タイマ機能

秒タイマ及び分タイマ（SIビット及びMIビット）は、〈RV-2123-C2〉に予め設定されている定期割り込み信号です。この2つのタイマは個別に動作させることが出来ますが、秒タイマと分タイマを同時に使用した場合は、分タイマの割り込み信号発生時に秒タイマも同時に発生するため、両者の区別が出来なくなります。

〈 秒タイマ・分タイマのINT端子からの割り込み信号の出力の例 〉



内部時計の秒カウンタまたは分カウンタが進んで、秒タイマ・分タイマの割り込み信号が発生するとMSF (Minute and Second Flag, 01h: 5bit) は“1”にセットされます。このフラグはソフトウェアによってクリア出来ますが、次のカウンタが進むと再度“1”にセットされます。

MSF (MSフラグ) の値は、次の割り込み信号発生までにクリアされなくても、割り込み信号の発生には影響しません。MSフラグが“1”のままでも次の割り込み信号は発生します。

このMSフラグによって、〈RV-2123-C2〉から発生した割り込み信号が、秒・分タイマなのか、カウントダウンタイマなのか、あるいはアラームなのかと判別できる様になります。

・MIビット及びSIビット の状態と MSF と INT出力の関係

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	コントロール_2	MI	SI	MSF	TI/TP	AF	TF	AIE	TIE

Bit	Bit 7	Bit 6	結果	Bit 5
	MI	SI	(割り込み信号出力)	MSF
7~5	0	0	信号出力無し	MSF セットされず
	0	1	1分毎に1回信号出力	分のカウンタが進むとMSFがセットされる
	1	0	1秒毎に1回信号出力	秒のカウンタが進むとMSFがセットされる
	1	1	1秒毎に1回信号出力	秒のカウンタが進むとMSFがセットされる

分タイマ及び秒タイマは周波数オフセット補正の影響を受けます。
(0Dhアドレスのレジスタでオフセット補正が設定されている場合のみ。3.7項を参照下さい)

0Dh アドレスの設定が 00 (Bit:7~Bit:0 = 0000 0000、オフセット補正無し) の場合は、補正パルスが発生しないため、分及び秒の時間幅は一定になります。

3.4.2 カウントダウン機能

0Fhアドレスで設定できる8ビットのカウントダウンタイマは基準のクロックを4種類から選択できます。
(4.096KHz, 64Hz, 1Hz, 1/60Hz)

4種類の基準クロックとカウントダウン値の組み合わせで 244 μ s ~4時間15分までの設定が出来ます。
01h, 0Eh, 0Fh アドレスでカウントダウンタイマ及び割り込み信号の設定を行います。

・TE カウントダウンタイマ・イネーブル/ディセーブル 設定ビット

・CTD0 CTD1 カウントダウンタイマ・タイマクロック源及びカウントダウン 設定ビット

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Eh	Timer CLKOUT	x	COF2	COF1	COF0	TE	x	CTD1	CTD0

Bit	記号	値	結果		
3	TE	0	カウントダウンタイマ停止		
		1	カウントダウンタイマ動作		
Bit	記号	値	詳細		
1~0	CTD1	CTD0	タイマクロック源		
			タイマー間隔		
	周波数 *1	Minimum n=1	Maximum n=255		
	0	0	4.096 KHz	244 μ s	62.256ms
	0	1	64 Hz	15.625ms	3.984 秒
1	0	1Hz *2	1 秒	255 秒	
1	1	1/60 Hz *2	60 秒	4時間15分	

*1 --- カウントダウンタイマを使用しない場合は、消費電力を抑えるため クロック周波数を 1/60Hz (Bit1, Bit0= 1, 1) に設定して下さい。

*2 --- タイマ間隔は、周波数オフセット (0Dhアドレス: Bit:7~Bit:0 で設定) の影響を受けます。

(注) 設定するタイマの時間間隔は、RTCモジュール内部の32.768KHzのオシレータの出力周波数をもとにプログラミングで計算されています。従ってタイマーの時間精度は内部のオシレータの精度によります。この内部オシレータはSPIバスのインターフェースクロックとは同期していません。

・カウントダウンタイマ レジスタ (0Fh : カウントダウンのカウント数の設定)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Fh	Countdown Timer	128	64	32	16	8	4	2	1

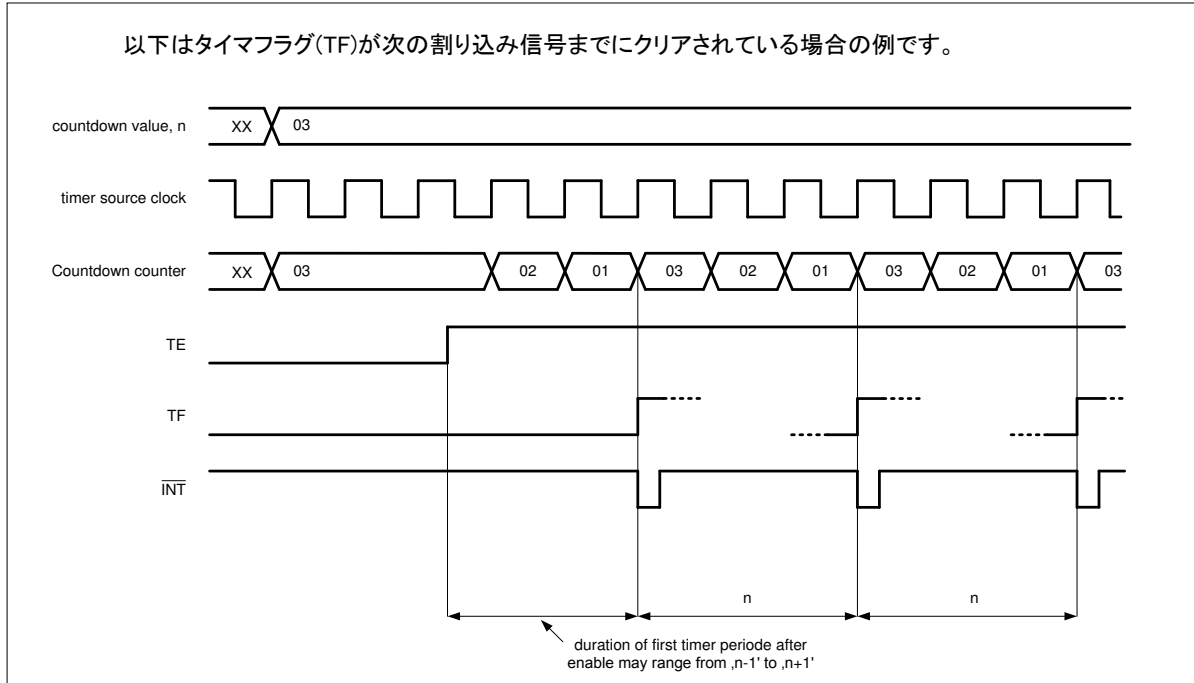
Bit	Bit 7	Bit 6	詳細
7~0	Countdown Timer	00~FF	Countdown value = n Countdown period = $\frac{n}{\text{クロック源周波数 (CTD1,CTD0で設定)}}$

* カウントダウン値は1~255の間で設定できます。"0"とした場合はカウントダウンタイマは動作しません。

タイマはソフトウェアで8ビットのバイナリ値 (n値) を入力するとカウントダウンを開始します。有効な値は 1~255です。値を "0" とするとカウントダウンは行われません。カウントダウン値が "1" になると、カウントダウンタイマフラグ<TF>がセットされてカウントダウンが終了した後、タイマは自動的に再度次のカウントダウンを開始します。タイマー値を <READ> すると現在のカウントダウン値を返します。タイマの動作については以下の図をご参照下さい。

カウントダウンタイマの動作

この例では <TF> がカウントダウン終了から次のカウントダウン終了までの間に "クリア" されており、また割り込み信号出力端子 (INT) が イネーブル (TEビット, 01h:0bit) の設定になっています。



現在のカウントダウン終了前に新しい値 (n値) が書き込まれた場合、カウントダウン値は新しい値に書き換えられます。マイクロクリスタルでは、値を書き換える際には、カウントダウンタイマを一旦ディセーブル設定 (TE=0) にすることをお勧めします。値の変更動作はタイマクロックとは非同期なので、TE=0 とせずに値を変更すると、初回のカウントダウン時に正しくない値がカウントダウンタイマに設定されてしまう可能性があります。モジュールの内部シーケンスではカウントダウンしながら次のカウントダウンの値を読み込み保存しています。

カウントダウンタイマのフラグがセットされると、INT端子がイネーブルになっている場合には外部へ割り込み信号を出力します (3.5項をご参照下さい)。最初のタイマ動作の際には1回目のタイマ間隔が誤差を持っています。この誤差は SPIバスのインターフェースクロックと<RV-2123-C2>内部のタイマーの基準クロック源とが非同期であることから発生しています。2回目以降のタイマはこの誤差 (遅延) が発生しません。一回目のタイマの遅延誤差の量は基準クロック源をどの周波数にするかによります。下表をご参照下さい。

カウントダウンタイマの初回カウントダウンの遅延時間 (カウントダウン数=n として)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Eh	Timer CLKOUT	x	COF2	COF1	COF0	TE	x	CTD1	CTD0

Bit	シンボル	値		タイマクロック源 周波数	初回カウントダウン遅延時間		
		Bit1	Bit0		Minimum n=1	Maximum n=255	
1~0	CTD1	CTD0	0	0	4.096 KHz	n	n+1
			0	1	64 Hz	n	n+1
			1	0	1Hz	(n-1) + 1/64Hz	n+1/64Hz
			1	1	1/60 Hz	(n-1) + 1/64Hz	n+1/64Hz

3.4.2 カウントダウン機能（つづき）

カウントダウン終了時には、タイマは<TF>(タイマフラグ)をセットします。このTFビットはソフトウェアでのみクリアできます。タイマフラグがセットされるとINT端子から割り込み信号が発生します。割り込み信号は、毎回のカウントダウン毎に発生するパルス信号として用いることができます。あるいは、タイマフラグの状態に従うアクティブな信号としても用いることができます。TI_TPビット(01h;4bit)はこのモードの選定に使えます。また 割り込み信号の外部への出力は TIEビットで停止させることも出来ます。(3.5.2項ご参照下さい)

タイマーを<Read>すると設定した値 (n値)では無く、現在のカウントダウン値を返します。正確にカウントダウン値を<Read>するには、SPIバスのクロック周波数が、タイマクロック周波数の2倍以上の速度である必要があります。カウントダウン値の<Read>問い合わせの応答時間の間にカウントダウンを停止させることは出来ませんので、問い合わせ時には2度 <Read> を行い、2度の結果で確認することをお勧めします。

タイマの基準クロックの周波数で 1Hz または 1/60Hz を選択した場合は、周波数オフセット補正 (0Dhアドレス:Bit:7~Bit:0 で設定)の影響を受けます。プログラム制御されたタイマ間隔は、周波数オフセット補正が入った時に値がふらつきます。例えば『100秒』のタイマを設定した場合は『1Hz』の基準クロックを用いますが、1分に一度 周波数オフセットの設定によって補正パルスが発生するため、その分若干長くなるか短くなるかになります。(周波数オフセット補正については、3.7項をご参照下さい)

3.4.3 タイマフラグ

分タイマまたは秒タイマの割り込み信号が発生している間は、<MSFビット> は“1” にセットされます。同様にカウントダウンタイマまたはアラームのイベント終了時に <TFビット> または<AFビット> は “1” にセットされます。これらの値は、ソフトウェアで上書きされるまで “1” のまま保持します。カウントダウンタイマと、分・秒タイマの両方を使用する場合は、割り込み信号の元はこれらのビットを読み込むことにより確認することが可能です。

またあるフラグをクリアする際に別のフラグをクリアしてしまわないように、論理的AND が<Write>プロセスで機能しています。もしフラグが “1” と書き込まれた場合にはその値を保持し “0” と書き込まれた場合にはフラグはリセットされます。以下にフラグをクリアする際の <Write> の例を3つ示します。

フラグのクリアはコマンドによる <Write>を<01h>アドレスで実行しますが、フラグの設定と関係の無い7,6,4,1,0ビットは変更しない値を <Write>します (同じ値を上書きしても設定に影響はありません)。

コントロール_2レジスタのフラグのロケーション

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	コントロール_2	MI	SI	MSF	TI/TP	AF	TF	AIE	TIE
TF(タイマーフラグ)のみをクリアする場合									
01h	コントロール_2	-	-	1	-	1	0	-	-
MSF(分・秒タイマーフラグ)のみをクリアする場合									
01h	コントロール_2	-	-	0	-	1	1	-	-
TF(タイマーフラグ) 及び MSF(分・秒タイマーフラグ)をクリアする場合									
01h	コントロール_2	-	-	0	-	1	0	-	-

※ AF (アラームフラグ) をクリアする場合も同様の手順です。

3.5 割り込み信号出力

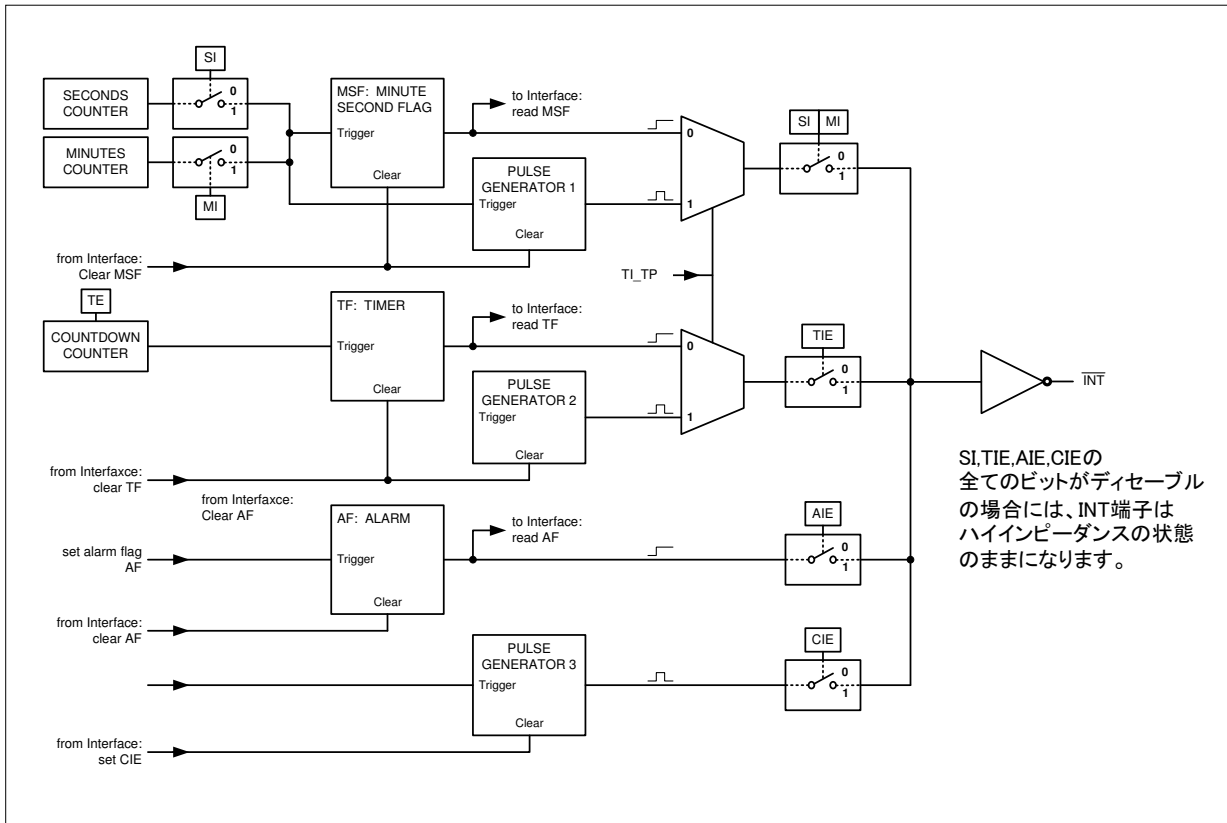
アクティブ: Low の割り込み信号は、INT端子から出力されます。この端子は コントロール_2 レジスタで制御されます。割り込み信号には以下の4つのソースがあります。

- ① 秒/分タイマー ② カウントダウンタイマ ③ アラーム機能 ④ オフセット機能

TI_TPビットで、内部割り込み信号の発生するたびにパルスが発生させたり、割り込み信号フラグ (TFビット、MSFビット) に追従してパルスが発生させたりすることが出来ます。

アラーム割り込み信号は常にAF (アラームフラグ) の状態 (0 or 1) に従っています。

割り込み信号のシーケンス



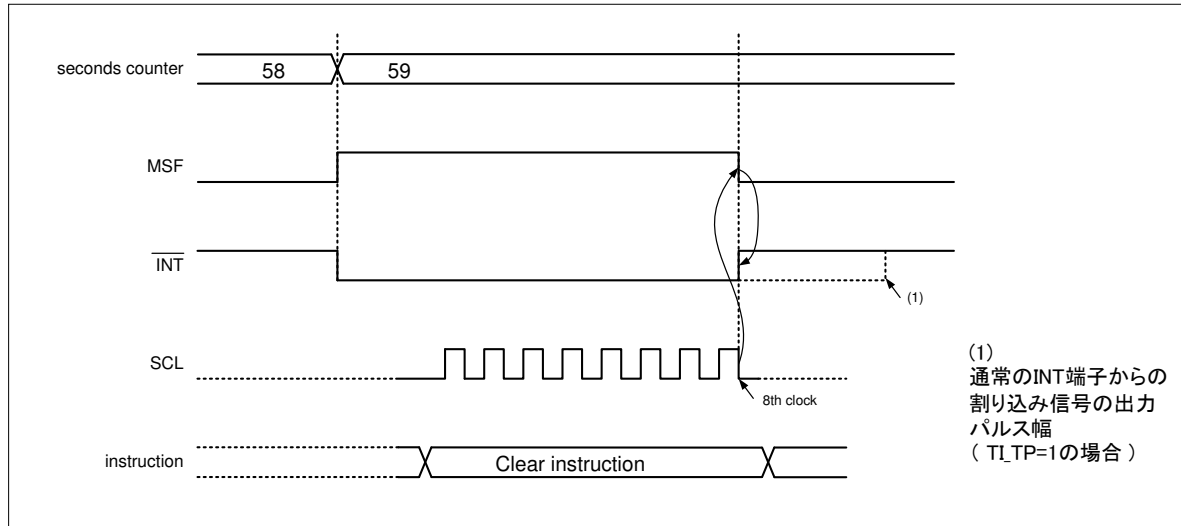
(注) 割り込み信号は3つのグループからに分かれ、いずれかがオンの場合は他はマスクされます。

3.5.1 分・秒 割り込み信号

分・秒割り込み信号を生成するRTC内部のパルスジェネレータは 64Hzクロックを基準としており、従って 1/64秒のパルス幅の信号を出力します。

MSFフラグがソフトウェアにより INTパルスの終わる前にクリアされた場合、INTパルスは短縮されます。これにより割り込み信号の発生システムは割り込み信号出力後、すぐに信号出力を止めることができます。(アプリケーションが 分・秒割り込み信号の終わりまで待つ必要が無い場合などに使用します)

MSFフラグのクリアにより INT 割り込み信号 を短縮する



上図の MSFフラグ をクリアするタイミングは、INT端子から実際に割り込み信号出力が出ていない場合にも同様です(例えば TLTPビット = "0" で MI, SIの両方のフラグが、MSFフラグを "0"にして 割り込み信号を短縮するなど)。

3.5.2 カウントダウンタイマ 割り込み信号

カウントダウンタイマからの割り込み信号の生成は、<TIEビット>(01h:0bit) によって制御されます(3.1.2項参照下さい)。カウントダウンタイマに用いるの内部のパルスジェネレータも内部クロックを基準にしていますが、タイミングは選択したクロック周波数(4.096KHz, 64Hz, 1Hz, 1/60Hz)及びカウントダウン数(n値)によります。従って割り込み信号のパルス幅はタイマクロック源の周波数により異なります。

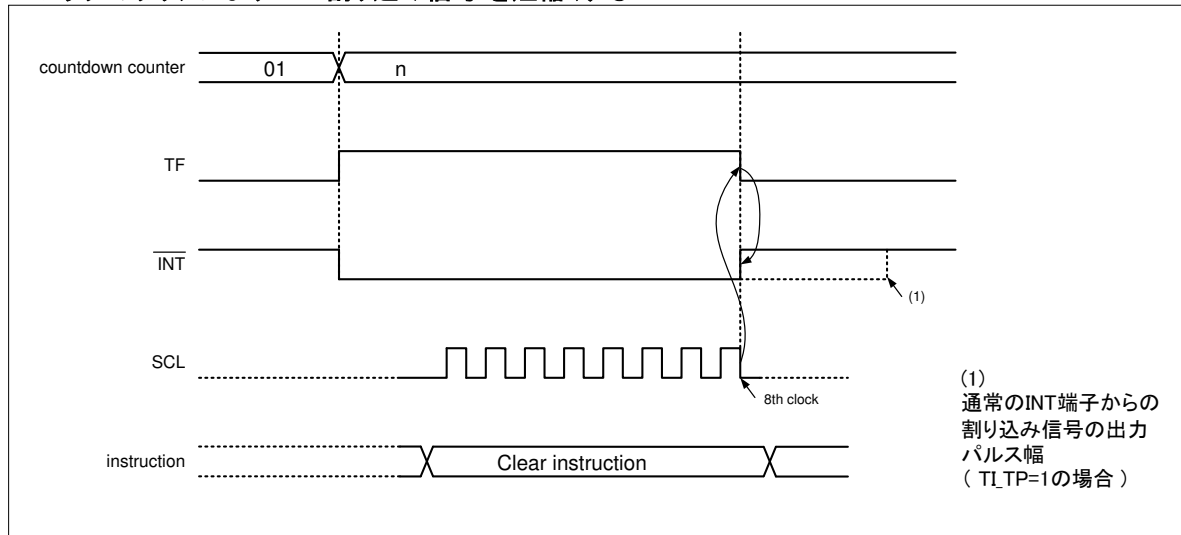
アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Eh	Timer CLKOUT	x	COF2	COF1	COF0	TE	x	CTD1	CTD0

Bit	シンボル	値	結果
1~0	Bit1	Bit0	タイマクロック源
	CTD1	CTD0	周波数
	0	0	4.096 KHz
	0	1	64 Hz
	1	0	1Hz
			結果
			割り込み信号のパルス幅
			n=1 *1
			n > 1 *1
			1/8192 Hz
			1/4096 Hz
			1/128 Hz
			1/64 Hz
			1/64 Hz
			1/64 Hz
			1/60 Hz
			1/64 Hz

*1 ---- n = カウントダウン数の設定値。n = 0 でタイマストップ。

INTパルスの終わる前にTFフラグがソフトウェアによりクリアされた場合、INTパルスは短縮されます。この方法により、割り込み信号は信号出力後、すぐに止めることが出来ます。(アプリケーションが分・秒割り込み信号の終わりまで待つ必要が無い場合などに使用します)

TFフラグのクリアにより INT 割り込み信号を短縮する

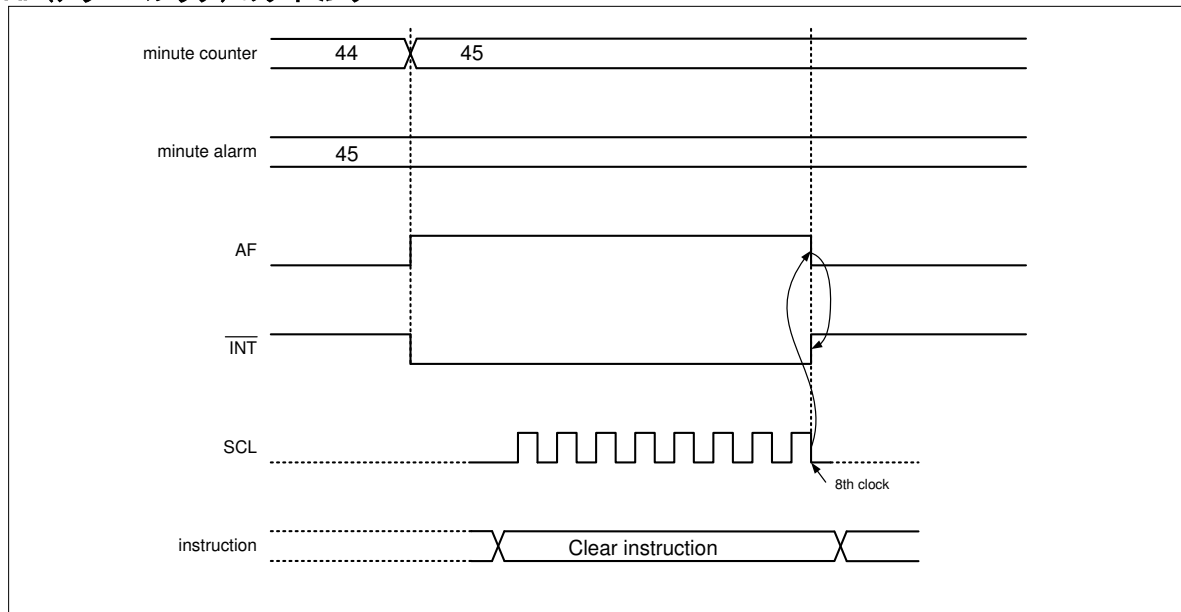


上図の TFフラグ をクリアするタイミングは、INT端子から実際に割り込み信号出力が出ていない場合にも同様です (例えば、Tl_TPビット = "0" で TIE ビットを "0" にして 割り込み信号を短縮するなど)。

3.5.3 アラーム 割り込み信号

アラーム機能からの割り込み信号の生成は、AIEビットによって制御されます(3.2.1項参照下さい)。AIEビットが "イネーブル" の場合、INT端子は AFビット (アラームフラグ) のコンディションに従います。AFビット (アラームフラグ) をクリアすることにより、割り込み信号をクリアできます。アラーム割り込み信号はパルス幅の制御は出来ません。

AF (アラームフラグ) のタイミング



- ・分タイマのみ使用されていて他の割り込み信号が使用されていない場合の例

3.5.4 周波数オフセット補正パルスからの割り込み信号

周波数オフセット補正パルスからの割り込み信号はコントロール_1レジスタのCIEビットに“1”を書き込むことで短縮できます。

3.6 クロック出力（CLKOUT端子からの出力）

CLKOUT端子からプログラマブルのクロックを出力することが出来ます。設定は0EhアドレスのCOF2～COD0ビットにて行います。周波数は32.768KHz（デフォルト）から1Hzまで7通りの設定が可能です。システムのクロック、マイコンのクロック、チャージポンプへの入力、オシレータのキャリブレーションなどにご使用頂けます。

タイマーCLKOUTのレジスタ詳細/クロック出力周波数の選択

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Eh	Timer CLKOUT	x	COF2	COF1	COF0	TE	x	CTD1	CTD0

Bit	Bit6	Bit5	Bit4	クロック周波数	Duty (typ.) *1	“Stop”ビットの影響
6~4	COF2	COF1	COF0	[Hz]	[%]	
	0	0	0	32768	40~60:60~40	変化無し
	0	0	1	16384	50:50	変化無し
	0	1	0	8192	50:50	変化無し
	0	1	1	4096	50:50	変化無し
	1	0	0	2048	50:50	CLKOUT=Low
	1	0	1	1024	50:50	CLKOUT=Low
	1	1	0	1 *2	50:50	CLKOUT=Low
	1	1	1	CLKOUT = high-Z		

*1 ---- Duty Cycleの定義 = (%:Highレベル時間) : (%:Lowレベル時間)

*2 ---- 1Hzクロックは周波数オフセット補正（0Dhレジスタで設定）の影響を受けます。

3.6.1 クロック出カインーブル端子（CLKOE端子）

<CLKOE>端子はクロック出力を止める（ハイインピーダンスにする）機能があります。この機能は上記の0EhアドレスのCOF2～COF0 = 111 とするのと同じ効果があります。

端子	状態	CLKOUT出力
CLKOE	High	クロック出力
	Low	クロック停止（ハイインピーダンス）

3.7 周波数オフセット調整レジスタ

<RV-2123-C2> は周波数オフセットレジスタ (アドレス: 0Dh) を組み込んであり、以下の用途にご使用頂けます。

- 時刻精度の補正
- 周波数経年変化の補正
- 周波数温度特性の補正

周波数オフセットはノーマルモードの場合は2時間単位で実行されます。ラフモードの場合では1時間ごとに実行されます。必要な調整精度によりいずれかのモードを選択します。

ノーマルモードの場合は『1ビットあたり:2.17ppm』の調整になり、ラフモードでは『1ビットあたり:4.34ppm』の調整になります。この『2.17ppm』『4.34ppm』という値はモジュール内部の32.768KHzクロック精度に対しての値です。オフセット値はノーマルモード及びラフモードともに『+63ビット』から『-63ビット』までの範囲で調整可能です。

周波数オフセット補正機能

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Dh	Offset Resister	MODE	OFF6	OFF5	OFF4	OFF3	OFF2	OFF1	OFF0

Bit	記号	値	詳細
7	MODE	0	ノーマルモード (2時間ごとに調整 / 1ビット=2.17ppm)
		1	ラフモード (1時間ごとに調整 / 1ビット=4.34ppm)
6	OFF6	0	周波数をプラスに調整(進める方向)
		1	周波数をマイナスに調整(遅らす方向)
5~0	Offset	00~63	調整ビット数

Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	オフセット値 (ビット数)		オフセット値 (ppm)	
							Bit7=0	Bit7=1		
0	1	1	1	1	1	1	+63	+136.71	+273.42	
0	1	1	1	1	1	0	+62	+134.54	+269.08	
			:				:	:	:	
0	0	0	0	0	1	0	+2	+4.34	+8.68	
0	0	0	0	0	0	1	+1	+2.17	+4.34	
0	0	0	0	0	0	0	0 *1	0	0	
1	1	1	1	1	1	1	-1	-2.17	-4.34	
1	1	1	1	1	1	0	-2	-4.34	-8.68	
			:				:	:	:	
1	0	0	0	0	0	1	-63	-136.71	-273.42	
1	0	0	0	0	0	0	-64	-138.88	-277.76	

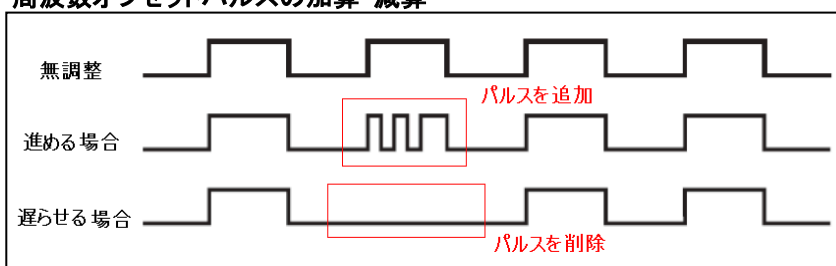
*1 ---- デフォルトはオフセット=0です。

周波数の補正は64Hzの内部クロックパルスの“加算・減算”を、ある一秒の間に行うことでオフセットが行われます。

ノーマルモードでは、2時間単位で上記の設定した補正が行われます。1分間に1度、64Hzのパルスクロックに加算、または減算を行い、設定したオフセット値になるまで、毎分加算または減算が行われます。

ラフモードでは、1時間単位で上記の設定した補正が行われます。1分間に1度、64Hzのパルスクロックに加算、または減算を行い、設定したオフセット値になるまで、毎分加算または減算が行われます。オフセット値が+60または-60に達する場合には、59分目の加算・減算に加えて調整します。

周波数オフセットパルスの加算・減算



64Hzの内部クロックに対して1分間に1度パルスの加算・減算を行います。

3.7 周波数オフセット調整レジスタ (つづき)

補正パルスが入るタイミング (ラフ調整モード)

オフセット値	時間:分	1分間の補正パルス
+1 or -1	02:00	1
	02:01 ~ 02:59	0
+2 or -2	02:00	1
	02:01	1
	02:02 ~ 02:59	0
+3 or -3	02:00	1
	02:01	1
	02:02	1
	02:03 ~ 02:59	0
:	:	:
+59 or -59	02:00 ~ 02:58	1
	02:59	0
+60 or -60	02:00 ~ 02:59	1
	02:59	1
+61 or -61	02:00 ~ 02:58	1
	02:59	2
+62 or -62	02:00 ~ 02:58	1
	02:59	3
+63 or -63	02:00 ~ 02:58	1
	02:59	4
64	02:00 ~ 02:58	1
	02:59	5

* この例では 2時間00分~2時間59分の中の1時間の例を挙げています。

* 補正パルスのパルス幅は 1/128秒 です。

補正パルスが実行されたタイミングをモニタリングすることが出来ます。〈CIE〉ビット (00h;Bit1) がイネーブルになっている場合は、1/128 秒のパルスを INT端子から補正パルスの発生と同時に出力しています。複数の補正パルスが発生した場合には、1/128秒の割り込み信号が発生した後に続けて 1/64秒ごとに補正パルスの分だけ割り込み信号が発生します。

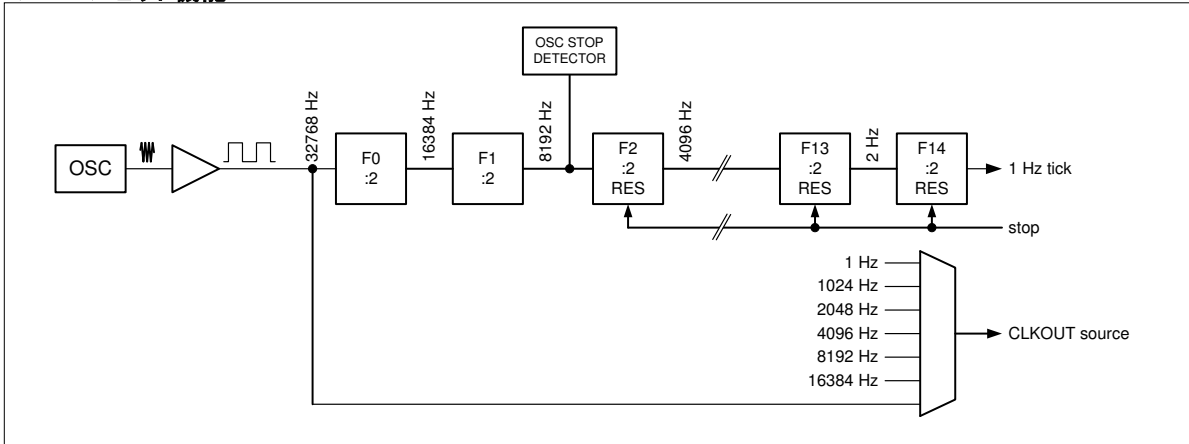
周波数補正は 64Hzの内部クロックを補正することで最終的に計時の基準となる 1Hzクロックを補正しています。そのため全てのタイマーやクロック出力周波数の 1Hz及び 1Hz以下の周波数のものはこの周波数オフセットパルスの影響を受けます。

クロック出力周波数 [Hz]	オフセットパルスの影響	タイマー基準クロック [Hz]	オフセットパルスの影響
32768	無し	4096	無し
16384	無し	64	無し
8192	無し	1	影響有り
4096	無し	1/60	影響有り
2084	無し		
1024	無し		
1	影響有り		

3.8 <STOP> ビットの機能

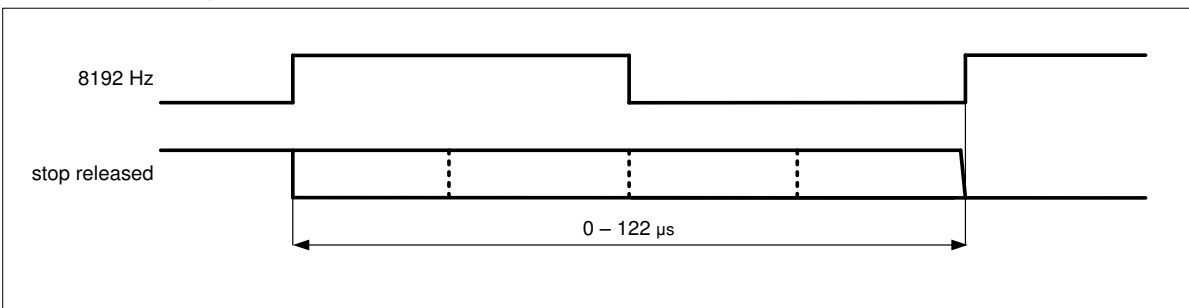
<STOP>ビットの機能によりタイミング回路のスタートタイミングを一律に揃えることができます。
 <STOP>ビットにより下図の F2 (4096KHz) ~ F14 (1Hz) までのプリスケアラをホールドし、その間、1秒のクロックが発生しないようにすることができます。したがって時計生成回路はその間に調整が行えるようになり、また <STOP>ビットが開放されるまで時計を進めることが出来ません。下図を参照下さい。
 <STOP>ビットは 32.768KHz, 16.384KHz, 8.192KHzの出力には影響はしません。
 (3.6項ご参照下さい)

<STOP> ビット機能



内部プリスケアラの下位の2つ (F0=32.768KHz と F1=16.384KHz) は <STOP>ビットによってはリセットされません。またSPIバスのインターフェースクロックと<RV-2123-C2>内部の水晶発振器は同期していないので、時刻生成回路のリスタート時の時刻位相ずれ量は、0 ~ 1/8192Hz (122 μ S) で発生する可能性があります。

<STOP> ビットの解除のタイミング



時刻生成回路が最初に時刻を進めるのは、<STOP>ビットが開放されてから、0.499888秒~0.500000秒後になります。この誤差は 上述の F0 (32.768KHz) と F1(16.384KHz) はリセットされないことから発生します。
 (このページの上図をご参照下さい)

4.0 3-Wire シリアルインターフェース (SPI)

このデバイスのデータの送受信のインターフェースは 3-wire のSPIインターフェースです。

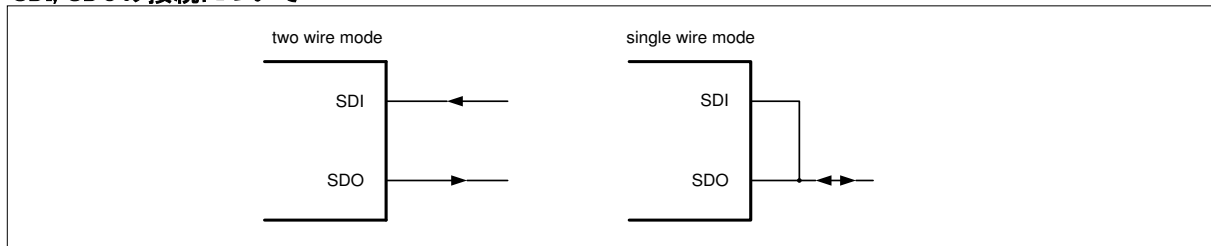
データ線の入力 (SDI) と出力 (SDO) は端子が分かれています(4-wireになっている)、この端子は双方向のバスとしてつなげることが可能です。CS (チップイネーブル信号)により送信データは定義できます。全てのデータは、MSBを先頭に1バイトで送信されます。

シリアルインターフェース (SPI)

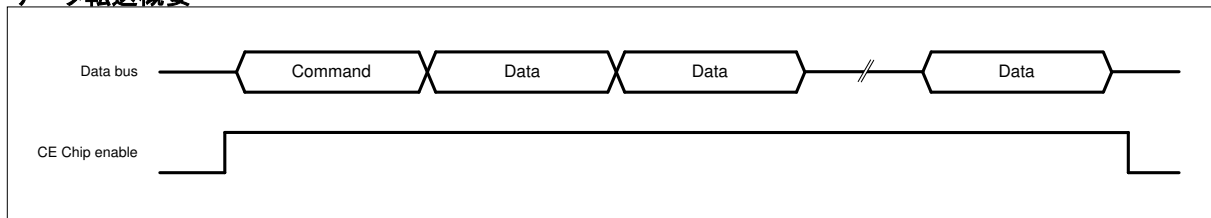
シンボル	機能	端子No.	詳細
SCL	Serial Click Input	3	シリアルクロック入力端子です。
SDI	Serial Data Input	4	シリアルデータ入力端子です。 入力データは SCLの立上りエッジにてサンプリングされます。
SDO	Serial Data Output	5	シリアルデータ出力端子。Hiレベル 及び Lowレベル出力。 非動作時はハイインピーダンス。 SDI端子に接続して一本化することが出来ます。
CE	Chip Enable Input	7	チップイネーブルは アクティブ:Highで、内部で内部でプルダウンされています。Low でインターフェースがリセットされます。

データ転送は CE端子の チップイネーブル信号:HIGH でアクティブの状態で行えるようになります。最初にコマンドのバイトが送られます。次に<Write> または <Read> のデータが送られます。データはシリアルクロック (SCL) の立上りエッジでサンプリングされ、立下りエッジで内部に転送されます。SPIインターフェースのタイミングチャートについては (5.4項)をご参照下さい。

SDI, SDOの接続について



データ転送概要



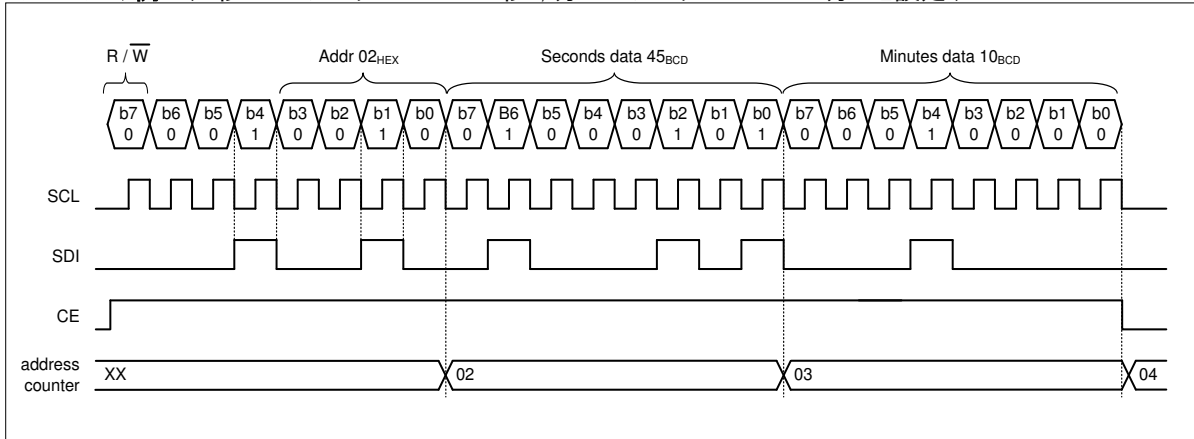
コマンド・バイトは<Write><Read>モードの選択と、最初のレジスタのアドレスを決定します。アドレスのカウンタは、アクセスを受けた後は、自動的に次のアドレスに移行します。最終のアドレス (0Fh)の後は 00hに戻ります。続くバイトが<Write><Read>の情報を持っている場合には、Bit7 で Write/Read を定義します。

コマンド・バイトの定義

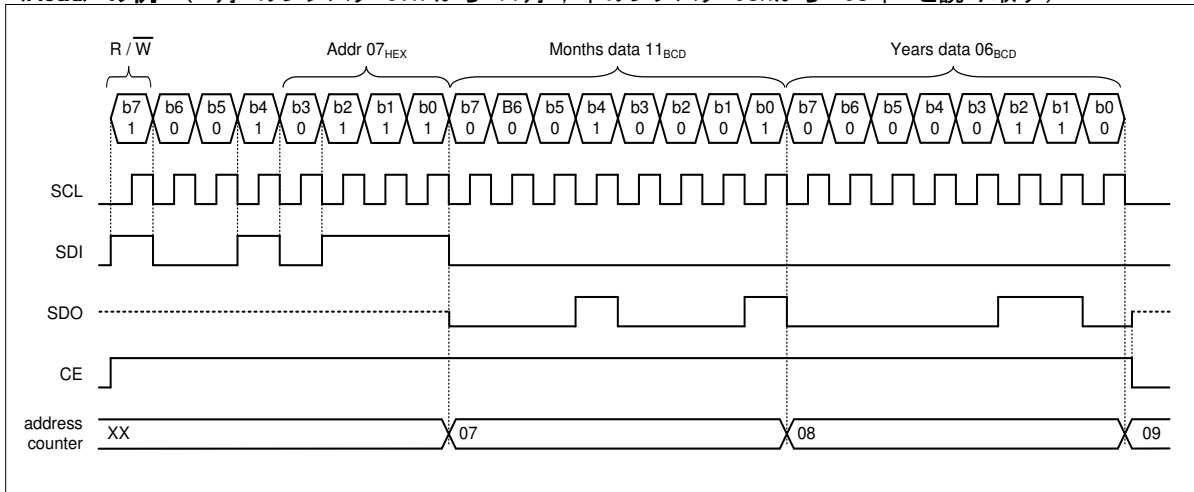
Bit	シンボル	値	詳細
7	R/W	<Write> モード / <Read>モードの選択	
		0	<Write> モード
		1	<Read> モード
6~4	SA	001	サブアドレス。他の値が送られるとデバイスは無視します。
3~0	RA	00h~0Fh	各レジスタのアドレスを入力します

4.1 シリアル・バス Read/Write の例

<Write> の例 (“秒”のレジスタ=02hに“45秒”,分のレジスタ=03hに“10分”と設定)



<Read> の例 (“月”のレジスタ=07hから“11月”,年のレジスタ=08hから“08年”と読み取り)



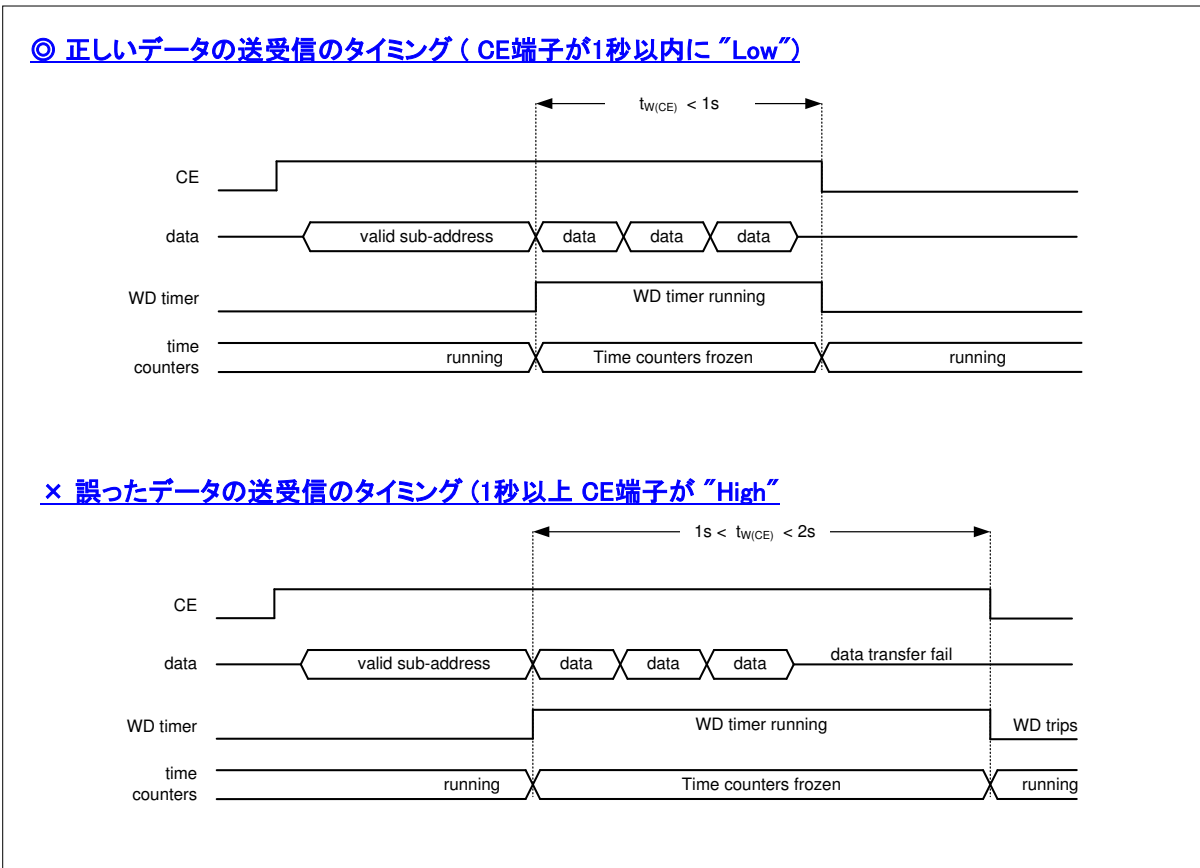
この例では“月”と“年”のレジスタを読み込みしており、SDI端子とSDO端子は接続(結合)していません。この構成では、SDI端子が常にオープンにならず、High または Low に接続されていることが重要です。SDI端子がオープンになってしまった場合には、高い値の電流が Vdd へ流れる可能性があります。ただし 200nsオーダーの短い時間での変移であれば問題にはなりません。

4.2 インターフェース・ウォッチドッグタイマー

〈Write〉または〈Read〉の動作中にはモジュール内部の時刻カウント回路は停止しています。アクセスするデバイスがロックされて CE端子が“Low”にならずシリアルインターフェースがクリアされなくなるのを防ぐために、〈RV-2123-C2〉は『ウォッチドッグ機能』を持っています。

正しいサブアドレス情報が送られてからデータ送信が続いて CE端子が“High”のまま『1秒』以上経過すると〈RV-2123-C2〉は自動的にシリアルインターフェースをクリアし、同時にその間停止していた時刻カウント回路を動作再開させます。データ送信時には CE端子は必ず『1秒以内』に一度は“Low”にする必要があります。

インターフェース・ウォッチドッグタイマ



ウォッチドッグ機能は、例えばシステムが〈RV-2123-C2〉へアクセスしている間にシステムの電源がメインからバックアップへ切り替わるなどして通信がフリーズになった際に、内部の時刻カウント回路が停止し続けて時刻のロスが発生してしまうことを防ぐために搭載されています。

いずれの場合でも、ウォッチドッグタイマーが動作した場合には、『1秒』のタイムロスが発生します。ウォッチドッグ機能は、正しいサブアドレス情報を受信してから、1秒後～2秒後の間にタイマー検出し、CE端子を“Low”にしてシリアルインターフェースをクリアし、内部の時刻カウント回路を動作再開させます。

5.0 電気的特性

5.1 絶対最大定格

* IEC60134 準拠

項目	記号	条件	Min	Max	単位
電源電圧	V _{DD}	> GND / < V _{DD}	GND-0.5	+6.5	V
電源電流	I _{DD} ; I _{SS}	電源入力端子	-50	+50	mA
入力電圧	V _I	各入力端子	GND-0.5	V _{DD} +0.5	V
出力電圧	V _O	INT/CLKOUT端子	GND-0.5	V _{DD} +0.5	V
入力電流	I _I		-10	+10	mA
出力電流	I _O		-10	+10	mA
最大消費電力	P _{TOT}			300	mW
動作温度範囲	T _{OPR}		-40	+85	°C
保存温度範囲	T _{STO}	部品単体にて	-55	+125	°C
静電気(ESD)耐性	V _{ESD}	HBM *1		±3000	V
		MM *2		±300	V
ラッチアップ	I _{LU}	*3		200	mA

*1 ---- ヒューマンボディモデル。JESD22-A114 準拠。

*2 ---- マシンモデル。JESD22-A115 準拠。

*3 ---- ラッチアップ試験 JESD78 準拠。

5.2 周波数及び時刻精度

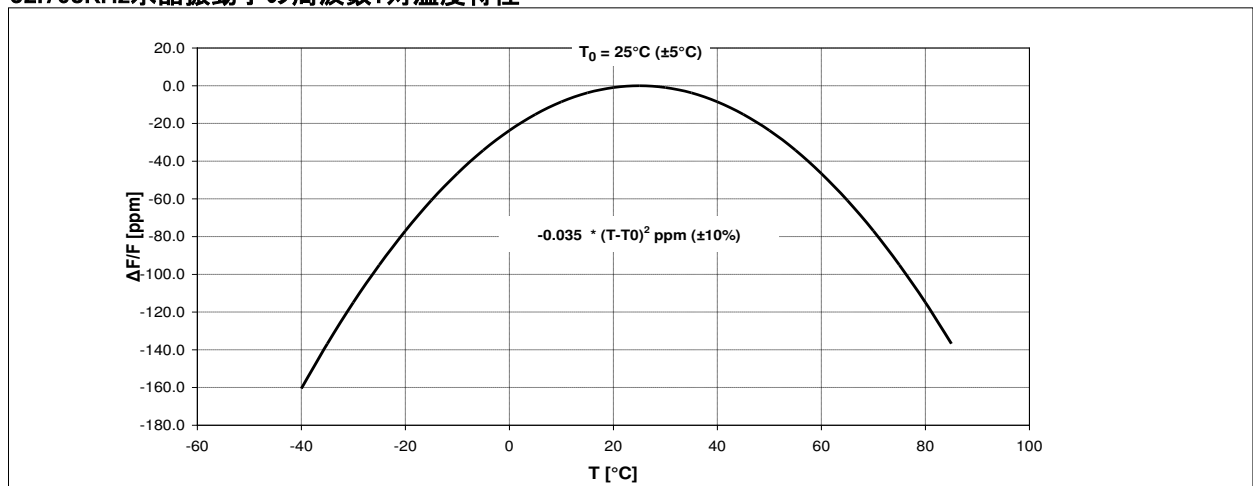
V_{DD}=+3.0V ; V_{SS} = 0V ; T_{amb} = +25°C ; F_{osc} = 32.7968KHz

項目	記号	条件	Typ.	Max	単位
周波数精度	$\Delta F/F$	T _{amb} = +25°C V _{DD} = 3.0V	±10	±20	ppm
周波数: 対電源電圧特性	$\Delta F/V$	T _{amb} = +25°C V _{DD} = 1.8V~5.5V	±0.8	±1.0	ppm/V
周波数: 対温度特性	$\Delta F/F_{opr}$	T _{amb} = +25°C V _{DD} = 3.0V	$-0.035^{ppm/°C^2} (T_{opr}-T_0)^2$ ±10%		ppm
頂点温度	T ₀		+25	±5	°C
経年変化	$\Delta F/F$	T _{amb} = +25°C		±3	ppm
発振起動時間	T _{start}	V _{DD} =+3.0V	500	1000	ms
デューティサイクル	-	T _{amb} = +25°C	50	40~60	%
周波数オフセット後の時刻精度	$\Delta T/T$	T _{reference} = +25°C V _{DD} = +3.0V	±3 *1	±5 *2	ppm

*1--- ノーマルモードで時刻オフセットした場合の“時刻カウンタ”での精度 (3.7項ご参照下さい)。

*2--- ラフモードで時刻オフセットした場合の“時刻カウンタ”での精度 (3.7項ご参照下さい)。

32.768KHz水晶振動子の周波数: 対温度特性



超低消費電流リアルタイムクロックモジュール / RV-2123-C2

5.3 電気的特性詳細

* IEC60134 準拠

項目	記号	条件	Min	Typ.	Max	単位
電源供給項目						
電源電圧	Vdd	バックアップモード (SPIバス非動作) *1	1.1		+5.5	V
		SPIバス動作時	1.6		5.5	V
電圧低下検出	Vosc(min)	Tamb = +25°C		0.9		V
入力電流 SPI非動作(CE=Low) CLKOUT出力無し Tamb = +25°C	Idd	Vdd = +2.0V *2		120		nA
		Vdd = +3.0V *2		130		nA
		Vdd = +5.0V *2		140		nA
入力電流 SPI非動作(CE=Low) CLKOUT出力無し Tamb = -40~+85°C	Idd	Vdd = +2.0V *2			350	nA
		Vdd = +3.0V *2			370	nA
		Vdd = +5.0V *2			400	nA
入力電流 SPI非動作(CE=Low) CLKOUT出力 (32.768KHz) Tamb = +25°C	Idd	Vdd = +2.0V		280		nA
		Vdd = +3.0V		360		nA
		Vdd = +5.0V		540		nA
入力電流 SPI非動作(CE=Low) CLKOUT出力 (32.768KHz) Tamb = -40~+85°C	Idd	Vdd = +2.0V			470	nA
		Vdd = +3.0V			570	nA
		Vdd = +5.0V			770	nA
入力電流 SPI動作(CE=High) CLKOUT出力 Tamb = -40~+85°C	Idd	fscL = 4.5MHz Vdd = +5.0Vdd		250	400	μA
		fscL = 1.0MHz Vdd = +3.0Vdd		30	80	μA
消費電流 CLKOUT出力 (32.768KHz) Cload = 7.5pF	Idd32k	fscL = 0Hz Vdd = +5.0Vdd		2.5	3.4	μA
		fscL = 0Hz Vdd = +3.0Vdd		1.5	2.2	μA
		fscL = 0Hz Vdd = +2.0Vdd		1.1	1.6	μA
入力項目						
"Low"レベル入力電圧	VIL				30% Vdd	V
"High"レベル入力電圧	VIH		70% Vdd			V
入力電圧	Vi	端子= CE, SCL, SDI, CLKOE	-0.5		+5.5	V
入力リーク電流	IL	VI=Vdd or Vss 端子= SCL, SDI, CLKOE, CLKOUT	-1	0	+1	μA
		VI=Vss, 端子=CE	-1	0		μA
ブルダウン抵抗	RPD	端子=CE		240	550	kΩ
入力容量	C1	*3			7	pF
出力項目						
出力電圧	Vo	端子= CLKOUT, INT *4	-0.5		+5.5	V
		端子= SDO	-0.5		Vdd+0.5	
Highレベル出力電圧	Voh	端子= SDO	80%Vdd		Vdd	V
Lowレベル出力電圧	Vol	端子= CLKOUT, INT Vdd=5V, IOL=1.5mA	Vss		0.4	V
		端子= SDO	Vss		20% Vdd	
Highレベル出力電流	IOH	端子= SDO VOH = 4.6V, Vdd = 5V			1.5	mA
Lowレベル出力電流	IOL	端子= SDO, INT, CLKOUT VOH = 0.4V, Vdd = 5V	-1.5			mA
出力リーク電流	ILO	Vo = Vdd or Vss	-1	0	+1	μA
動作温度範囲						
動作温度範囲	TOPR		-40		+85	°C

*1 --- 電源投入時のオシレータ回路の起動を確実にするために、起動時の動作電圧は"(最低動作電圧) +0.3V 以上"として下さい。

*2 --- タイマー基準クロック: 1/60Hzにて、CE, SDI, SCL端子のレベルは VddまたはVssにて

*3 --- 設計値

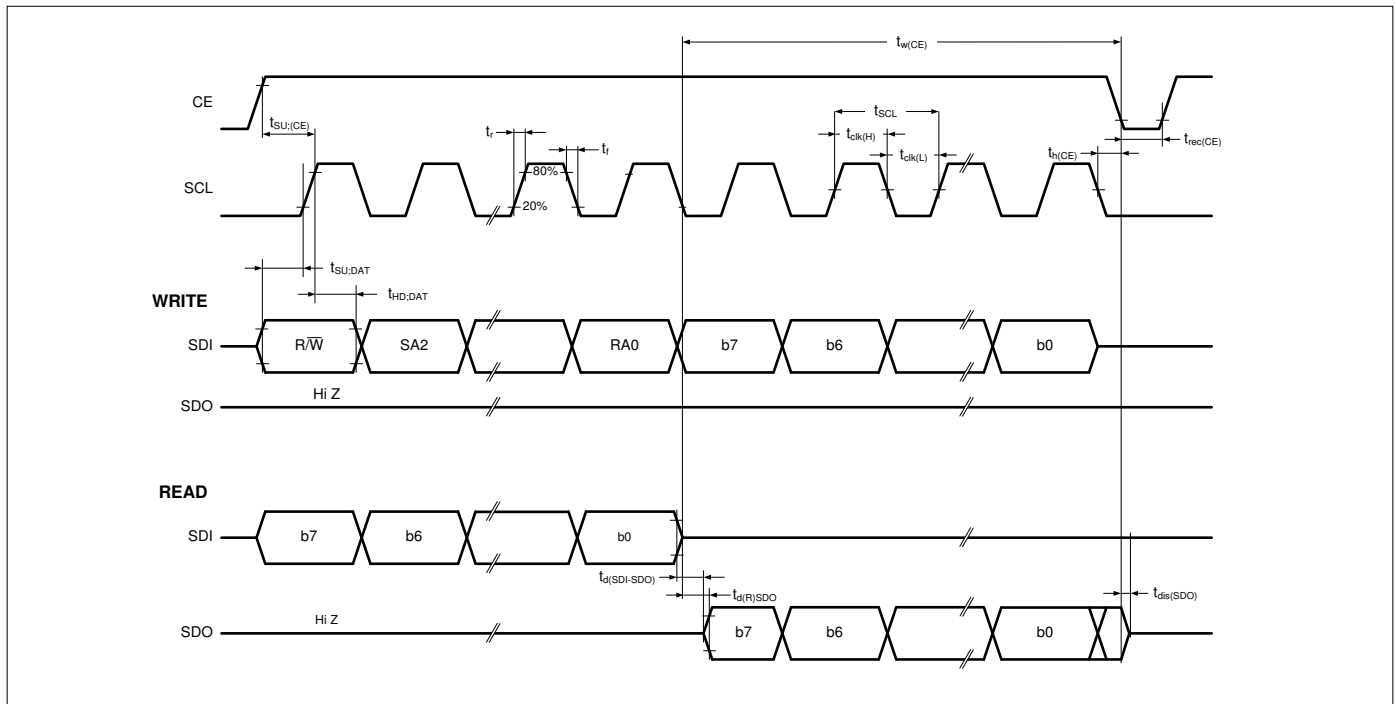
*4 --- 外部のプルアップ電圧によります

5.4 SPIバス仕様

* $V_{ss}=0V$; $T_{amb} = -40 \sim +85^{\circ}C$; V_{dd} 入力=動作電圧範囲にて ($V_{iL} \sim V_{iH}$) ;
 信号端子入力 = 入力電圧の振幅幅= $V_{ss} \sim V_{dd}$ にて (V_i)

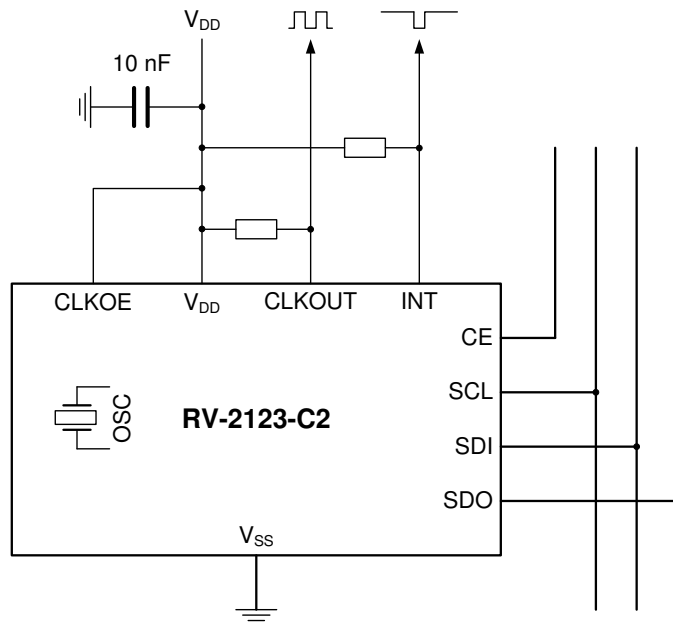
項目	記号	条件	Vdd=1.6V		Vdd=2.4V		Vdd=3.3V		Vdd=5.0V		単位
			Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	
SCL クロック周波数	$f_{clk(SCL)}$			2.9		4.54		5.71		8.0	MHz
SCLクロックパルス幅	t_{scl}		345		220		175		125		ns
SCLクロック Hi パルス幅	$t_{clk(H)}$		90		50		45		40		ns
SCLクロック Lo パルス幅	$t_{clk(L)}$		200		120		95		70		ns
SCLクロック 立上り時間	t_r	SCL信号にて		100		100		50		50	ns
SCLクロック 立下り時間	t_f	SCL信号にて		100		100		50		50	ns
CE セットアップ時間	$t_{su(CE)}$		40		35		30		25		ns
CE ホールド時間	$t_{h(CE)}$		40		30		25		15		ns
CE リカバリ時間	$t_{rec(CE)}$		30		25		20		15		ns
CE パルス幅	$t_w(CE)$	有効なサブアドレス 情報を受信後の時間		0.99		0.99		0.99		0.99	s
セットアップ時間	t_{su}	SDIデータの 読出し遅延時間	10		5		3		2		ns
ホールド時間	t_h	SDIデータの ホールド時間	25		10		8		5		ns
SDO 遅延時間	$t_{d(R)SDO}$	バス負荷=50pF		190		108		85		60	ns
SDO ディセーブル時間	$t_{dis(SDO)}$	回路側の 負荷条件にて (RC time constant)		70		45		40		27	ns
SDI→SDO 変移時間	$t_{t(SDI-SDO)}$	コンフリクト回避	0		0		0		0		ns

SPIインターフェース タイミングチャート



6.0 アプリケーション情報

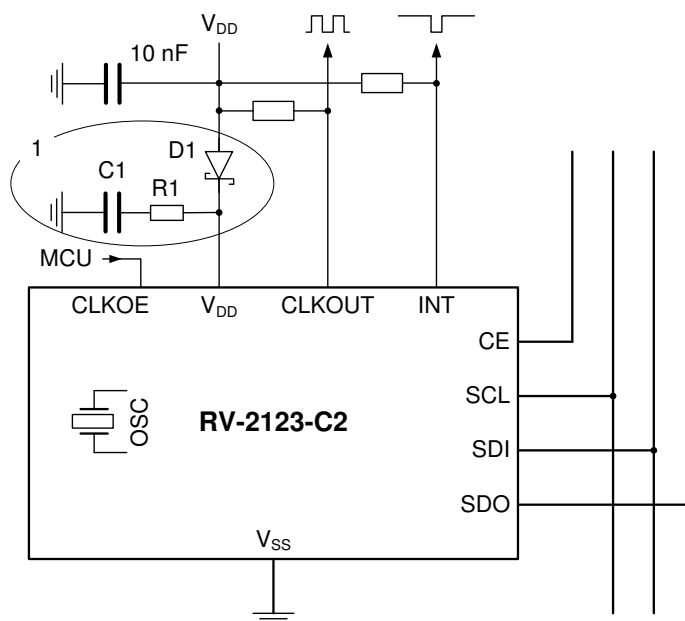
〈電源バックアップを持たない場合の接続回路例〉



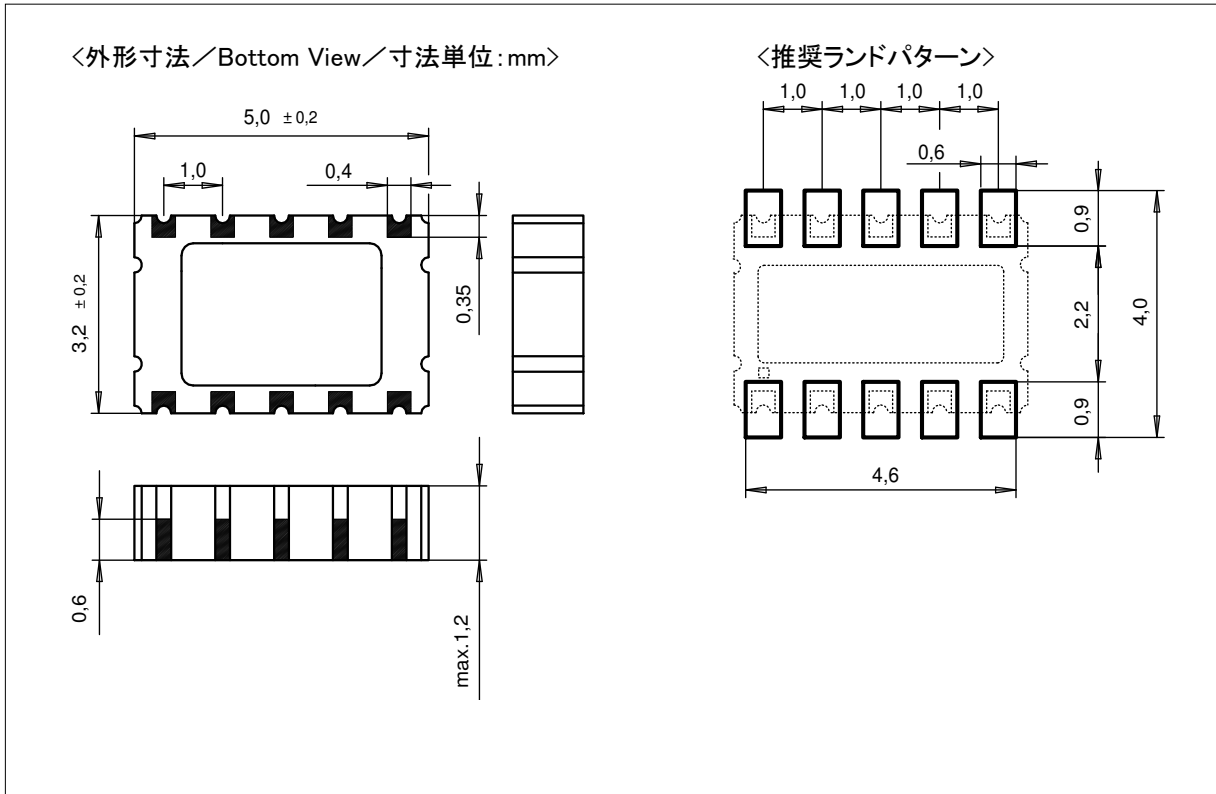
〈電源バックアップを持つ場合の回路接続例〉

バックアップキャパシタとして<C1> (1ファラッドなど)と、VFの低いダイオード (ショットキーダイオードなど)との組み合わせで、バックアップ電源とします。
 <R1>抵抗は <C1>(2重層キャパシタ)の過充電防止の電流制限のための抵抗です。

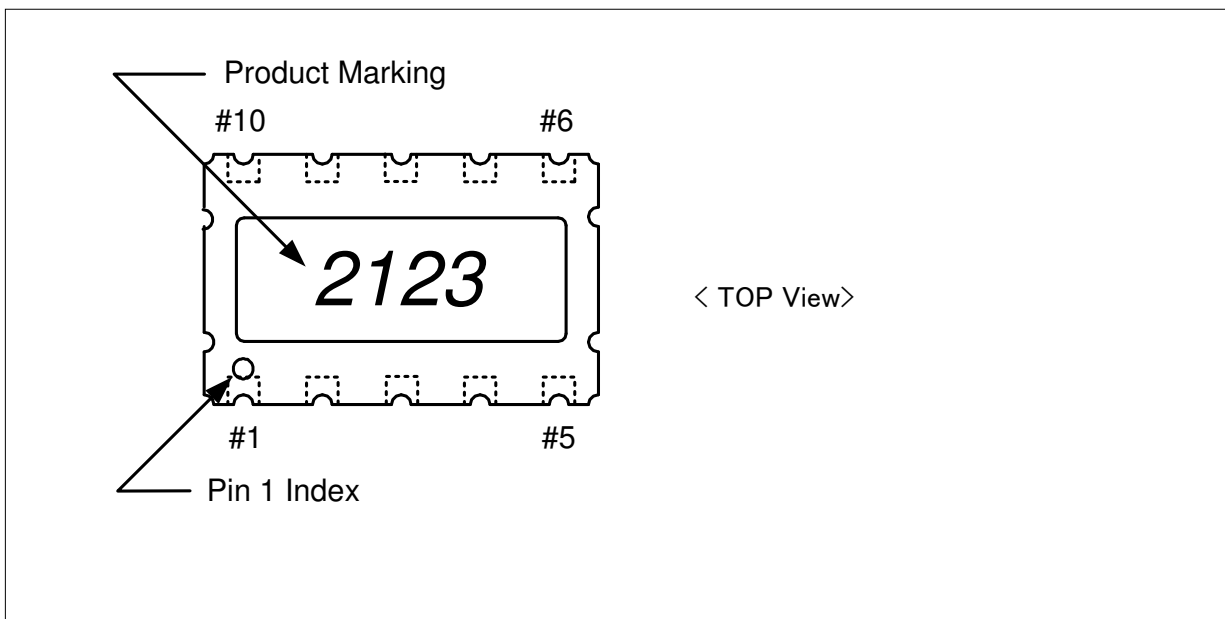
このバックアップ回路を持つ際には、<RV-2123-C2> の設定をなるべく消費電流の少ない設定にすることが重要です (CLKOUT出力をオフにするなど)。
 1ファラッドのバックアップキャパシタの容量で、数週間のバックアップが可能になります。



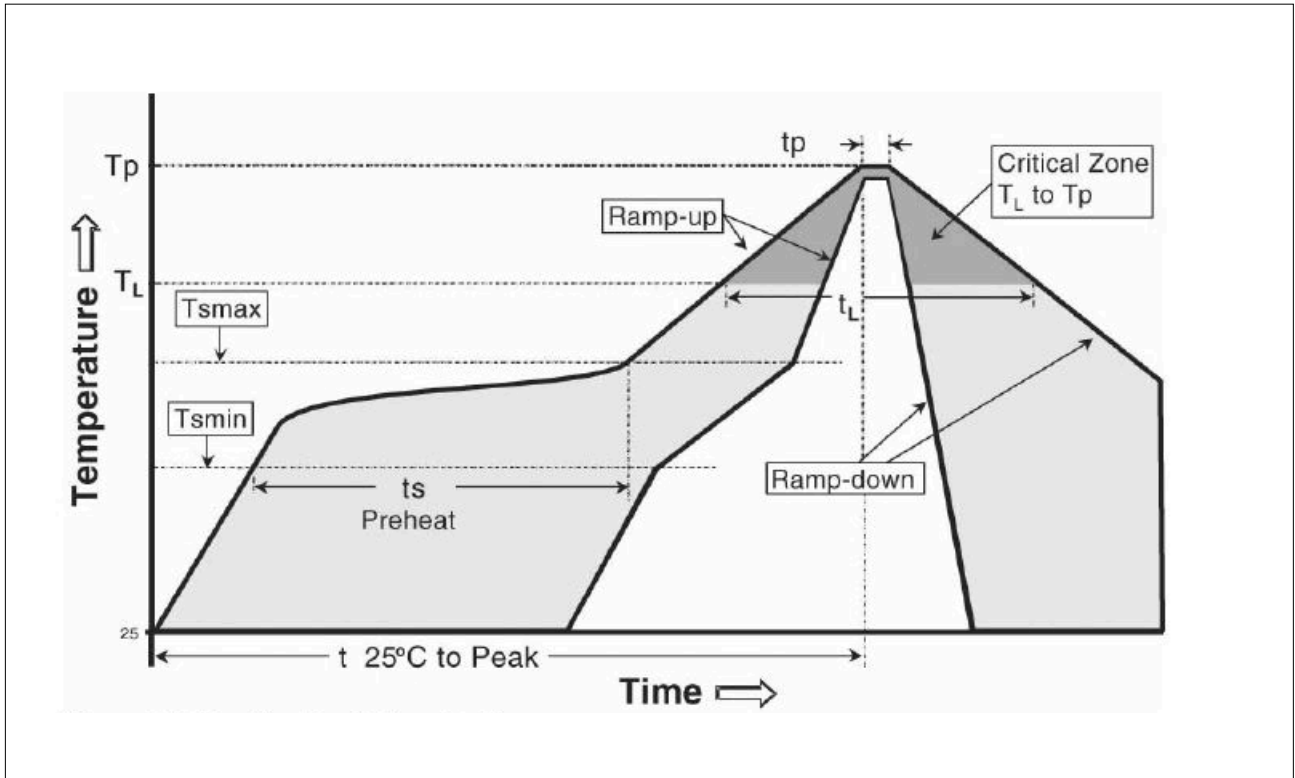
7.0 外形寸法及び推奨ランドパターン



7.1 製品マーキングと#1ピンのインデックス



8.0 リフローはんだ付け条件



* リフロー温度条件は『IPC/JEDEC J-STD-020C 鉛フリーはんだ付け条件』に準拠

温度条件	記号	条件	単位
ランプアップ温度傾斜	Tsmax to Tp	3°C/秒 以下	°C/s
ランプダウン温度傾斜	Tcool	6°C/秒 以下	°C/s
室温からピーク温度までの時間	Tto-peak	8分 以下	分
プリヒート			
プリヒート温度下限	TSmin	150	°C
プリヒート温度上限	TSmax	200	°C
プリヒート時間	ts	60~180秒	秒
はんだ溶解時間			
はんだ溶解温度	TL	217	°C
はんだ溶解時間	tL	60~150秒	秒
ピーク温度			
ピーク温度	Tp	260°C	°C
ピーク温度時間 (『ピーク温度』-5°Cまでの時間)	tp	20~40秒	秒

9.0 水晶振動子を搭載したモジュールのお取り扱い上の注意

内蔵されている水晶振動子は水晶結晶の二酸化珪素を母材とした薄い素板です。パッケージ内のキャビティは、水晶振動子が空気抵抗、及び湿度、異物などの影響を受けないように真空状態に密閉されています。

<衝撃及び振動について>

水晶デバイスに過度の衝撃や振動を与えないようご注意ください。
マイクロクリスタルでは『5000g/0.3ms 以内』でのご使用を推奨します。
特に実装時における以下の特別な場合にモジュールの故障を引き起こす衝撃や振動が発生する可能性がありますのでお取扱時にはご注意ください。

多面付け基板の場合、部品実装後に行う基板分割の工程で、ルーターによる振動が基本波または高調波で32.768KHzに近くなることもあり、その振動によりモジュール内部の水晶素板を破損する可能性があります。基板分割加工の際には、振動が基本波または高調波で32.768KHz近くにならない様にルーターの速度を調整するようご注意ください。

超音波洗浄 につきましては、このモジュールに対しては行わないようにして下さい。
超音波振動により、内部の水晶素板が破損する可能性があります。

<過度の加熱、リワーク、高温放置>

過度にパッケージを加熱しないようご注意ください。
モジュールのパッケージは 金すず合金 (80%:20%) でシーリングされています。
この金すず合金の融点は『280℃』のため、パッケージの温度が『280℃』以上になるとメタルシール部分が溶解して内部の真空気密がリークしてしまうため製品の故障につながります。

特にホットエアガンを使用される場合にご注意ください。

リワークを行う際には、ホットエアガンの温度設定を『270℃』として行うか、2本のこて先温度が正しく制御されているはんだ小手を用い、こて先温度を『270℃』に設定して、短く切断したメッキ線などを用いてブリッジをつくり全ての端子に同時に熱が加わるようにし、すべての端子のはんだが同時に溶けたところをツイザー等で取り上げて下さい。

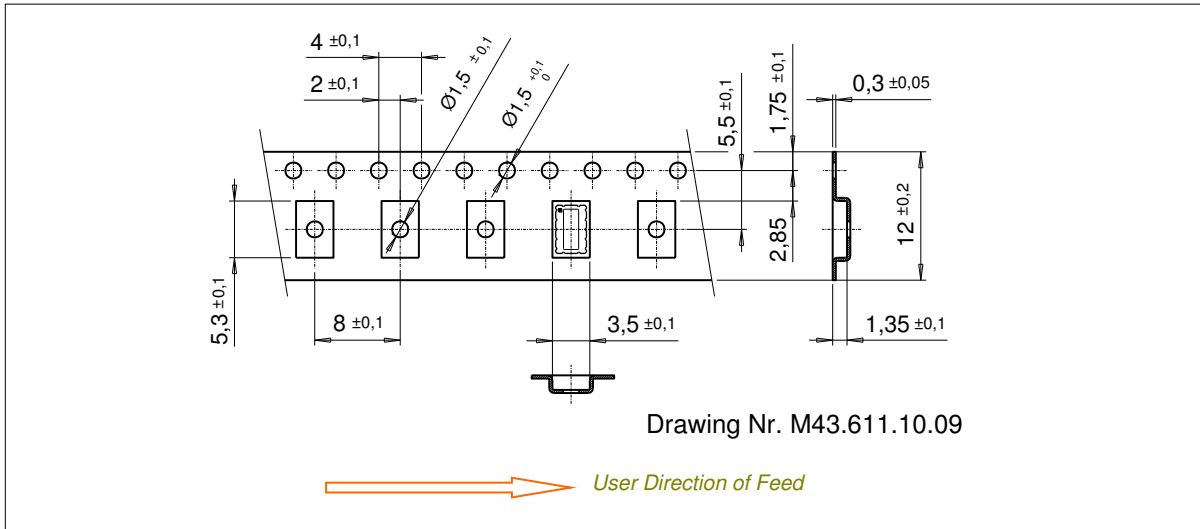
<静電気について>

本製品は内部にCMOSのICを搭載しております。
過度の静電気が加わると内部のICが破損する恐れがあります。
静電気対策された環境にてお取扱頂きますようお願い致します。

10.0 梱包方法 (キャリアテーピング仕様)

12mm キャリアテープ 材質 : ポリスチレン・ブチレン、または 導電性ポリスチレン

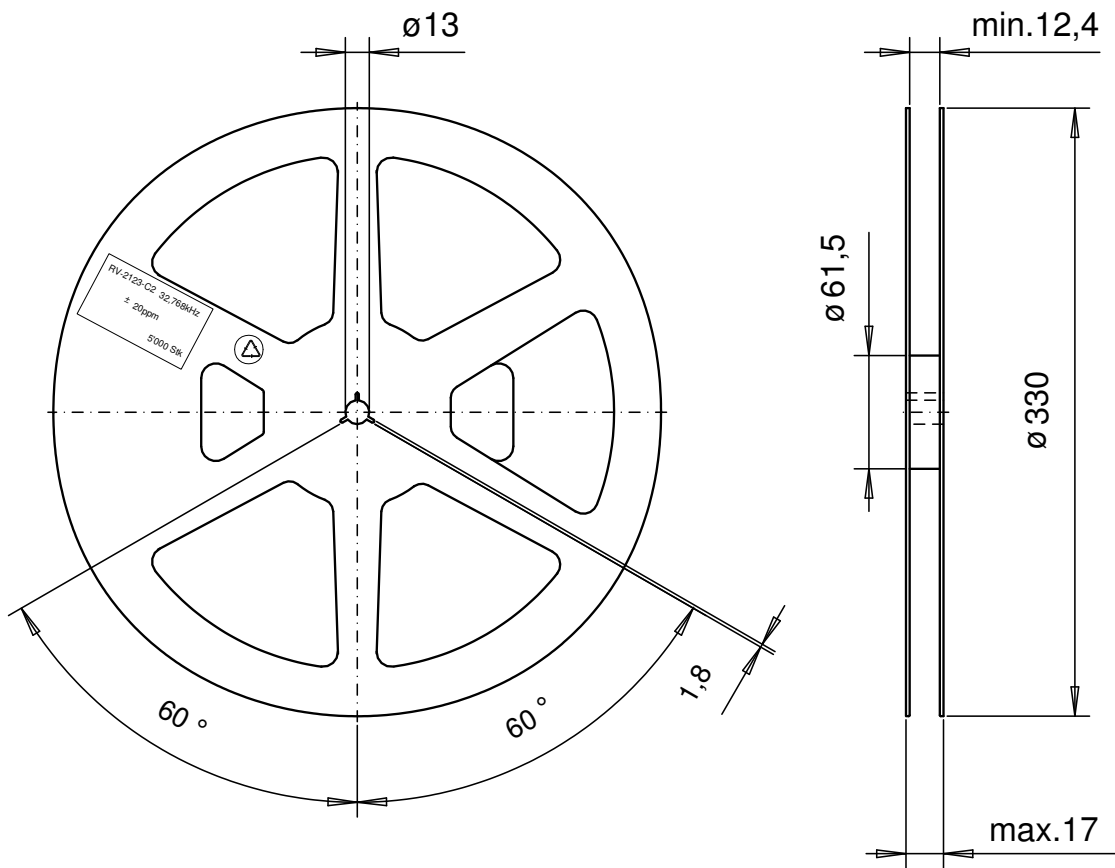
カバーテープ 母材 : 導電性ポリエステル 0.061mm
 テープ粘着材 : 圧力固定ポリマー合成物



- * 寸法単位: mm。
- * テーピング先端部 及び 終端部のブランク部分は300mm以上です。

リール	直径	材質	1リールあたり数量
7インチリール	177.8mm	プラスチック、ポリスチレン	1,000
10インチリール	254mm	プラスチック、ポリスチレン	2,500
13インチリール	330.2mm	プラスチック、ポリスチレン	5,000

10.1 リール寸法 (13インチリールの場合)



リール詳細

直径	材質
330.2mm	プラスチック, ポリスチレン

11.0 改訂履歴

日付	Rev.番号	変更箇所
2011.05.06	1.0	日本語版 初版作成

このアプリケーションノートの製作にあたっては細心の注意を払っておりますが、不十分な点やお気付きの点がございましたら、今後の改善に役立てさせていただきますのでご意見お聞かせ頂けましたら幸いです。

またこの日本語版はメーカー発行の英語版を元に製作しております。万一英語版と解釈が異なる点がある場合には英語版が優先されます。

ご不明な点につきましてはお気軽に弊社窓口までお問合せ下さい。

(サポートメールアドレス : Microcrystal@tamadevice.co.jp)

<免責事項>

予期しない第三者への特許・著作権の侵害についてメーカー及び代理店は責任を負うものではありません。また製品仕様は改良のため予告無く変更される場合がありますのでご了承ください。人命にかかわる製品やその故障等が社会的に重大な損失を与える製品に使用をご検討される際には必ず事前にメーカーまたは代理店にご相談ください。

またミサイルなどの破壊兵器へのご使用は固くお断りしております。